

ПОСТРОЕНИЕ САМОПРОВЕРЯЕМЫХ ЦИФРОВЫХ УСТРОЙСТВ НА ОСНОВЕ МОДИФИЦИРОВАННЫХ КОДОВ ХЭММИНГА С КОНТРОЛЕМ САМОДВОЙСТВЕННОСТИ ВЫЧИСЛЯЕМЫХ ФУНКЦИЙ

ЕФАНОВ Дмитрий Викторович, д-р техн. наук, доцент, член Института инженеров электротехники и электроники (IEEE member), действительный член Международной академии транспорта, заместитель генерального директора по научно-исследовательской работе¹, профессор^{2,3}; e-mail: TrES-4b@yandex.ru
ПОГОДИНА Татьяна Сергеевна, студент³; e-mail: pogodina-ts@mail.ru

¹ООО «НИПИ «ТрансСтройбезопасность», Санкт-Петербург

²Санкт-Петербургский политехнический университет Петра Великого, Высшая школа транспорта, Институт машиностроения, материалов и транспорта, Санкт-Петербург

³Российский университет транспорта (МИИТ), кафедра «Автоматика, телемеханика и связь на железнодорожном транспорте», Москва

Рассматривается задача синтеза самопроверяемых цифровых устройств, в которых для обеспечения свойства обнаружения ошибок в вычислениях используются временная избыточность и импульсное представление сигналов. Предложена структура организации самопроверяемых комбинационных устройств со схемами встроенного контроля, основанная на использовании модифицированных кодов Хэмминга с самодвойственными функциями, описывающими проверочные символы. Описаны принципы построения модифицированных кодов Хэмминга. Доказано, что проверочные символы модифицированных кодов Хэмминга будут описываться самодвойственными функциями только для случаев значений числа информационных символов $m = 2^k - 2$, $k \in \mathbb{N}$ ($k > 1$), где k — число проверочных символов. Приведена «базовая» структура организации контроля вычислений в комбинационных устройствах на основе модифицированных кодов Хэмминга с числом информационных символов $m = 6$, проверочные символы которых описываются самодвойственными булевыми функциями. При контроле вычислений устройствами с числом выходов, большим шести, производится разбиение множества выходов на подмножества, для выходов каждого из которых синтезируется отдельная схема контроля; выходы схем контроля для различных групп выходов объединяются на входах самопроверяемого компаратора для получения одного контрольного сигнала. Таким образом, предложена структура организации контроля вычислений по двум диагностическим признакам — принадлежности кодовых слов модифицированным кодам Хэмминга и вычисляемых функций, описывающих проверочные символы, классу самодвойственных булевых функций. Такой подход, как показано в статье, позволяет повысить показатели контролепригодности и увеличить число тестовых комбинаций по сравнению с контролем вычислений только на основе модифицированного кода Хэмминга. Приводятся результаты моделирования самодвойственных комбинационных цифровых устройств в среде Multisim. Освещены особенности реализации блоков схемы встроенного контроля и их функционирования. Применение предложенного способа организации цифровых устройств перспективно в практике реализации надежных и безопасных систем управления в широком спектре отраслей науки и техники.

Ключевые слова: самопроверяемое устройство; самодвойственные цифровые устройства; контроль вычислений на выходах цифровых устройств; временная избыточность; контроль самодвойственности; контроль вычислений по модифицированным кодам Хэмминга.

DOI: 10.20295/2412-9186-2023-9-01-99-123

▼ Введение

Вопросам обнаружения неисправностей и ошибок в вычислениях при разработке и проектировании систем управления в промышленности и на транспорте уделяется особое внимание. Необходимо парировать любые опасные воздействия на технологический процесс, а также максимально снизить риск его

остановки в случае фиксации отклонений в выполняемых вычислительных процедурах. Это в полной мере присуще и процессу разработки систем управления движением на транспорте, например железнодорожном [1]. При реализации современных систем управления движением поездов на станциях и перегонах на микроэлектронной и микропроцессорной

основах придерживаются концепции, при которой любой одиночный дефект аппаратных или программных средств не должен приводить к возникновению опасного отказа в системе, своевременно обнаруживаться до наступления второго дефекта, а неверно вычисленные данные — блокироваться [2]. Следование именно такой концепции построения систем управления движением поездов позволяет достигать высоконадежных и безопасных реализаций технических средств. С развитием техники и технологий станет возможным также и учет возможных дефектов инфраструктурного комплекса при выполнении алгоритмов управления движением поездов с применением микроэлектронных и микропроцессорных систем [3].

Зачастую при построении надежных и безопасных микроэлектронных и микропроцессорных устройств для исключения нарушения алгоритмов функционирования и парирования ошибок применяют методы контроля вычислений на различных уровнях реализации блоков, узлов и подсистем [4, 5]. Широко применяют контроль по заданному модулю $M \geq 2$, проверку мантиссы, сигнатурный анализ данных, двухфазное кодирование, контроль вычислений по заранее выбранному избыточному коду и пр. [6, 7].

Особое место среди всех способов обеспечения контроля вычислений занимает применение избыточного кодирования [8–11]. Использование кодовых методов на практике позволяет решать задачу обнаружения ошибок и, при необходимости, коррекции их проявлений с наименьшими аппаратными затратами [12]. Для этого используют разнообразные равномерные избыточные коды, наиболее часто из которых в научной литературе упоминаются равновесные коды, коды Бергера и коды Хэмминга [13–15]. Используются также и различные их модификации [9–11].

Одна из простейших модификаций кодов Хэмминга описана в [16, 17]. Данный модифицированный код Хэмминга обладает свойством обнаружения любых одно- и двукратных ошибок в информационных символах (но не во всем кодовом слове!). При этом число проверочных символов для данного кода равно числу проверочных символов для кода Хэмминга,

а при определенных диапазонах значений числа информационных символов — меньше на единицу. К примеру, при числе информационных символов $m = 5...7$ число проверочных символов у модифицированных кодов Хэмминга $k = 3$, что на один меньше, чем у классических кодов Хэмминга; при $m = 12...15$ $k = 4$ при $m = 27...31$ $k = 5$ и т. д. Проверочные символы модифицированных кодов Хэмминга описываются более простыми функциями, чем проверочные символы классических кодов Хэмминга. Эти преимущества модифицированных кодов Хэмминга могут эффективно использоваться при синтезе устройств с обнаружением неисправностей и ошибок в вычислениях. Особенности обнаружения ошибок модифицированными кодами Хэмминга и их применения при синтезе самопроверяемых устройств освещены в ряде работ, например в статьях [16, 17] и в монографиях [11, 18].

Исследования показывают, что модифицированные коды Хэмминга при определенном числе информационных символов обладают важной особенностью, которая позволяет применять их при синтезе схем встроенного контроля (СВК) с использованием сразу же двух диагностических признаков — с контролем принадлежности формируемых в СВК функций модифицированному коду Хэмминга и с контролем принадлежности каждой функции, описывающей проверочные символы, классу самодвойственных булевых функций. Использование двух диагностических признаков без существенного увеличения структурной избыточности устройства позволяет увеличивать количество обнаруживаемых ошибок, а также повышать число тестовых комбинаций, что особенно актуально для систем автоматики, в которых входные данные могут меняться не столь часто [19, 20]. Такой подход к организации СВК ранее рассматривался для применения некоторых равновесных кодов совместно с принципом логического дополнения (логической коррекции сигналов) [21–24]. В данных работах предполагается разбиение выходов объектов диагностирования на группы и контроль каждой из них с помощью равновесных кодов « r из $2r$ ». При этом сигналы от объекта диагностирования в СВК корректируются таким образом, чтобы каждая функция, описывающая бит равновесного кода, была самодвойственной.

В статьях [21, 22] описывается такой подход к организации контроля вычислений с применением равновесного кода «2 из 4». В [23] авторами применяется дополнительная схема сжатия для контроля вычислений устройствами с большим, чем четыре, числом выходов. В [24] результаты предыдущих исследований обобщены и предложена *гибридная структура* организации СВК по методу логической коррекции сигналов с контролем вычислений по двум диагностическим признакам; приводятся примеры применения для организации СВК равновесных кодов «2 из 4» и типовых модулей сжатия парафазных сигналов (в штатном режиме на их входах используются комбинации <0101>, <0110>, <1001> и <1010>, также принадлежащие коду «2 из 4»). Развитием данных работ можно считать [25], где соавторы настоящей статьи исследуют возможности применения классических кодов Хэмминга для синтеза СВК по двум диагностическим признакам без использования принципов логической коррекции сигналов и схем их сжатия, демонстрируя возможности применения линейных кодов при организации самодвойственных самопроверяемых устройств.

Целью представленного исследования является изучение особенностей организации контроля вычислений комбинационными устройствами автоматики и вычислительной техники с помощью модифицированных кодов Хэмминга, для которых проверочные символы описываются самодвойственными булевыми функциями.

1. Модифицированные коды Хэмминга, проверочные символы которых описываются самодвойственными булевыми функциями

Рассмотрим принципы построения модифицированных кодов Хэмминга (далее будем использовать также обозначение H^M -коды). Проверочная матрица данного кода имеет вид:

$$M = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \\ 0 & 0 & 0 & 1 & 1 & 1 & 1 & 0 & 0 & 0 & 0 & 1 & 1 & 1 & 1 \\ 0 & 1 & 1 & 0 & 0 & 1 & 1 & 0 & 0 & 1 & 1 & 0 & 0 & 1 & 1 \\ 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 \end{pmatrix}. \tag{1}$$

Матрица (1) позволяет построить H^M -коды для числа информационных символов $m = 2 \dots 15$. Для больших значений m проверочная матрица строится аналогично с увеличением числа строк и столбцов.

Столбцы матрицы (1) слева направо соответствуют информационным символам, начиная с младшего f_1 . Строки матрицы (1), считая снизу вверх, соответствуют проверочным символам, начиная с младшего g_1 . При построении H^M -кода определяется число информационных символов m . Далее, при формировании проверочного символа $g_i, i \in \{1, 2, \dots, \lceil \log_2(m+1) \rceil\}$, суммируются по модулю $M = 2$ те информационные символы, для которых на пересечении соответствующих строки и столбца стоит единица. К примеру, для H^M -кода со значением $m = 6$ имеем следующие правила вычисления значений проверочных символов:

$$\begin{aligned} g_3 &= f_4 \oplus f_5 \oplus f_6; \\ g_2 &= f_2 \oplus f_3 \oplus f_6; \\ g_1 &= f_1 \oplus f_3 \oplus f_5. \end{aligned} \tag{2}$$

H^M -коды обладают свойством обнаружения любых одно- и двукратных ошибок и в информационных символах, что позволяет их эффективно использовать при синтезе СВК [16–18]. При этом, в отличие от классических кодов Хэмминга, H^M -коды обладают сравнимой, и для ряда значений m на единицу меньшей, избыточностью ($k = \lceil \log_2(m+1) \rceil$ — число проверочных символов), а также более простыми функциями, описывающими проверочные символы.

В системе функций (2) используются только линейные операции. Эта особенность говорит о том, что проверочные символы H^M -кода не будут являться монотонными (такое свойство часто используется при контроле вычислений цифровыми устройствами [26, 27]), однако при определенных значениях m H^M -коды обладают важным свойством, позволяющим использовать его при организации контроля вычислений [25].

Теорема 1. *Линейная булева функция будет самодвойственной только в том случае, если имеет нечетное количество аргументов, от которых она зависит существенно.*

Доказательство. Функция является само-двойственной, если выполняется равенство:

$$f(x_1, x_2, \dots, x_t) = \overline{f(\overline{x_1}, \overline{x_2}, \dots, \overline{x_t})}, \quad (3)$$

где t — число входных переменных.

Рассмотрим произвольную линейную функцию:

$$f = x_1 \oplus x_2 \oplus \dots \oplus x_{q-1} \oplus x_q, \quad q \in \{1, 2, \dots, t\}. \quad (4)$$

Предположим, q есть число аргументов в функции. При этом q_0 — число нулевых аргументов, а q_1 — число единичных аргументов. Ясно, что $q = q_0 + q_1$.

Рассмотрим случай, когда q — четное число. Тогда существует два варианта. Первый, когда q_0 четно. Соответственно четно и q_1 . При инвертировании значений всех аргументов четность числа единиц не нарушится. Следовательно, функция примет точно такое же значение, что и на неинвертированных аргументах. Второй вариант — когда q_0 нечетно. Нечетным будет и q_1 в таком случае. Инвертирование всех аргументов приведет к тому, что число единиц останется нечетным. Функция не поменяет своего значения. Случай, когда q четно, описывает несамо-двойственные функции.

Рассмотрим теперь случай, когда q является нечетным числом. Тогда также существует два варианта. Первый — когда q_0 четно и q_1 нечетно. Второй — наоборот. При инвертировании всех аргументов четность числа единиц нарушится. Отсюда следует, что функция примет противоположное значение при инвертировании значений всех аргументов. Таким образом, случай, когда q нечетно, характеризует как раз само-двойственные функции. **Теорема доказана.**

Анализ правил построения H^M -кодов позволил установить следующую важную их особенность.

Теорема 2. *H^M -коды будут иметь все само-двойственные функции, описывающие проверочные символы, в том случае, если:*

$$m = 2^k - 2, \quad k \in \mathbb{N} \quad (k > 1). \quad (5)$$

Доказательство. При обозначенном в выражении (5) числе информационных символов каждый из проверочных символов будет

описываться функцией с нечетным количеством аргументов, от которых они зависят существенно. Это вытекает из таких соображений. В матрице (1) при условии $m = 2^k - 1$, $k \in \mathbb{N}$ ($k > 1$) достигается максимальное заполнение столбцов для данного числа проверочных символов. Последний информационный символ в этом случае используется в формировании всех функций, описывающих проверочные символы, а суммы единиц, записанных в каждой строке, в точности равны 2^{k-1} , где k — число проверочных символов. Число 2^{k-1} является четным. Если рассмотреть значение $m = 2^k - 2$, то как раз для суммы единиц в каждой строке потребуется отнять по одной единице от числа 2^{k-1} . Тем самым мы получим нечетное число слагаемых для каждой строки. На основании теоремы 1 все функции, описывающие проверочные символы H^M -кода, при выполнении условия (5) будут само-двойственными. **Теорема доказана.**

Будем далее использовать следующий устойчивый в теории синтеза цифровых устройств термин.

Определение 1. *Устройства, выходы которых описываются само-двойственными функциями, называются само-двойственными цифровыми устройствами.*

Особенности синтеза само-двойственных вычислительных устройств и систем рассмотрены в большом количестве работ, включая основные статьи [28–32] и три монографии [33–35]. Кодеры H^M -кодов при условии $m = 2^k - 2$, $k \in \mathbb{N}$ будут являться само-двойственными устройствами (см. теорему 2).

Применяя H^M -коды для организации СВК с использованием двух диагностических признаков, можно значительно повысить число тестовых комбинаций для неисправностей комбинационных схем.

2. Базовая структура организации само-двойственного контроля вычислений по модифицированным кодам Хэмминга

Из выражения (5) следует, что кодер H^M -кодов, выходы которых описываются системой функций (2), является само-двойственным устройством. Эту особенность модифицированного кода Хэмминга при $m = 6$ можно эффективно использовать при синтезе диагностического обеспечения цифровых устройств.

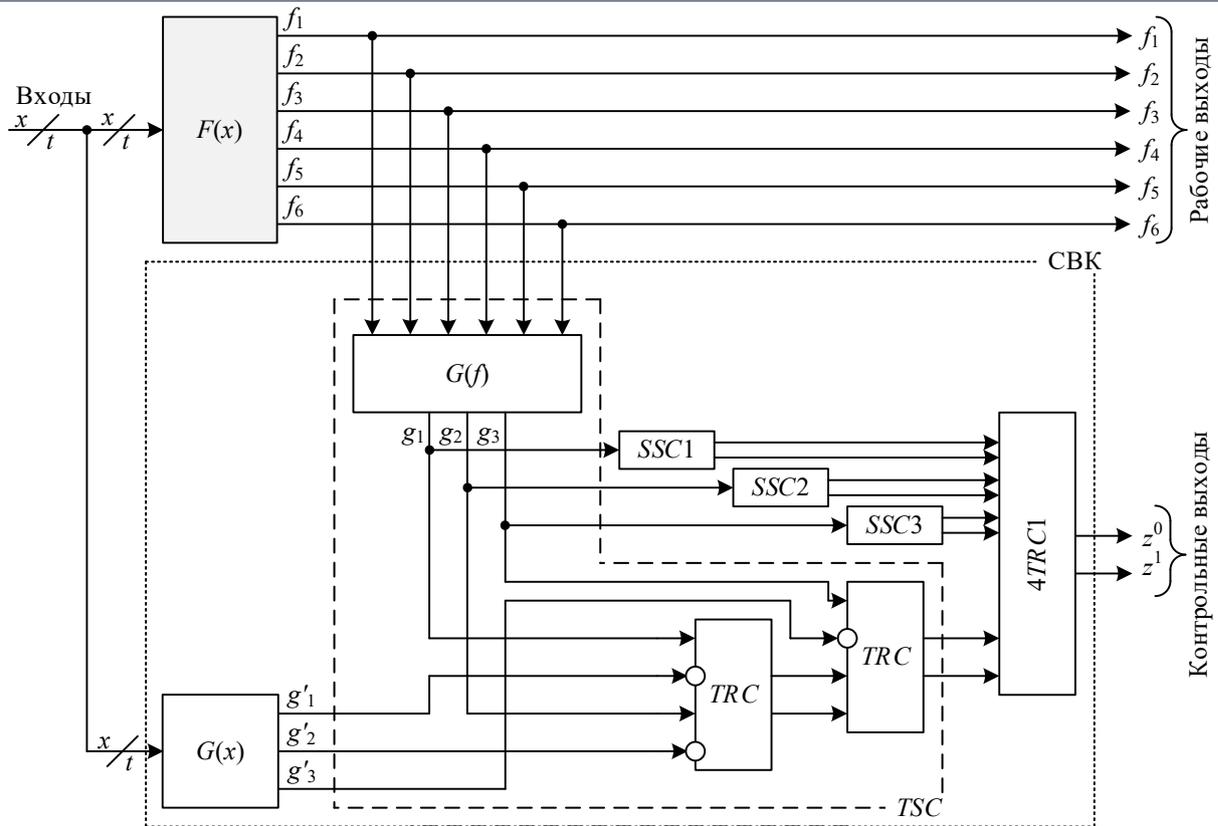


Рис. 1. «Базовая» структура организации СВК на основе модифицированного кода Хэмминга с самодвойственными функциями

На рис. 1 приведена структура организации СВК на основе H^M -кода со значением $t = 6$ с самодвойственными функциями.

Определение 2. Назовем структуру, приведенную на рис. 1, «базовой» структурой организации самодвойственного контроля вычислений по H^M -кодам со значением числа информационных символов $t = 6$.

Базовая структура организуется для группы из шести выходов исходного комбинационного устройства. Аналогичный подход используется при контроле вычислений на основе равновесных кодов. К примеру, «базовые» структуры для контроля вычислений по равновесным кодам «1 из 3» с применением метода логического дополнения (логической коррекции сигналов) приведены в [36], для кодов «1 из 4» — в [37], для кодов «2 из 4» — в [38], для кодов «1 из 5» — в [39] и т. д. Множество выходов устройства разбивается на несколько подмножеств, «покрываемых» выбранными кодами, а затем для каждого подмножества выходов синтезируется своя СВК. Выходы отдельных СВК подключаются к входам самопроверяемого компаратора [40]. Таким образом, полная схема контроля собирается из «базовых» СВК.

В «базовой» структуре рис. 1 исходное устройство $F(x)$, снабженное t входами и шестью выходами f_1, f_2, \dots, f_6 , дооснащается СВК, включающей в себя: блок контрольной логики $G(x)$, самопроверяемый тестер H^M -кода (TSC — *totally self-checking checker*), каскад тестеров самодвойственности ($SSC1 - SSC3$, *self-dual self-checking checker*), схему сжатия четырех парафазных сигналов в один сигнал $z^0 z^1$ (устройство $4TRC1$ — *two-rail checker 4 → 1* (для сжатия четырех сигналов в один)).

Тестер H^M -кода реализован в виде каскадного соединения кодера $G(f)$ и компаратора, включающего в себя два стандартных модуля сжатия парафазных сигналов TRC [8]. Кодер преобразует сигналы со входов f_1, f_2, \dots, f_6 в контрольные сигналы g_1, g_2, g_3 (они соответствуют проверочным символам H^M -кода). В свою очередь, блок $G(x)$ по значениям входов x_1, x_2, \dots, x_t формирует альтернативные контрольные сигналы g'_1, g'_2, g'_3 , которые подаются на входы TSC . Одноименные сигналы g_1, g_2, g_3 и g'_1, g'_2, g'_3 сравниваются на входах компаратора. Так как компаратор TRC работает в парафазной логике, предварительно сигналы от одного из

устройств $G(f)$ или $G(x)$ инвертируются. В данном случае инвертированы сигналы от блока контрольной логики. К слову, он может сразу реализовываться в виде устройства, на котором вычисляются функции $\overline{g'_1}, \overline{g'_2}, \overline{g'_3}$. Для контроля самодвойственности функций g_1, g_2, g_3 установлены тестеры $SSC1$ – $SSC3$, принцип действия которых описан в [25]. Сигналы от тестеров самодвойственности и тестера H^M -кода поступают на $4TRC1$. Выходы данного устройства одновременно являются и контрольными выходами СВК.

При работе структуры рис. 1 возможно возникновение неисправностей (устойчивых отказов или сбоев) в любом из ее блоков, что будет влиять на результаты вычислений. Наиболее вероятная одиночная неисправность может произойти либо в устройстве $F(x)$, либо в одном из блоков СВК. СВК синтезируется самопроверяемой, поэтому неисправности в ней фиксируются в виде нарушения парафазности сигнала $z^0 z^1$. Неисправности же устройства $F(x)$ влияют на вычисления значений на его рабочих выходах и должны фиксироваться в СВК.

Кроме «базовой» структуры на основе H^M -кода с $m = 6$ и $k = 3$ могут быть построены «базовые» структуры на основе H^M -кодов со значениями: $m = 14, k = 4; m = 30, k = 5; m = 62, k = 6$ и т. д. В табл. 1 приводятся параметры таких модифицированных кодов Хэмминга.

Таблица 1. Параметры H^M -кодов с самодвойственными кодерами

k	m	R
3	6	0,66667
4	14	0,77778
5	30	0,85714
6	62	0,91176
7	126	0,94737
8	254	0,96947
9	510	0,98266
10	1022	0,99031
...
20	1048574	0,99998
...
50	1125899906842620	1

С ростом значения k значительно увеличивается кодовая скорость R H^M -кода. Значение $2^k - 2$ для рассматриваемого подмножества H^M -кодов вычисляется по формуле:

$$R = \frac{m}{m+k} = \frac{2^k - 2}{2^k - 2 + k}. \quad (6)$$

Устремляя k к ∞ и находя предел выражения (6), получаем:

$$\lim_{k \rightarrow \infty} R = \lim_{k \rightarrow \infty} \frac{2^k - 2}{2^k - 2 + k} = \lim_{k \rightarrow \infty} \frac{(2^k - 2)'}{(2^k - 2 + k)'} = \lim_{k \rightarrow \infty} \frac{2^k \ln 2}{2^k \ln 2 + 1} = 1. \quad (7)$$

Чем больше значение k , тем более эффективен код с позиции его избыточности и тем эффективнее будет его применение в части структурной избыточности конечного устройства. Другими словами, при организации контроля вычислений устройствами с большим числом выходов более эффективно использование модифицированных кодов Хэмминга с большим числом информационных символов. Это позволяет снижать показатели структурной избыточности самопроверяемого цифрового устройства, чем при использовании H^M -кодов с малым числом информационных символов.

H^M -коды можно комбинировать при организации СВК. К примеру, если число выходов устройства равно 36, то целесообразно контроль вычислений организовать с выделением двух групп выходов — с шестью и с тридцатью выходами в каждой. Первую контролировать на основе кода с $m = 6$ и $k = 3$, а вторую — на основе кода с $m = 30$ и $k = 5$. При организации контроля вычислений одни и те же выходы могут использовать в различных СВК, что, например, потребует при нечетном числе выходов исходного устройства или же в случае, если не удастся разбить множество выходов на непересекающиеся подмножества мощностью $m = 2^k - 2, k \in \mathbb{N} (k > 1)$.

3. Моделирование самодвойственных комбинационных устройств

Рассмотрим особенности процесса функционирования структуры рис. 1 на примере

комбинационного устройства, описываемого табл. 2. Из анализа таблицы становится ясным, что данное устройство является самодвойственным, так как $\forall f_i, i = \overline{1, m}, f(x_1, x_2, x_3, x_4) = f(\overline{x_1, x_2, x_3, x_4})$. Необходимо отметить, что для эксперимента было сразу же выбрано самодвойственное устройство. Однако хорошо известно [29, 30], что устройство, описываемое произвольными булевыми функциями, всегда может быть преобразовано в самодвойственное устройство с использованием всего одной дополнительной переменной.

Таблица 2. Описание самодвойственной комбинационной схемы

№	x_1	x_2	x_3	x_4	f_1	f_2	f_3	f_4	f_5	f_6
0	0	0	0	0	1	1	1	0	1	0
1	0	0	0	1	1	1	0	0	1	1
2	0	0	1	0	1	0	0	0	0	1
3	0	0	1	1	0	1	1	0	1	0
4	0	1	0	0	0	1	1	1	0	0
5	0	1	0	1	1	0	1	0	0	1
6	0	1	1	0	0	0	0	0	1	0
7	0	1	1	1	0	1	0	1	0	0
8	1	0	0	0	1	0	1	0	1	1
9	1	0	0	1	1	1	1	1	0	1
10	1	0	1	0	0	1	0	1	1	0
11	1	0	1	1	1	0	0	0	1	1
12	1	1	0	0	1	0	0	1	0	1
13	1	1	0	1	0	1	1	1	1	0
14	1	1	1	0	0	0	1	1	0	0
15	1	1	1	1	0	0	0	1	0	1

Для анализа процесса функционирования структуры, приведенной на рис. 1, была использована среда моделирования электронных схем Multisim [41]. В структуре рис. 1 требуется синтезировать по табл. 2 само устройство $F(x)$, а также устройство $G(x)$ в составе СВК. Остальные же блоки в СВК являются типовыми. Процедуры синтеза являются тривиальными, проводятся по известной методике (см. главу 9 в [42]) и здесь опущены.

На рис. 2 и 3 представлены синтезированные в Multisim схемы устройств $F(x)$ и $G(x)$.

Типовыми в структуре рис. 1 являются кодер H^M -кода $G(f)$, тестеры самодвойственности SSC и модули сжатия парафазных сигналов TRC . Компаратор $4TRC1$ в структуре является

также типовым и синтезируется в виде древовидной структуры на трех стандартных элементах TRC . На рис. 4–6 изображены схемы блоков $G(f)$, SSC и TRC , а также временные диаграммы их работы в штатном режиме.

Подключенные согласно структурной схеме, приведенной на рис. 1, исходное устройство $F(x)$ и все элементы СВК (рис. 3–6) приведены на рис. 7.

Работа самопроверяемого самодвойственного устройства смоделирована при подаче всех входных комбинаций. При этом комбинации подавались парами, начиная от (0000, 1111) и заканчивая (0111, 1000). Таким образом, подавалось 8 пар комбинаций. Для этого генератор кодовых слов XWG1 был настроен так, как показано на рис. 8, а. Для контроля работы устройства установлено два логических анализатора XLA1 и XLA2. Анализатор XLA1 позволяет выводить временные диаграммы работы устройств $F(x)$, $G(f)$ и $G(x)$. Анализатор XLA2 предназначен для вывода сигналов с контрольных устройств СВК — тестеров самодвойственности $SSC1$ – $SSC3$, а также модулей сжатия парафазных сигналов $TRC2$ и $TRC5$. Выходы $TRC2$, по сути, являются выходами тестера H^M -кода, который образован устройством $G(f)$ и двумя модулями сжатия парафазных сигналов. Выходы $TRC5$ — это контрольные выходы СВК.

Временные диаграммы работы устройства с СВК изображены на рис. 8, б и в. На временных диаграммах пунктирные отсечки проходят сразу же после двух тактов работы устройства, в которые подается одна из пар входных комбинаций. По рис. 8, б видно, что на каждой паре входных комбинаций все сигналы на выходах устройств $F(x)$, $G(f)$ и $G(x)$ парафазны, что свидетельствует о корректности их работы. Выходы контрольных устройств $SSC1$... $SSC3$, $TRC2$ и $TRC5$ анализируются совместно: на каждой комбинации из каждой пары они должны быть парафазны при штатной работе устройств.

Далее моделировалась работа устройства при действии одиночных константных неисправностей (stuck-at faults) [43]. На рис. 9 приведены временные диаграммы работы устройства при внесении последовательно в схему $F(x)$ двух неисправностей на выходе элемента 1U7 типа stuck-at-0 («константа 0») и stuck-at-1 («константа 1»). Данный элемент связан путями

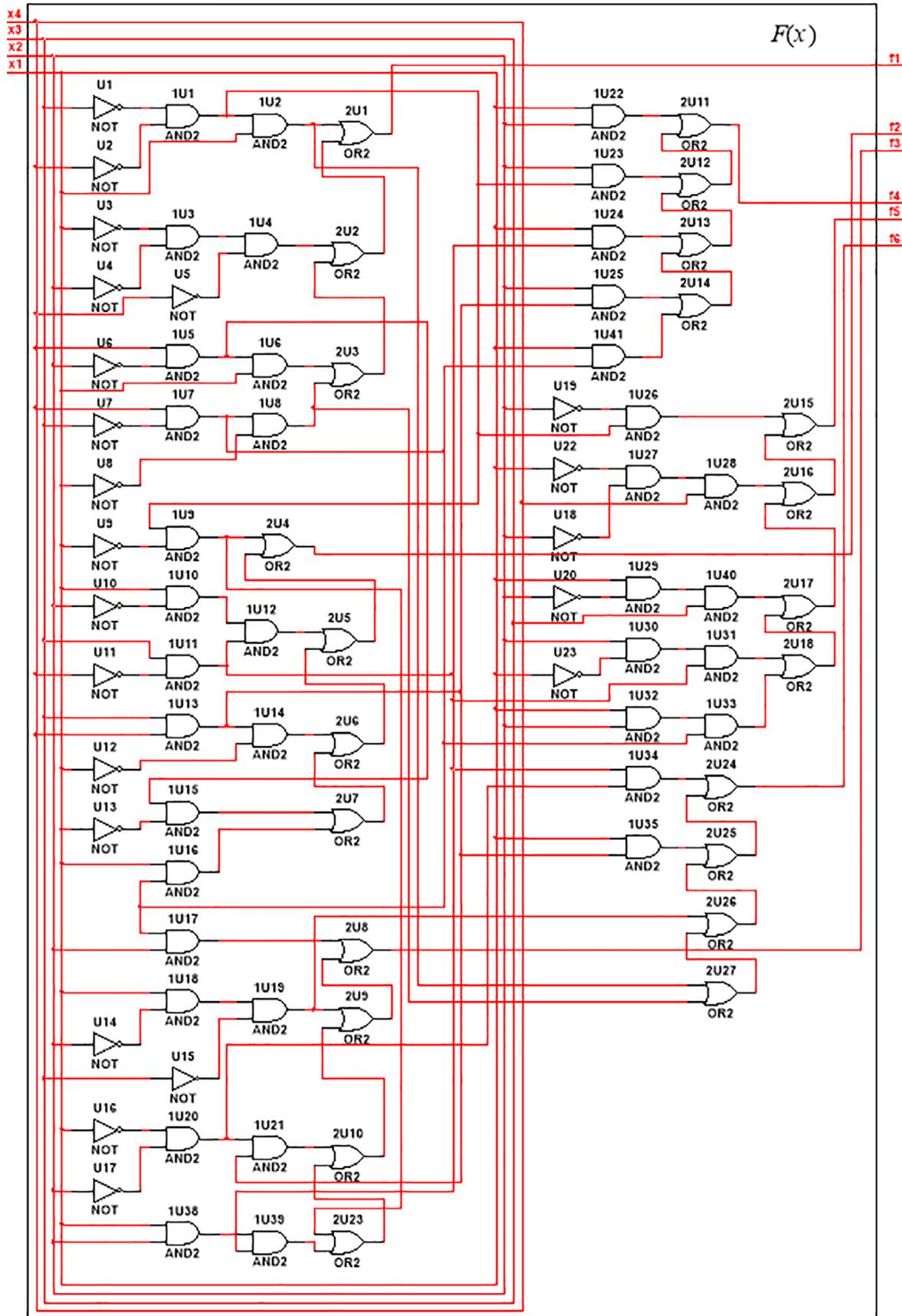


Рис. 2. Схема устройства $F(x)$

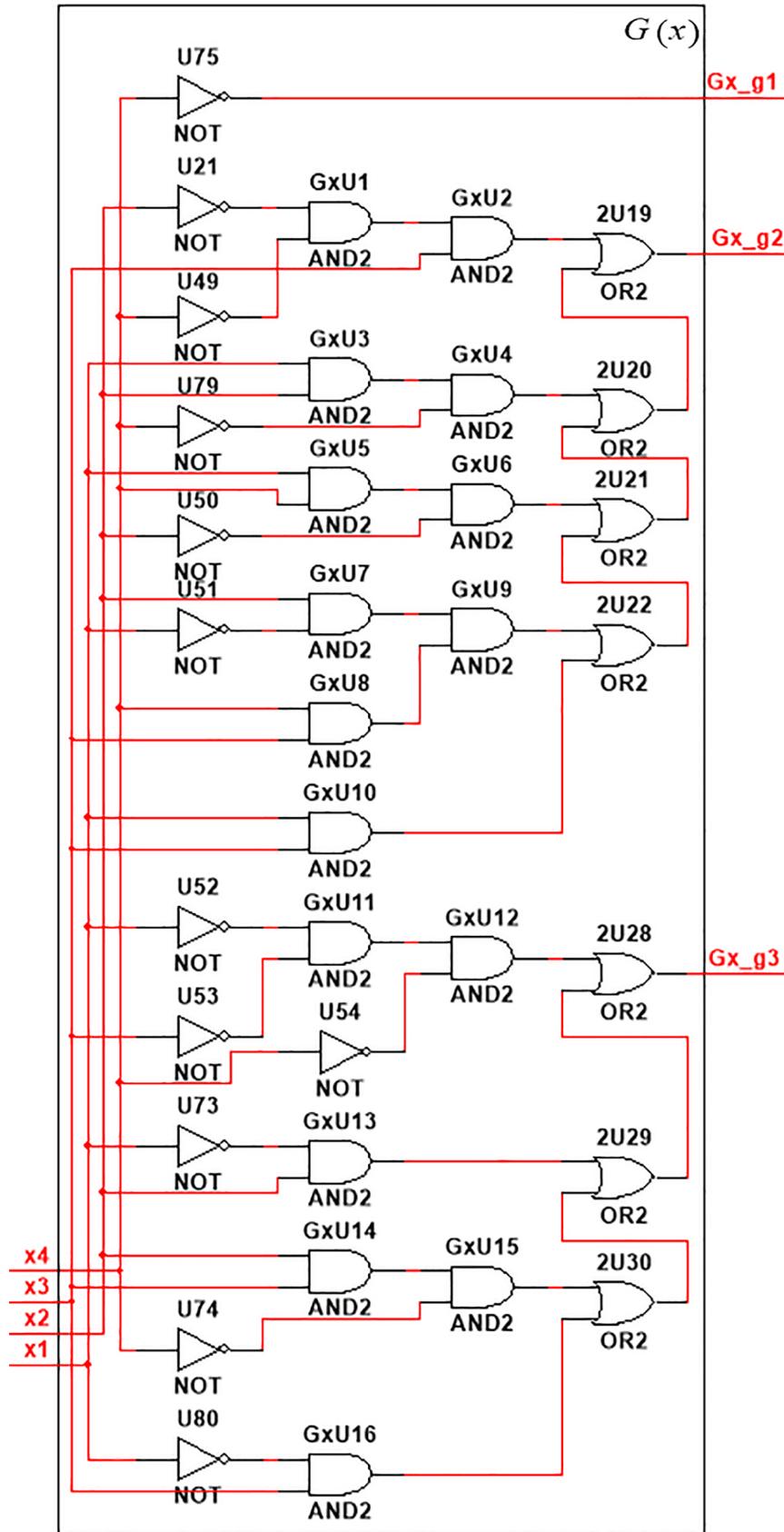


Рис. 3. Схема устройства $G(x)$

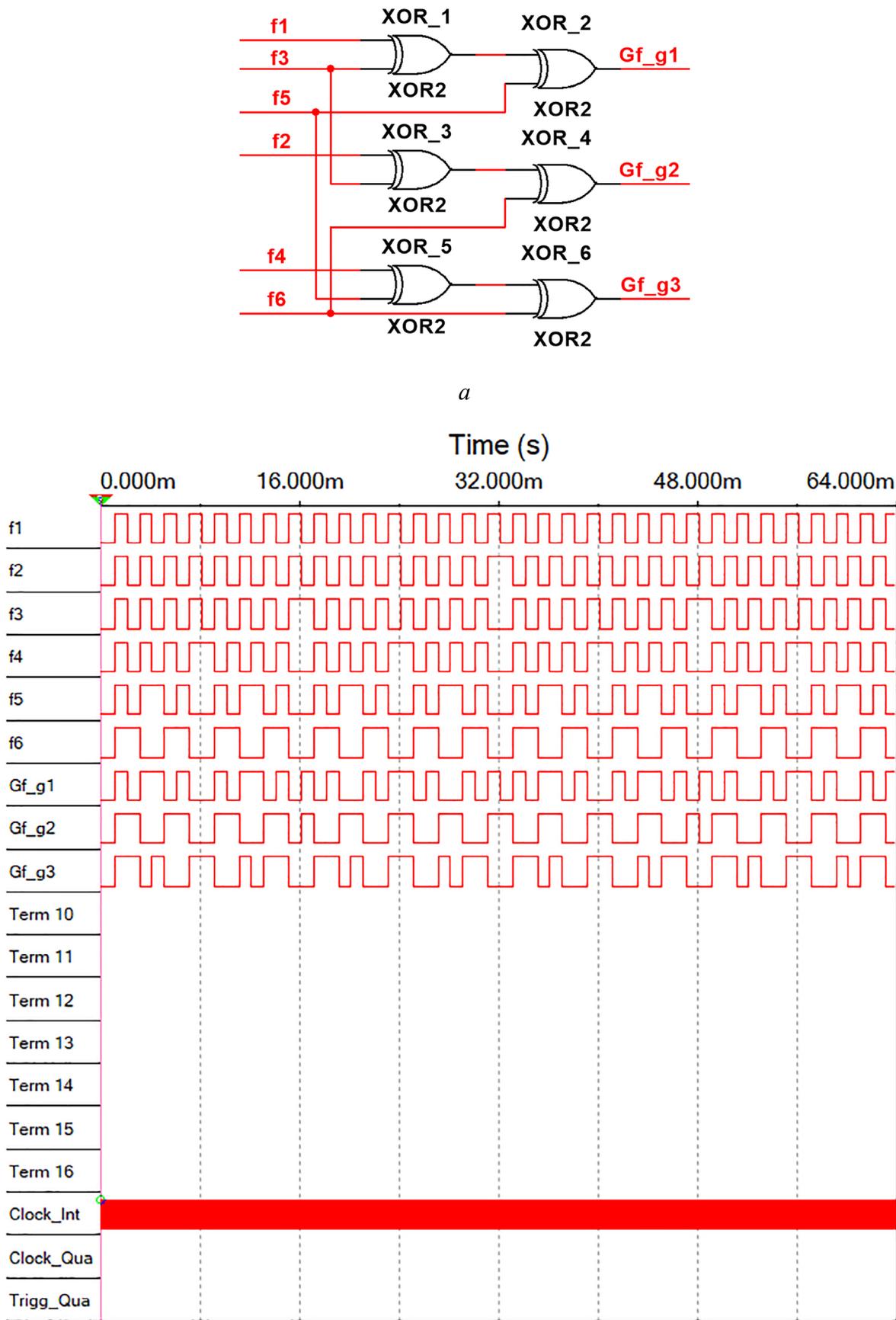


Рис. 4. $G(f)$: а — схема; б — временная диаграмма работы

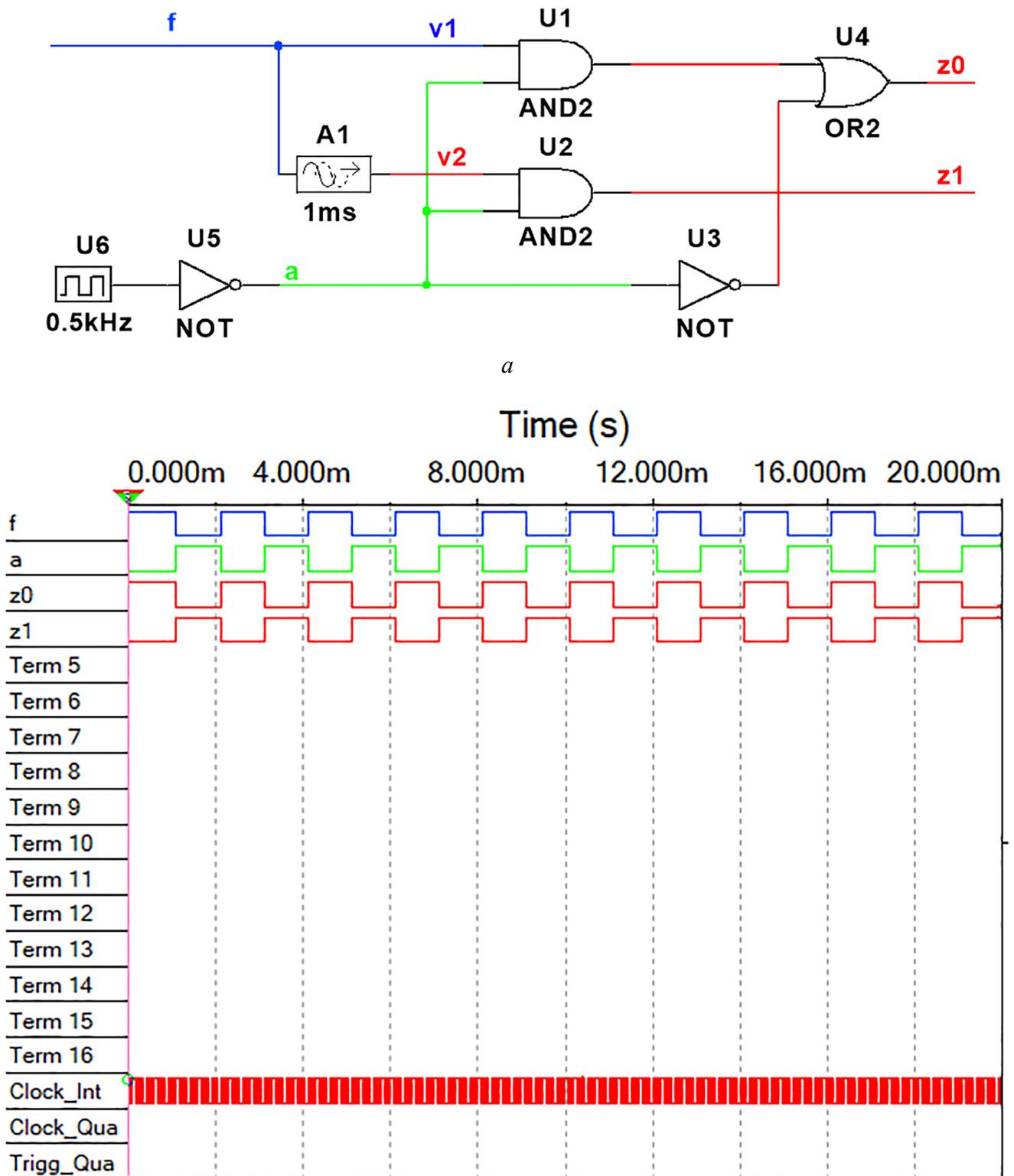
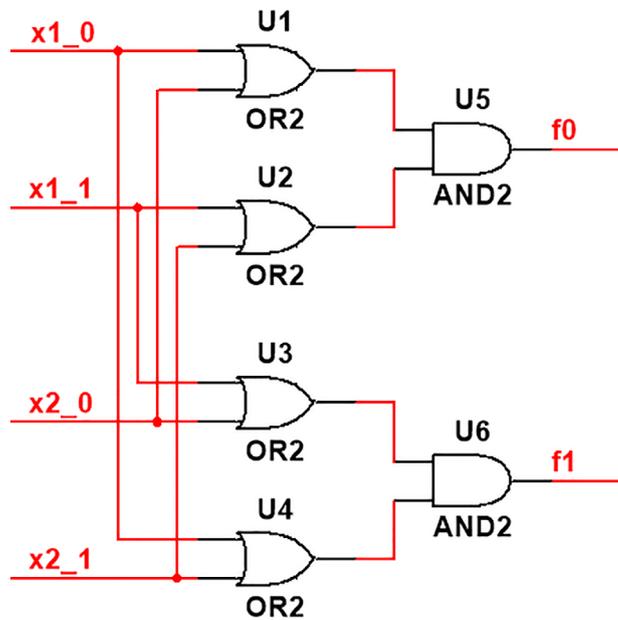
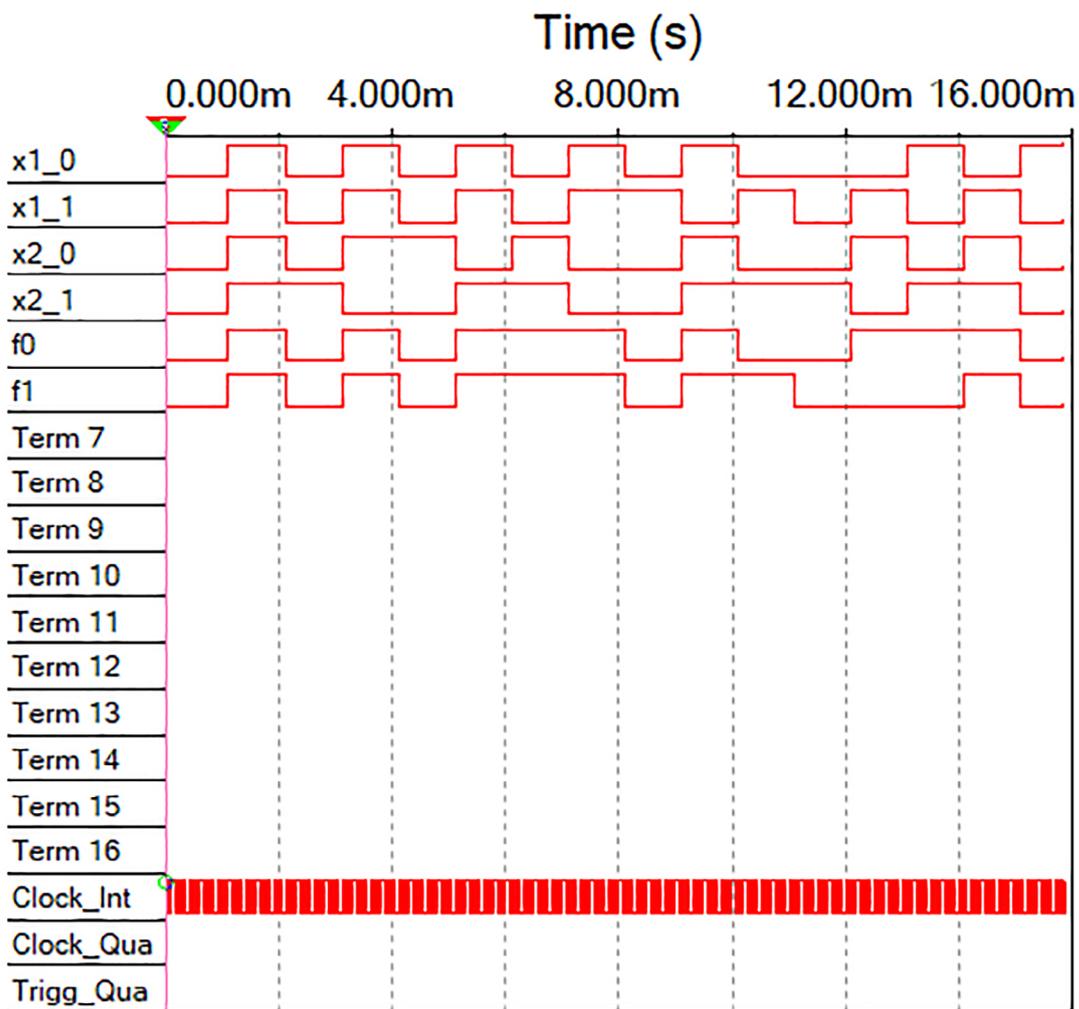


Рис. 5. SSC: а — схема; б — временная диаграмма работы



a



b)

Рис. 6. TRC: a — схема; б) — временная диаграмма работы

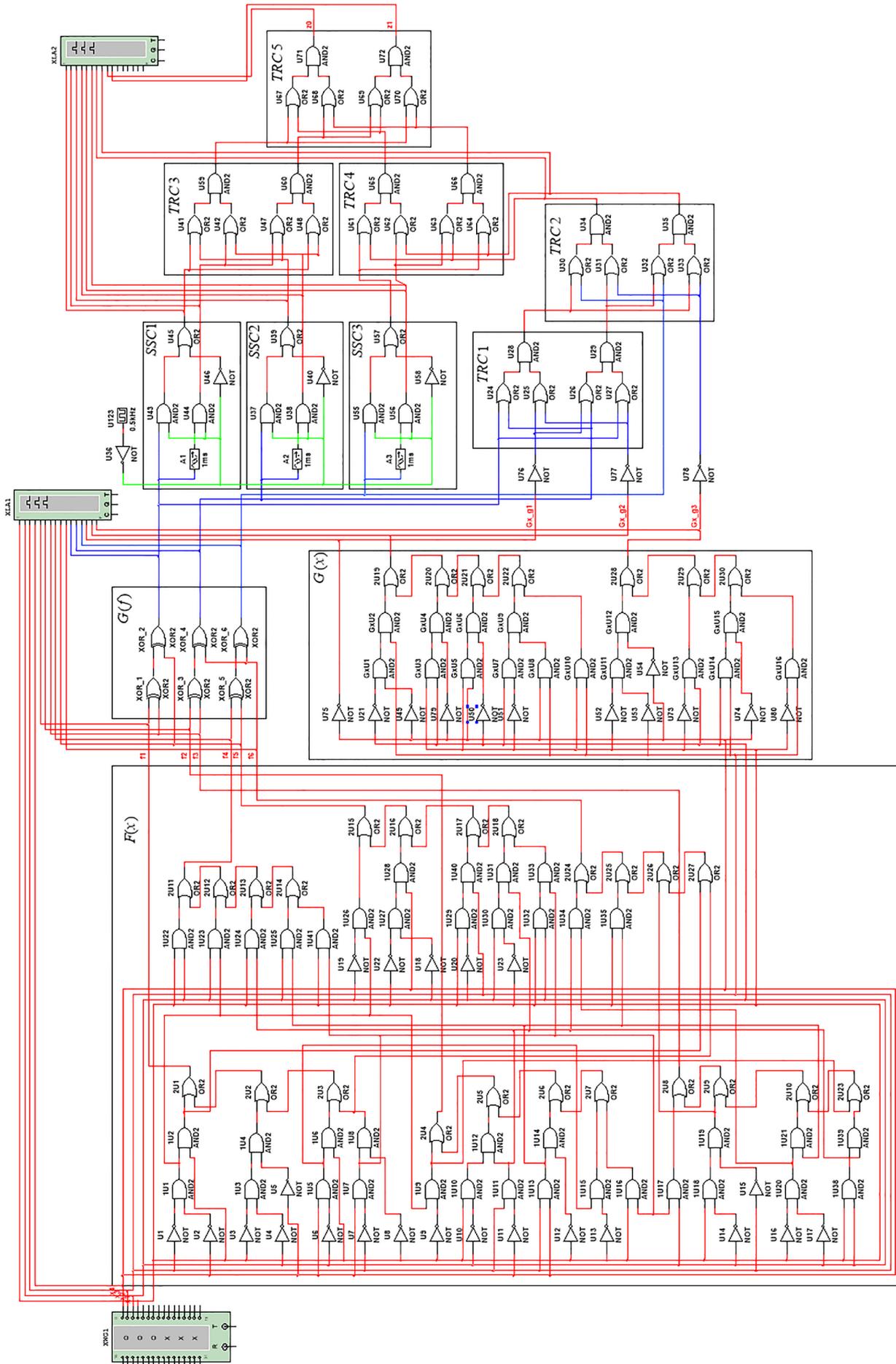
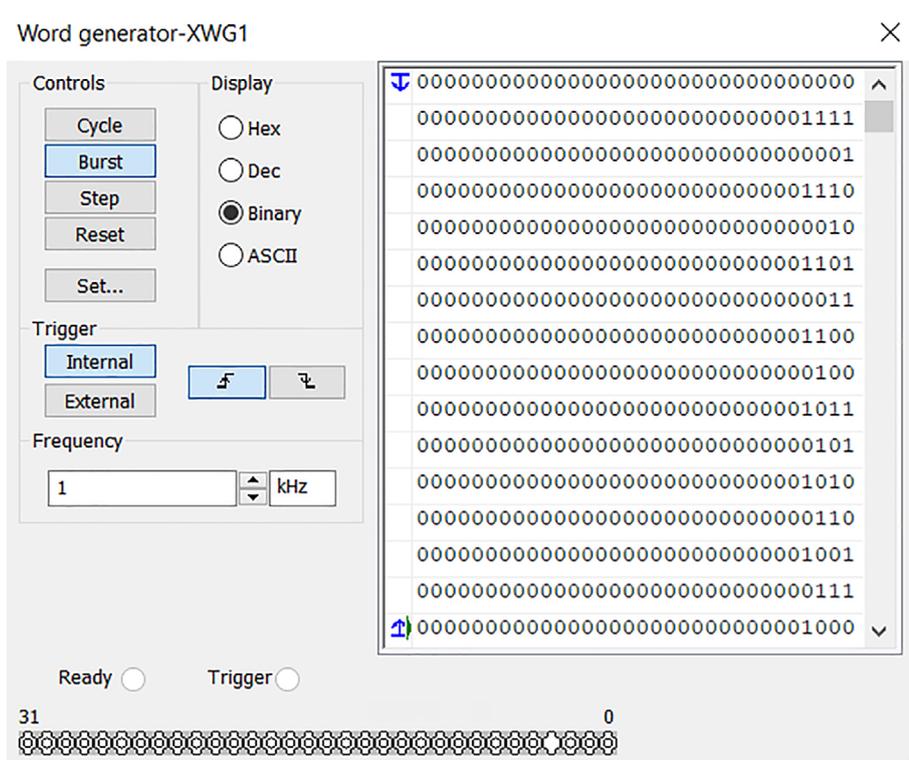
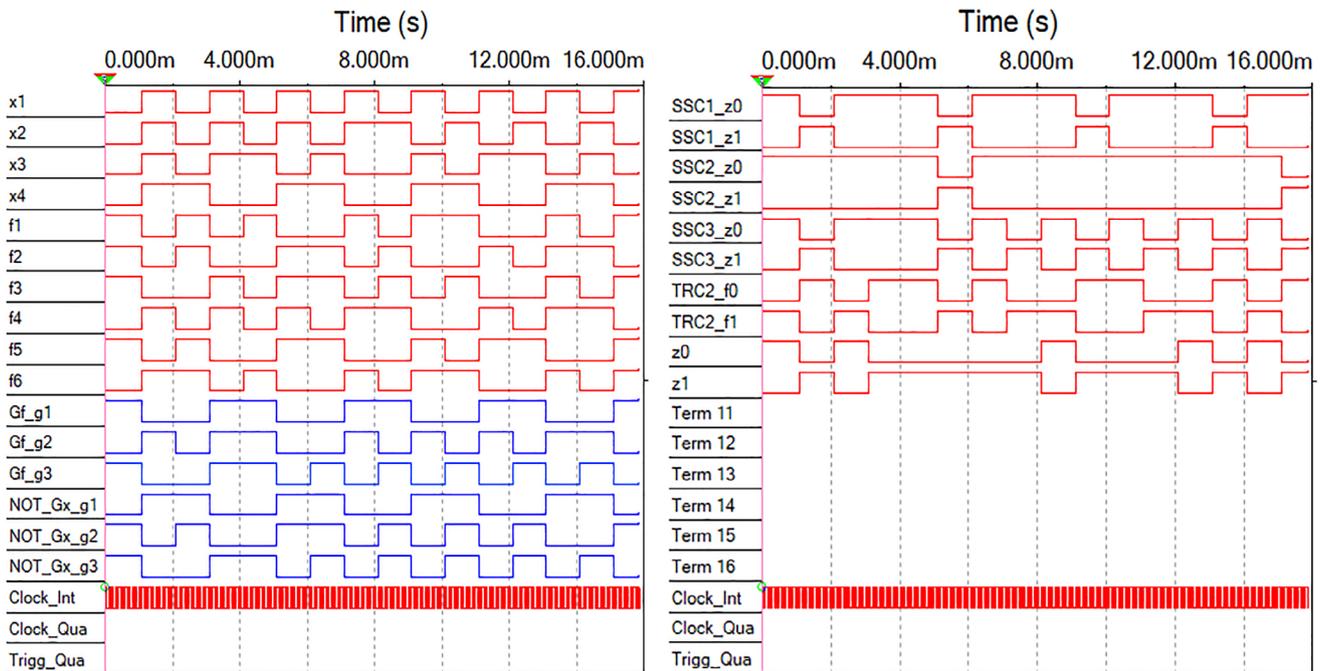


Рис. 7. Самодвижное устройство со схемой встроенного контроля



a



б

в

Рис. 8. Моделирование работы устройства:

- a — настройка генератора кодовых слов;
- б — временные диаграммы работы устройств $F(x)$, $G(f)$ и $G(x)$;
- в — временные диаграммы работы контрольных устройств СВК

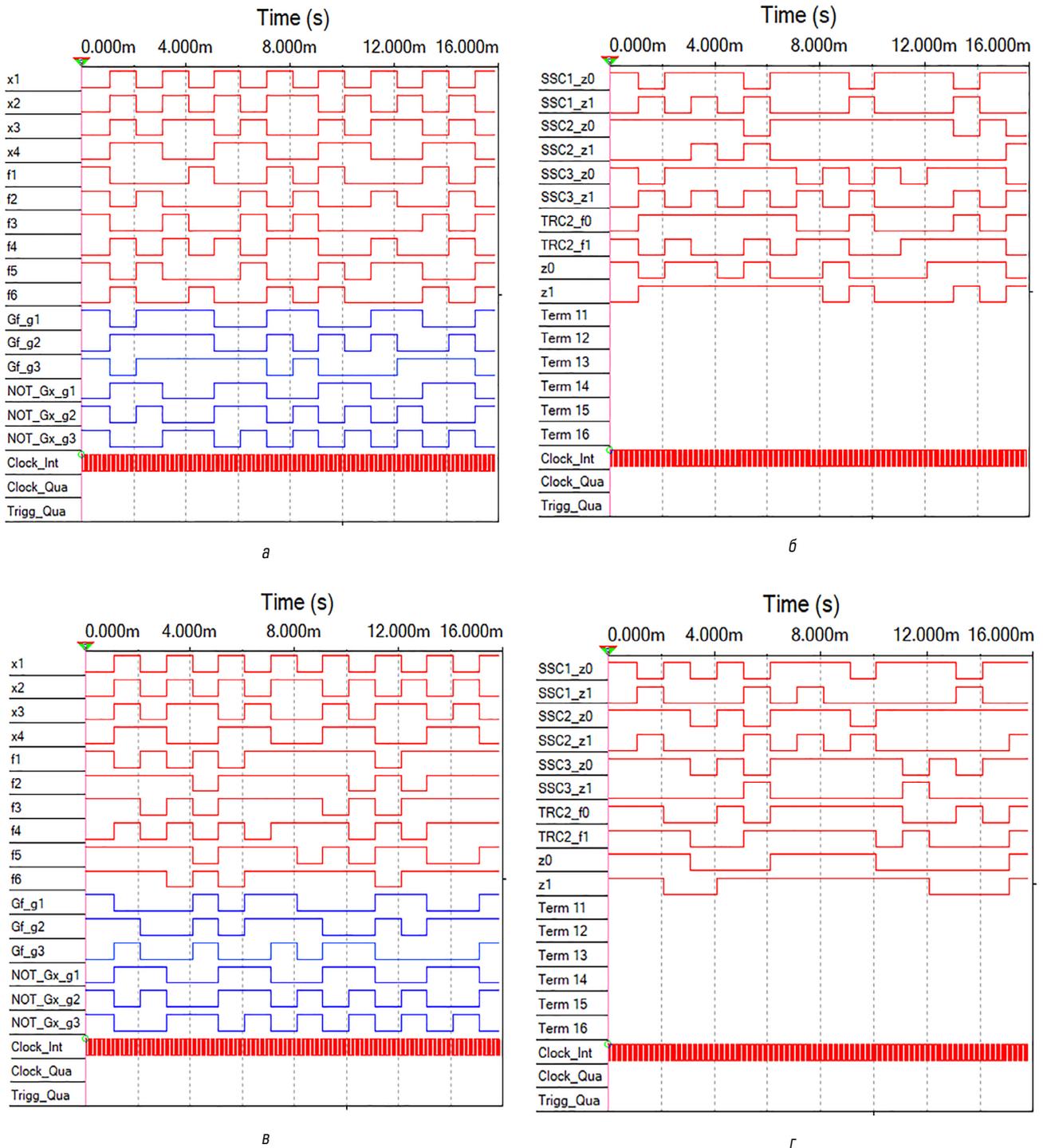


Рис. 9. Моделирование работы устройства при воздействии неисправностей:

a — временные диаграммы работы устройств $F(x)$, $G(f)$ и $G(x)$ с неисправностью типа stuck-at-0 на выходе элемента 1У7; *б* — временные диаграммы работы контрольных устройств СВК с неисправностью типа stuck-at-0 на выходе элемента 1У7; *в* — временные диаграммы работы устройств $F(x)$, $G(f)$ и $G(x)$ с неисправностью типа stuck-at-1 на выходе элемента 1У7; *г* — временные диаграммы работы контрольных устройств СВК с неисправностью типа stuck-at-1 на выходе элемента 1У7

с несколькими выходами устройства $F(x)$, и возникающие в нем неисправности приводят к трансляции на выходы кратной ошибки. Данная ошибка фиксируется контрольными устройствами СВК. В табл. 3 приведены номера тестовых наборов в каждой подаваемой на входы устройства паре при рассмотрении только выходов $TRC2$ (выходы тестера H^M -кода) и выходов $TRC5$ (фактически контрольных выходов СВК). Неисправность типа stuck-at-0 тестируется на парах входных комбинаций № 2, 3, 6 и 7. При этом на выходах $TRC2$ она проявляется только на одной из входных комбинаций. На выходах $TRC5$ при подаче на входы пар № 2 и 6 неисправность проявляется сразу же на обеих входных комбинациях. Гораздо большее количество тестовых комбинаций имеется для неисправности типа stuck-at-1. На выходах и $TRC2$ и $TRC5$ она проявляется на парах № 1, 2, 4, 5, 7 и 8. При этом тестовыми являются обе комбинации из пар № 1, 4, 5, 8 на $TRC2$ и обе комбинации из пар № 1, 4, 5, 7, 8 на $TRC5$. Таким образом, число тестовых комбинаций за счет использования контроля по признаку самодвойственности булевых функций повысилось по сравнению с использованием контроля только по принадлежности к проверочным символам модифицированных кодов Хэмминга (см. табл. 3).

Таблица 3. Тестовые комбинации для неисправностей выхода элемента 1U7

Номер пары	Первая комбинация пары (1)	Вторая комбинация пары (2)	stuck-at-0 на 1U7		stuck-at-1 на 1U7	
			TRC2	TRC5	TRC2	TRC5
1	0000	1111	—	—	1, 2	1, 2
2	0001	1110	1	1, 2	2	2
3	0010	1101	2	2	—	—
4	0011	1100	—	—	1, 2	1, 2
5	0100	1011	—	—	1, 2	1, 2
6	0101	1010	1	1, 2	—	—
7	0110	1001	2	2	1	1, 2
8	0111	1000	—	—	1, 2	1, 2

На рис. 10 приведена диаграмма, показывающая для наиболее используемых в реализации выходных функций элементов (связанных путями с несколькими выходами), насколько повышается доля тестовых комбинаций от

общего их количества на входах: $\zeta_2 = \frac{n_2^c}{n} \cdot 100\%$

и $\zeta_5 = \frac{n_5^c}{n} \cdot 100\%$, где n_2^c и n_5^c — число тестовых

комбинаций на выходах элементов $TRC2$ и

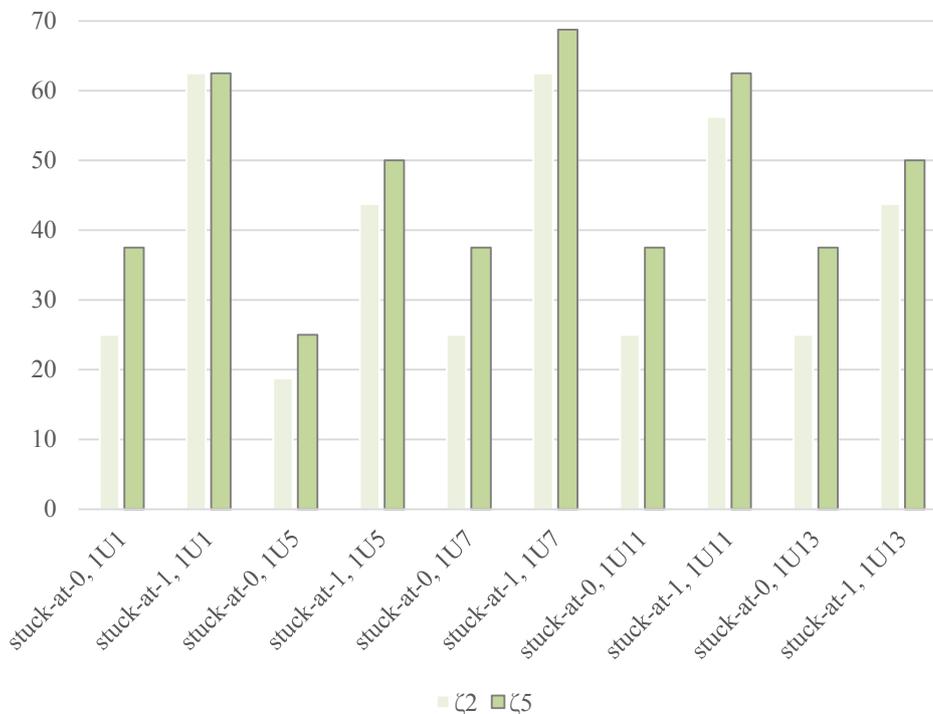


Рис. 10. Сравнение числа тестовых комбинаций для неисправностей элементов объекта диагностирования

$TRC5$ соответственно, а n — общее число комбинаций на входах. Использование двух диагностических признаков для организации контроля вычислений в СВК позволяет увеличивать число тестовых комбинаций по сравнению с использованием только контроля по модифицированному коду Хэмминга.

Приведенный пример показывает, каким образом повышается контролепригодность СВК. Для других примеров может оказаться так, что ряд неисправностей не тестируется на выходах $TRC2$, но за счет контроля самодвойственности тестируется на выходах $TRC5$.

4. δ -преобразование

Использование H^M -кодов, для которых $m \neq 2^k - 2$, $k \in \mathbb{N}$ ($k > 1$), при организации СВК с использованием двух диагностических признаков напрямую невозможно. Однако существует возможность специального преобразования функций, описывающих проверочные символы кода, в самодвойственные.

Определение 3. Назовем δ -преобразованием такое преобразование, при котором выходы кодера модифицированного H^M -кода будут описываться самодвойственными функциями.

δ -преобразование возможно на основании следующей теоремы.

Теорема 3. Для того чтобы функция, описывающая проверочный символ H^M -кода и имеющая четное число аргументов, стала самодвойственной, необходимо и достаточно сложить ее по модулю $M = 2$ с функцией, описывающей старший разряд в векторе аргументов.

Доказательство. Для рассматриваемой функции q четно. Функция, описывающая старший разряд в векторе аргументов (функция f_1), на половине наборов равна 0 и на половине равна 1. Для тех наборов, на которых она равна 0, имеем: $\delta = g \oplus f_1 = g$. Для тех наборов, на которых она равна 1, справедливо: $\delta = g \oplus f_1 = \bar{g}$. Таким образом, при инвертировании всех аргументов инвертируется значение функции. Она будет самодвойственной, что и требовалось доказать.

δ -преобразование позволяет преобразовать H^M -код, для которого $m \neq 2^k - 2$, $k \in \mathbb{N}$ ($k > 1$), в специальный Δ -код, проверочные символы которого описываются самодвойственными булевыми функциями. К примеру, на рис. 11 изображено устройство $\Delta(f)$, представляющее собой кодер Δ -кода. В нем устройство $G(f)$ реализует систему функций H^M -кода при $m = 4$:

$$\begin{aligned} g_3 &= f_4; \\ g_2 &= f_2 \oplus f_3; \\ g_1 &= f_1 \oplus f_3. \end{aligned} \tag{8}$$

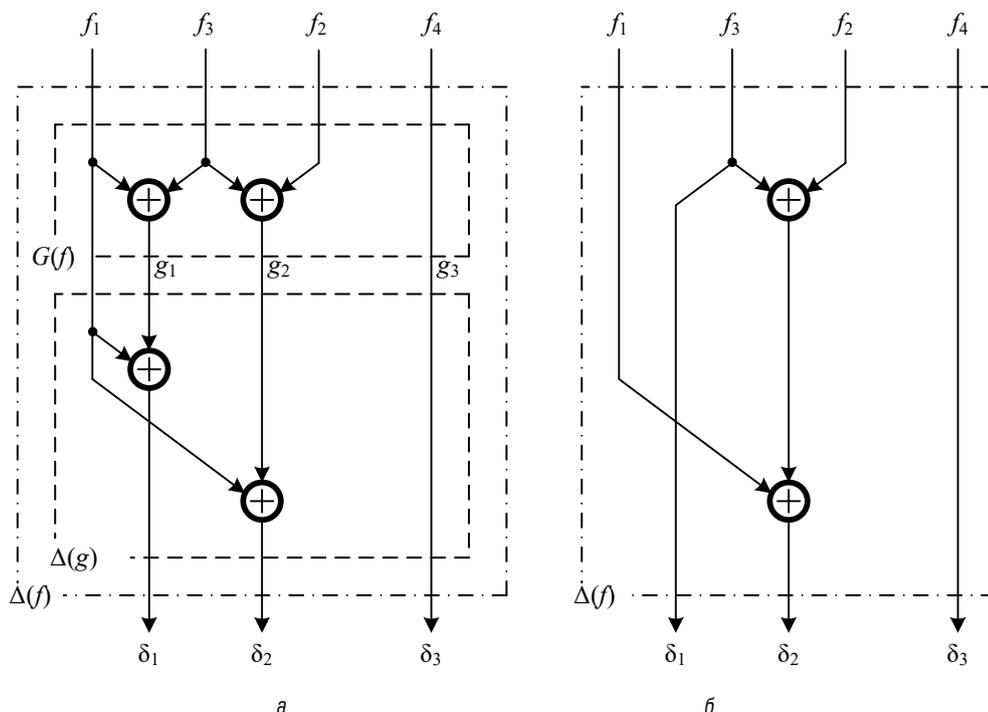


Рис. 11. Устройство $\Delta(f)$: а — каскадное соединение устройств $G(f)$ и $\Delta(g)$; б — оптимизированная структура

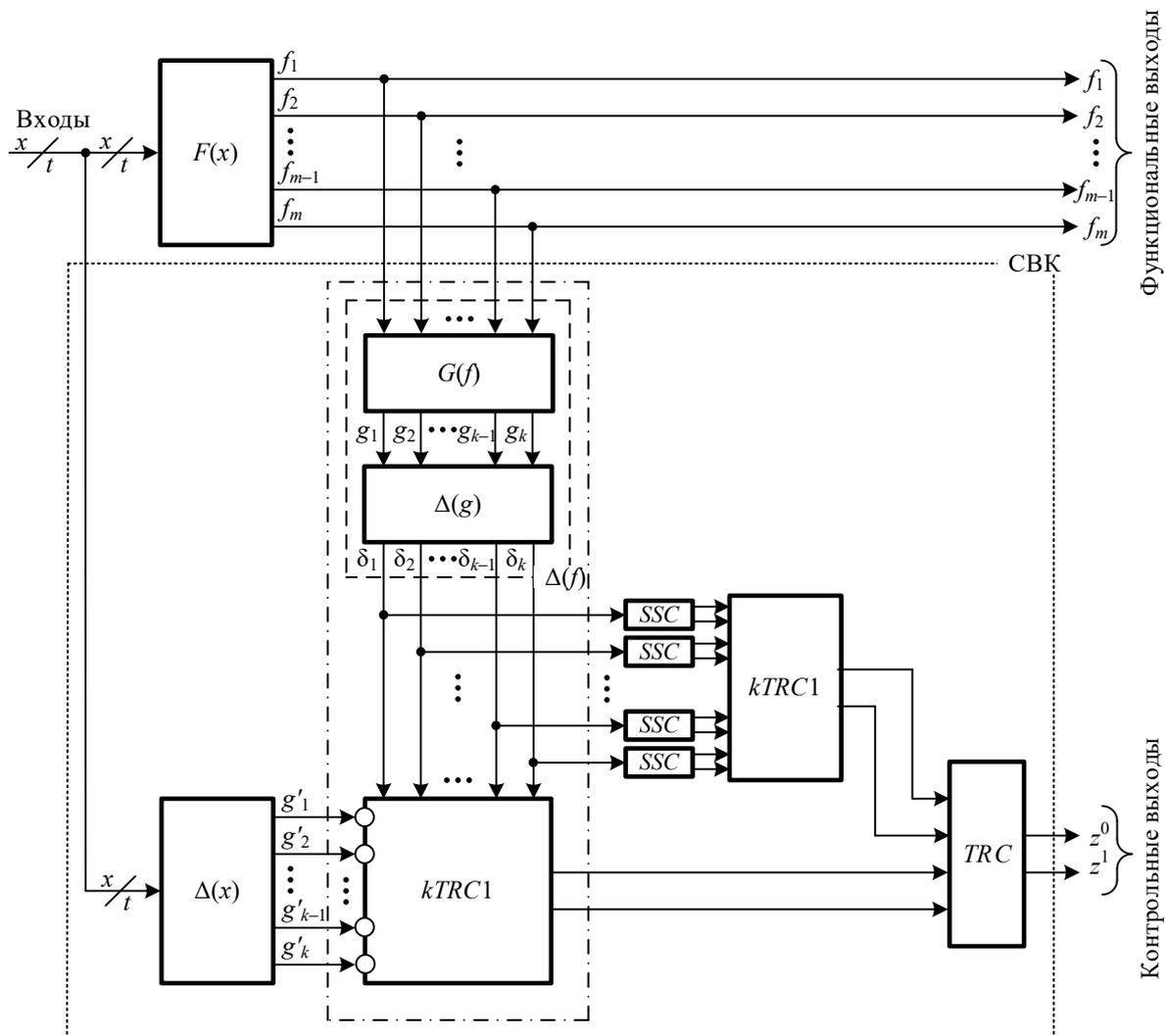


Рис. 12. Структура организации СВК с использованием двух диагностических признаков

Кодер H^M -кода на рис. 11 показан в виде устройства $G(f)$. δ -преобразователем является устройство $\Delta(g)$.

Схема устройства $\Delta(f)$ может быть оптимизирована за счет таких соображений:

$$\begin{aligned} \delta_1 &= g_1 \oplus f_1 = f_1 \oplus f_3 \oplus f_1 = f_3; \\ \delta_2 &= g_2 \oplus f_1 = f_2 \oplus f_3 \oplus f_1; \\ \delta_3 &= g_3 = f_4. \end{aligned} \quad (9)$$

Из выражения (9) следует, что функция вычисления разряда δ_1 Δ -кода равна значению функции f_3 . Из структуры устройства $\Delta(f)$ можно исключить два элемента сложения по модулю $M = 2$ (XOR). Оптимизированная схема δ -преобразователя изображена на рис. 11, б.

5. Обобщенная структура организации контроля вычислений

На рис. 12 представлена структура организации СВК с использованием двух диагностических признаков, в которой, по сравнению с классической структурой организации контроля по избыточным кодам [6, 10, 18], используется специальный δ -преобразователь и дополнительные устройства контроля самодвойственности сигналов. В отличие от структуры из [24], в СВК не применяется принцип логической коррекции сигналов.

Объект диагностирования $F(x)$ представляет собой исходное комбинационное устройство. Оно имеет входы $x_i, i = \overline{1, t}$ и снабжено выходами $f_j, j = \overline{1, m}$. Для контроля вычислений

использована СВК с пятью функциональными блоками. Блок $G(f)$ является кодером H^M -кода и преобразует сигналы с выходов устройства $F(x)$ в контрольные сигналы $g_l, l = \overline{1, k}$.

Выходы блока $G(f)$ подключены ко входам δ -преобразователя $\Delta(g)$, который, по сути, включает в себя необходимое для получения нечетного количества аргументов у контрольных функций H^M -кода элементов XOR и строится в соответствии с условиями теоремы 3. Отметим, что если используется H^M -код, удовлетворяющий условию (4), то δ -преобразователь из структуры СВК исключается, а выходы кодера напрямую используются для наблюдения сигналов и подключения контрольных устройств. Устройства $G(f)$ и $\Delta(g)$ образуют кодер $\Delta(f)$ специального Δ -кода. Блок $\Delta(x)$ является блоком контрольной логики и формирует проверочные символы Δ -кода по значениям входов $x_i, i = \overline{1, t}$. Остальные элементы в структуре СВК являются контрольными и предназначены для сравнения сигналов.

Устройство $kTRC1$ реализуется на основе пирамидального подключения $k - 1$ элементарного модуля сжатия парафазных сигналов (TRC). Устройство $kTRC1$ позволяет сжимать k парафазных сигнала в один. Одноименные сигналы от устройств $\Delta(x)$ и $\Delta(f)$ подаются на $kTRC1$. Так как каждый модуль TRC функционирует в парафазной логике, сигналы от одного из блоков ($\Delta(x)$ либо $\Delta(f)$) предварительно инвертируются. На схеме, приведенной на рис. 12, инвертированы сигналы от $\Delta(x)$. Сам блок $\Delta(x)$ может быть реализован таким образом, чтобы напрямую вычислялись функции $g_l, l = \overline{1, k}$.

Для контроля самодвойственности сигналов $\delta_l, l = \overline{1, k}$ на выходах блока $\Delta(g)$ устанавливается каскад тестеров самодвойственности (SSC). Данный каскад включает в себя k тестеров самодвойственности. Выходы каждого блока SSC подключаются к аналогичному уже описанному выше блоку $kTRC1$. Парафазные выходы от устройств $kTRC1$ подключаются к входам элементарного модуля TRC . Выходы этого элемента являются контрольными выходами z^0 и z^1 СВК.

Все элементы СВК, кроме $\Delta(x)$, являются типовыми. Сюда входят: один кодер $G(f)$ — он имеет единственную реализацию для

данного m , один преобразователь $\Delta(g)$ для случая $m \neq 2^k - 2, k \in \mathbb{N} (k > 1)$ (при $m = 2^k - 2, k \in \mathbb{N} (k > 1)$ преобразователь не требуется), k блоков SSC, k инверторов и $2k + 1$ модулей TRC . Блок $\Delta(x)$ синтезируется индивидуально для каждого устройства $F(x)$.

Для реализации преобразователя $\Delta(g)$ требуется не более k элементов XOR . На рис. 13 для примера представлена диаграмма числа элементов XOR в $\Delta(g)$ (это число обозначено через q) для различных значений $m \geq \{4, 5, \dots, 63\}$. Данная диаграмма наглядно демонстрирует простоту реализации преобразователя $\Delta(g)$. Для его построения требуется $q_{\min} = 0$ и $q_{\max} = k$ элементов XOR . В табл. 4 приведены для примера значения числа стандартных элементов в СВК для различных значений m и k .

Таблица 4. Количество типовых элементов в СВК для различных значений k

k	m	TRC	SSC	q_{\max}
3	4...7	7	3	3
4	8...15	9	4	4
5	16...31	11	5	5
6	32...63	13	6	6
7	64...127	15	7	7
8	128...255	17	8	8
9	256...511	19	9	9
10	512...1023	21	10	10
...
20	524288...1048575	41	20	20

Теорема 4. Количество типовых элементов в СВК с увеличением числа k растет линейно.

Доказательство. При увеличении значения k также увеличивается и число типовых (стандартных) элементов в СВК. Число элементов в $G(f)$ определяется числом m , а сам код является линейным. Число типовых контрольных элементов и элементов в $\Delta(g)$ в составе СВК максимально равно k . Число тестеров самодвойственности в СВК для произвольного значения k в точности равно k . Число элементов TRC , предназначенных для контроля принадлежности проверочных символов модифицированному коду Хэмминга, равно $k - 1$. Число элементов TRC в компараторе равно k , так как требуется сжатие $k + 1$ парафазного сигнала. Таким образом, общее число элементов TRC в

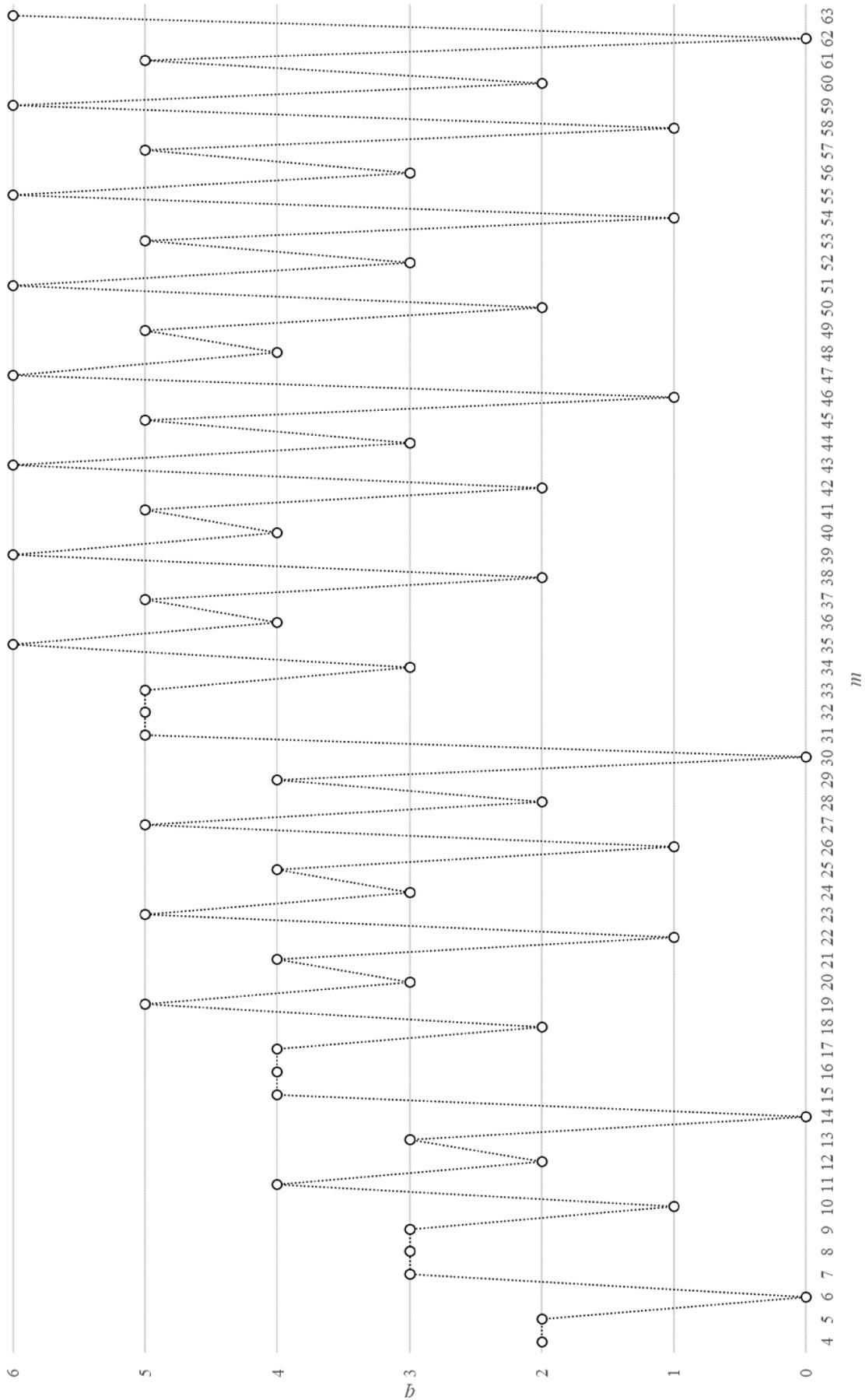


Рис. 13. Число q для различных значений m

СВК равно $2k - 1$. С увеличением k число элементов увеличивается линейно. **Доказательство завершено.**

Из формулировки теоремы 4 становится ясным, что показатели сложности СВК из-за стандартных элементов в ней увеличиваются незначительно. Также незначительно увеличивается и сложность реализации кодера и зависит от числа m информационных символов. Показатели структурной избыточности СВК в существенной степени зависят именно от показателей сложности реализации блока контрольной логики $G(x)$.

Заключение

Организация контроля вычислений на выходах цифровых устройств с использованием двух диагностических признаков — принадлежности контрольных сигналов разрядам модифицированных кодов Хэмминга и самодвойственности каждой функции, описывающей соответствующий проверочный символ, — позволяет улучшить показатели контролепригодности и увеличить число тестовых комбинаций по отношению к структуре контроля с использованием только одного из признаков. При этом усложнение СВК не является существенным. Усложнение же структур блоков $F(x)$ и $G(x)$ при получении самодвойственных аналогов также несущественно, однако зависит от исходных функций, описывающих их выходы, и от «близости» их к самодвойственным функциям. Особенности самодвойственных преобразований приводятся, например, в [30], где как раз анализируются показатели структурной избыточности самодвойственных устройств по сравнению с исходными устройствами и показано, что для ряда схем получаются самодвойственные структуры с низкой аппаратурной избыточностью. Например, для 7 тестовых схем из 27 (26 % выборки) получен результат усложнения не более 25 % от показателя сложности реализации исходных структур.

Также отметим, что кроме приведенной в настоящей статье «базовой» структуры на основе H^M -кода с $m = 6$ и $k = 3$ могут быть построены «базовые» структуры на основе H^M -кода с большими значениями k (для каждого k такая «базовая» структура одна). Их использование может оказаться целесообразным при большом

числе выходов исходного объекта. С ростом значения k значительно увеличивается кодированная скорость R . К примеру, для H^M -кодов, удовлетворяющих условию теоремы 2, последовательность кодированных скоростей такая: 0,66667; 0,77778; 0,85714; 0,91176. Это говорит о большей эффективности в применении H^M -кодов с большим числом информационных символов в части снижения структурной избыточности самопроверяемого цифрового устройства, чем при использовании кодов Хэмминга с малым числом информационных символов.

Несмотря на то, что для каждого числа k существует только один модифицированный код Хэмминга с самодвойственными функциями, описывающими проверочные символы, как показано в статье, всегда возможно использование δ -преобразования для получения фактически нового Δ -кода, проверочные символы которого будут описываться самодвойственными булевыми функциями. Применение δ -преобразования позволило предложить авторам обобщенную структуру организации СВК с использованием двух рассматриваемых диагностических признаков.

Организация СВК по двум диагностическим признакам не ведет к существенному усложнению контрольных устройств. Их число линейно увеличивается с увеличением числа контрольных разрядов H^M -кода (см. теорему 4). Поэтому структурная избыточность с ростом k возрастает несущественно. Избыточность СВК в наибольшей степени связана с показателями сложности технической реализации блока контрольной логики $\Delta(x)$ и зависит от числа входов и выходов, а также сложности реализуемых функций.

Контроль двух диагностических признаков позволяет повышать показатели контролепригодности и число тестовых комбинаций для каждой рассматриваемой неисправности. Это особенно важно в том случае, если СВК организуется для устройства, сигналы на входах которого меняются редко. Такая особенность присуща системам критического применения, например, в сфере атомной промышленности, космической отрасли, управления движением на железнодорожном транспорте и др. [19, 20].

Дальнейшие исследования в направлении изучения самопроверяемых цифровых

устройств, использующих как аппаратную, так и временную избыточность при реализации, могут быть направлены на изучение особенностей синтеза СВК для кодов Хэмминга и их модификаций с произвольным числом информационных символов, применения схем сжатия сигналов, а также использования метода логической коррекции (логического дополнения) при получении функций для вычисления проверочных символов, описанного в [35–39]. Интересными в части практических приложений могут оказаться вопросы изучения особенностей реализации самодвойственных цифровых устройств на современной программируемой элементной базе [44, 45].

Реализация самопроверяемых цифровых устройств, функционирующих в импульсном режиме, с контролем вычислений на основе двух диагностических признаков — перспективный подход к построению надежных и безопасных устройств и систем управления. ▲

Библиографический список

- Theeg G. Railway Signalling & Interlocking: 3ed Edition / G. Theeg, S. Vlasenko. — Germany: Leverkusen PMC Media House GmbH, 2020, 552 p.
- Сапожников В. В. Надежность систем железнодорожной автоматики, телемеханики и связи: учеб. пособие / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов и др.; под ред. Вл. В. Сапожникова. — М.: ФГБУ ДПО «Учебно-методический центр по образованию на железнодорожном транспорте», 2017, 318 с.
- Efanov D. Fundamentals of Implementation of Safety Movement of Trains under Integration of Control Systems with Hardware for Railway Infrastructure Facilities Monitoring / D. Efanov, G. Osadchy, I. Aganov // Proceedings of 11th IEEE International Conference on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS'2021), Cracow, Poland, September 22–25, 2021. — Vol. 1. — Pp. 391–396. — DOI: 10.1109/IDAACS53288.2021.9660985.
- Fujiwara E. Code Design for Dependable Systems: Theory and Practical Applications / E. Fujiwara. — John Wiley & Sons, 2006. — 720 p.
- Дрозд А. В. Рабочее диагностирование безопасных информационно-управляющих систем / А. В. Дрозд, В. С. Харченко, С. Г. Антошук и др.; под ред. А. В. Дрозда и В. С. Харченко. — Харьков: Национальный аэрокосмический университет им. Н. Е. Жуковского «ХАИ», 2012, 614 с.
- Согомонян Е. С. Самопроверяемые устройства и отказоустойчивые системы / Е. С. Согомонян, Е. В. Слабаков. — М.: Радио и связь, 1989. — 208 с.
- Ярмолик В. Н. Контроль и диагностика вычислительных систем / В. Н. Ярмолик. — Минск: Бестпринт, 2019. — 387 с.
- Сапожников В. В. Самопроверяемые дискретные устройства / В. В. Сапожников, В. В. Сапожников. — СПб.: Энергоатомиздат, 1992. — 224 с.
- Piestrak S. J. Design of Self-Testing Checkers for Unidirectional Error Detecting Codes / S. J. Piestrak. — Wrocław: Oficyna Wydawnicza Politechniki Wrocławskiej, 1995. — 111 p.
- Сапожников В. В. Коды с суммированием для систем технического диагностирования / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов. — Т. 1: Классические коды Бергера и их модификации. — М.: Наука, 2020. — 383 с.
- Сапожников В. В. Коды с суммированием для систем технического диагностирования / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов. — Т. 2: Взвешенные коды с суммированием. — М.: Наука, 2021. — 455 с.
- Ефанов Д. В. Отказоустойчивые структуры цифровых устройств на основе логического дополнения / Д. В. Ефанов, В. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. — 2021. — № 8. — С. 140–158. — DOI: 10.31857/S0005231021080079.
- Hamming R. W. Error Detecting and Correcting Codes / R. W. Hamming // Bell System Technical Journal. — 1950. — Iss. 29(2). — Pp. 147–160. — DOI: 10.1002/j.1538-7305.1950.tb00463.x.
- Berger J. M. A Note on Error Detection Codes for Asymmetric Channels / J. M. Berger // Information and Control. — 1961. — Vol. 4. — Iss. 1. — Pp. 68–73. — DOI: 10.1016/S0019-9958(61)80037-5.
- Freiman C. V. Optimal Error Detection Codes for Completely Asymmetric Binary Channels / C. V. Freiman // Information and Control. — 1962. — Vol. 5. — Iss. 1. — Pp. 64–71. — DOI: 10.1016/S0019-9958(62)90223-1.
- Sapozhnikov V. Weighted Sum Code Without Carries — is an Optimum Code with Detection of Any Double Errors in Data Vectors / V. Sapozhnikov, V. Sapozhnikov, D. Efanov et al. // Proceedings of 14th IEEE East-West Design & Test Symposium (EWDTS'2016), Yerevan, Armenia, October 14–17, 2016. — Pp. 134–141. — DOI: 10.1109/EWDTS.2016.7807686.
- Сапожников В. В. Взвешенный код с суммированием без операций переноса для задач технической диагностики дискретных систем / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Известия высших учебных заведений. Приборостроение. — 2018. — Т. 61. — № 4. — С. 323–335. — DOI: 10.17586/0021-3454-2018-61-4-323-335.
- Сапожников В. В. Коды Хэмминга в системах функционального контроля логических устройств: монография / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов. — СПб.: Наука, 2018. — 151 с.
- Drozd A. Checkability of the Digital Components in Safety-Critical Systems: Problems and Solutions / A. Drozd, V. Kharchenko, S. Antoshchuk et al. // Proceedings of 9th IEEE East-West Design & Test Symposium (EWDTS'2011), Sevastopol, Ukraine, 2011. — Pp. 411–416. — DOI: 10.1109/EWDTS.2011.6116606.
- Сапожников Вл. В. Синтез систем управления движением поездов на железнодорожных станциях с исключением опасных отказов / Вл. В. Сапожников. — М.: Наука, 2021. — 229 с.
- Ефанов Д. В. Обнаружение неисправностей в комбинационных схемах на основе самодвойственного дополне-

- ния до равновесных кодов / Д. В. Ефанов, В. В. Сапожников, Вл. В. Сапожников и др. // Труды Института системного программирования РАН. — 2019. — Т. 31. — № 1. — С. 115–132. — DOI: 10.15514/ISPRAS-2019-31(1)-8.
22. Efanov D. Self-Dual Complement Method up to Constant-Weight Codes for Arrangement of Combinational Logical Circuits Concurrent Error-Detection Systems / D. Efanov, V. Sapozhnikov, Vl. Sapozhnikov et al. // Proceedings of 17th IEEE East-West Design & Test Symposium (EWDTs'2019), Batumi, Georgia, September 13–16, 2019. — Pp. 136–143. — DOI: 10.1109/EWDTs.2019.8884398.
 23. Efanov D. V. The Hybrid Structure of a Self-Dual Built-In Control Circuit for Combinational Devices with Pre-Compression of Signals and Checking of Calculations by Two Diagnostic Parameters / D. V. Efanov, D. V. Pivovarov // Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTs'2021), Batumi, Georgia, September 10–13, 2021. — Pp. 200–206. — DOI: 10.1109/EWDTs52692.2021.9581019.
 24. Ефанов Д. В. Синтез самопроверяемых комбинационных устройств с контролем вычислений по двум диагностическим параметрам / Д. В. Ефанов, Д. В. Пивоваров // Известия высших учебных заведений. Приборостроение. — 2022. — Т. 65. — № 7. — С. 461–477. — DOI: 10.17586/0021-3454-2022-65-7-461-477.
 25. Ефанов Д. В. Самодвойственный контроль комбинационных схем с применением кодов Хэмминга / Д. В. Ефанов, Т. С. Погодина // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). — 2022. — № 3. — С. 113–122. — DOI: 10.31114/2078-7707-2022-3-113-122.
 26. Сагалович Ю. Л. Обнаружение неисправностей в схемной реализации системы монотонных булевых функций / Ю. Л. Сагалович, В. Ю. Соломенников // Проблемы передачи информации. — 1997. — Vol. 33. — Iss. 2. — Pp. 81–93.
 27. Matrosova A. Yu. Self-Checking Synchronous FSM Network Design with Low Overhead / A. Yu. Matrosova, I. Levin, S. A. Ostanin // VLSI Design. — 2000. — Vol. 11. — Iss. 1. — Pp. 47–58. — DOI: 10.1155/2000/46578.
 28. Reynolds D. A. Fault Detection Capabilities of Alternating Logic / D. A. Reynolds, G. Meize // IEEE Transactions on Computers. — 1978. — Vol. C-27. — Iss. 12. — Pp. 1093–1098. — DOI: 10.1109/TC.1978.1675011.
 29. Аксенова Г. П. Восстановление в дублированных устройствах методом инвертирования данных / Г. П. Аксенова // Автоматика и телемеханика. — 1987. — № 10. — С. 144–153.
 30. Гессель М. Обнаружение неисправностей в самопроверяемых комбинационных схемах с использованием свойств самодвойственных функций / М. Гессель, В. И. Мошанин, В. В. Сапожников и др. // Автоматика и телемеханика. — 1997. — № 12. — С. 193–200.
 31. Гессель М. Самотестируемая структура для функционального обнаружения отказов в комбинационных схемах / М. Гессель, А. В. Дмитриев, В. В. Сапожников и др. // Автоматика и телемеханика. — 1999. — № 11. — С. 162–174.
 32. Гессель М. Исследование свойств самодвойственных самопроверяемых многотактных схем / М. Гессель, А. В. Дмитриев, В. В. Сапожников и др. // Автоматика и телемеханика. — 2001. — № 4. — С. 148–159.
 33. Сапожников В. В. Самодвойственные дискретные устройства / В. В. Сапожников, Вл. В. Сапожников, М. Гессель. — СПб.: Энергоатомиздат (Санкт-Петербургское отделение), 2001. — 331 с.
 34. Сапожников В. В. Синтез самодвойственных дискретных систем / В. В. Сапожников, Вл. В. Сапожников, Р. Ш. Валиев. — СПб.: Элмор, 2006. — 220 с.
 35. Göessel M. New Methods of Concurrent Checking: Edition 1 / M. Göessel, V. Ocheretny, E. Sogomonyan et al. — Dordrecht: Springer Science + Business Media B. V., 2008. — 184 p.
 36. Гессель М. Логическое дополнение — новый метод контроля комбинационных схем / М. Гессель, А. В. Морозов, В. В. Сапожников и др. // Автоматика и телемеханика. — 2003. — № 1. — С. 167–176.
 37. Гессель М. Контроль комбинационных схем методом логического дополнения / М. Гессель, А. В. Морозов, В. В. Сапожников и др. // Автоматика и телемеханика. — 2005. — № 8. — С. 161–172.
 38. Сапожников В. В. Построение самопроверяемых структур систем функционального контроля на основе равновесного кода «2 из 4» / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Проблемы управления. — 2017. — № 1. — С. 57–64.
 39. Сапожников В. В. Способ построения системы функционального контроля на основе логического дополнения по равновесному коду «1 из 5» / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов и др. // Радиоэлектроника и информатика. — 2017. — № 3. — С. 15–22.
 40. Nikolos D. Self-Testing Embedded Two-Rail Checkers / D. Nikolos // Journal of Electronic Testing: Theory and Applications. — 1998. — Vol. 12. — Iss. 1–2. — Pp. 69–79. — DOI: 10.1023/A:1008281822966.
 41. Yongmao C. Control Operation Circuit System Design and Simulation Based on Multisim 13.0 / C. Yongmao, W. Jiayu, L. Tianyu // 2020 7th International Conference on Information Science and Control Engineering (ICISCE), 18–20 December, 2020, Changsha, China. — DOI: 10.1109/ICISCE50968.2020.00457.
 42. Сапожников В. В. Основы теории надежности и технической диагностики / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов. — СПб.: Лань, 2019. — 588 с.
 43. Багхдади А. А. А. Методы анализа и диагностирования цифровых устройств (аналитический обзор) / А. А. Багхдади, В. И. Хаханов, Е. И. Литвинова // Автоматизированные системы управления и приборы автоматки. — 2014. — № 166. — С. 59–74.
 44. Пашуков А. В. Синтез устройств управления объектами напольной автоматизации железнодорожного транспорта на программируемых логических интегральных схемах / А. В. Пашуков // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). — 2021. — № 1. — С. 61–69. — DOI: 10.31114/2078-7707-2021-1-61-69.
 45. Langmann R., Stiller M. The PLC as a Smart Service in Industry 4.0 Production Systems / R. Langmann, M. Stiller // Applied Sciences. — 2019. — Vol. 18. — Iss. 9. — Pp. 1–20. — DOI: 10.3390/app9183815.

TRANSPORT AUTOMATION RESEARCH, 2023, Vol. 9, No. 1, pp. 99–123
DOI: 10.20295/2412-9186-2023-9-01-99-123

Building Self-Checking Digital Devices on the Basis of Modified Hamming Codes with Self-Duality Control for Being Calculated Functions

Information about authors

Efanov D. V., Doctor in Engineering, Assistant Professor, IEEE (Institute of Electrical and Electronics Engineers) Member, Full-member of International Transport Academy, General Director Deputy on Scientific Research Work¹, Professor^{2,3}.

E-mail: TrES-4b@yandex.ru

Pogodina T. S., Student³. E-mail: pogodina-ts@mail.ru

¹«Scientific Research and Design Institute «Transport and Construction Safety» LLC, St. Petersburg

²Peter the Great Saint Petersburg Polytechnic University, Transport Higher School, Mechanical Engineering, Material and Transport Institute, Saint Petersburg

³Russia Transport University (MIIT), Department of Automation, Remote Control and Communication on Railway Transport, Moscow

Abstract: There is considered the task for self-checking digital device synthesis which temporal redundancy and signal impulse representation are used in for to provide for error detection properties in calculations. There has been proposed the organization structure of self-checking combinational devices with built-in control circuits, the structure is based on the use of modified Hamming codes with self-dual functions, describing checking symbols. Building principles of modified Hamming codes are described. It has been proved that checking symbols of modified Hamming codes will be described by self-dual functions only in the cases of informational symbol number $m = 2^k - 2$, $k \in \mathbb{N}$ ($k > 1$), where k — checking symbol number. “Basic” structure of calculation control organization in combinational devices is given on the basis of modified Hamming codes with informational code number $m = 6$ which checking symbols are described by self-dual boolean functions. At calculation control by devices with output number of more than six, there’s pursued the decomposition of the set of outputs into subsets which each output for, control separate circuit is synthesized; control circuit outputs for various groups of outputs are united on the inputs of self-checking comparator for to get a one control signal. Thus, there has been proposed calculation control organization structure by two diagnostic features – the own of code words to modified Hamming codes and of being calculated functions, describing checking symbols, to self-dual Boolean function class. Such approach, as it’s shown in the article, allows to raise controllability indicators and to increase testing combination number in comparison with calculation control only on the basis of modified Hamming codes. Modelling results for self-dual combinational digital devices in Multisim interface are presented. The specificities of the realization of built-in control circuit blocks and their functioning are told. The application of proposed way of digital device organization is promising in the realization practice of reliable and safe control systems in the wide spectra of science and technology branches.

Keywords: self-checking device; self-dual digital devices; calculation control on the outputs of digital devices; temporal redundancy; self-dual control; calculation control by modified Hamming codes.

References

- Theeg G., Vlasenko S. Railway Signalling & Interlocking: 3ed Edition. Germany, Leverkusen PMC Media House GmbH, 2020, 552 p.
- Sapozhnikov V. V., Sapozhnikov V. I., Efanov D. V. et al. *Nadezhnost' sistem zheleznodorozhnoy avtomatiki, telemekhaniki i svyazi: ucheb. posobie* [Reliability of systems of railway automation, telemechanics and communication: tutorial]. Moscow: FGBU DPO “Uchebno-metodicheskiy tsentr po obrazovaniyu na zheleznodorozhnom transporte” Publ., 2017, 318 p. (In Russian)
- Efanov D., Osadchy G., Aganov I. Fundamentals of Implementation of Safety Movement of Trains under Integration of Control Systems with Hardware for Railway Infrastructure Facilities Monitoring. Proceedings of 11th IEEE International Conference on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS'2021), Vol. 1, Cracow, Poland, September 22–25, 2021, pp. 391–396. DOI: 10.1109/IDAACS53288.2021.9660985.
- Fujiwara E. Code Design for Dependable Systems: Theory and Practical Applications. John Wiley & Sons, 2006, 720 p.
- Drozhd A. V., Kharchenko V. S., Antoshchuk S. G. et al. *Rabochee diagnostirovanie bezopasnykh informatsionno-upravlyayushchikh sistem. Pod red. A. V. Drozda i V. S. Kharchenko* [Working diagnostics of safe information and control systems. Ed. A. V. Drozd and V. S. Kharchenko]. Khar'kov: Natsional'nyy aerokosmicheskii universitet im. N. E. Zhukovskogo “KhAI” Publ., 2012, 614 p. (In Russian)
- Sogomonyan E. S., Slabakov E. V. *Samoproveryaemye ustroystva i otka-zoustoychivye sistemy* [Self-checking devices and fault-tolerant systems]. Moscow: Radio i svyaz' Publ., 1989, 208 p. (In Russian)
- Yarmolik V. N. *Kontrol' i diagnostika vychislitel'nykh sistem* [Control and diagnostics of computer systems]. Minsk: “Bestprint”, 2019, 387 p. (In Russian)
- Sapozhnikov V. V., Sapozhnikov V. V. *Samoproveryaemye diskretnye ustroystva* [Self-checking discrete devices]. St. Petersburg: Energoatomizdat Publ., 1992, 224 p. (In Russian)
- Piestrak S. J. Design of Self-Testing Checkers for Unidirectional Error Detecting Codes. Wrocław: Oficyna Wydawnicza Politechniki Wrocławskiej, 1995, 111 p.
- Sapozhnikov V. V., Sapozhnikov V. I., Efanov D. V. *Kody s summirovaniem dlya sistem tekhnicheskogo diagnostirovaniya. Tom 1: Klassicheskie kody Bergera i ikh modifikatsii* [Codes with summation for technical diagnostic systems. Vol. 1: Classical Berger codes and their modifications]. Moscow: Nauka Publ., 2020, 383 p. (In Russian)
- Sapozhnikov V. V., Sapozhnikov V. I., Efanov D. V. *Kody s summirovaniem dlya sistem tekhnicheskogo diagnostirovaniya. Tom 2: Vzheshennyye kody s summirovaniem* [Codes with summation for technical diagnostic systems. Vol. 2: Weighted codes with summation]. Moscow: Nauka Publ., 2021, 455 p. (In Russian)
- Efanov D. V., Sapozhnikov V. V., Sapozhnikov V. I. *Otkazoustoychivyye struktury tsifrovyykh ustroystv na osnove logicheskogo dopolneniya* [Fault-tolerant structures of digital devices based on logical complement]. *Avtomatika i telemekhanika* [Automation and Remote Control]. 2021. Iss. 8. Pp. 140–158. DOI: 10.31857/S0005231021080079. (In Russian)
- Hamming R. W. Error Detecting and Correcting Codes. *Bell System Technical Journal*, 1950, Iss. 29(2), pp. 147–160. DOI: 10.1002/j.1538-7305.1950.tb00463.x.
- Berger J. M. A Note on Error Detection Codes for Asymmetric Channels. *Information and Control*, 1961, vol. 4, Iss. 1, pp. 68–73. DOI: 10.1016/S0019-9958(61)80037-5.
- Freiman C. V. Optimal Error Detection Codes for Completely Asymmetric Binary Channels. *Information and Control*, 1962, vol. 5, Iss. 1, pp. 64–71. DOI: 10.1016/S0019-9958(62)90223-1.
- Sapozhnikov V., Sapozhnikov V. I., Efanov D. et al. Weighted Sum Code Without Carries is an Optimum Code with Detection of Any Double Errors in Data Vectors. Proceedings of 14th IEEE East-West Design & Test Symposium (EWDTS'2016), Yerevan, Armenia, October 14–17, 2016, pp. 134–141. DOI: 10.1109/EWDTS.2016.7807686.
- Sapozhnikov V. V., Sapozhnikov V. I., Efanov D. V. *Vzheshennyy kod s summirovaniem bez operatsiy perenos dlya zadach tekhnicheskoy diagnostiki diskretnykh sistem* [Weighted code with summation without transfer operations for problems of technical diagnostics of discrete systems]. *Izvestiya vysshikh uchebnykh zavedeniy. Priborostroeniye* [Izvestia of higher educational institutions. Instrumentation]. 2018, vol. 61, Iss. 4.5, pp. 323–335. DOI: 10.17586/0021-3454-2018-61-4-323-335. (In Russian)
- Sapozhnikov V. V., Sapozhnikov V. I., Efanov D. V. *Kody Khemminga v sistemakh funktsional'nogo kontrolya logicheskikh ustroystv: monografiya* [Hamming codes in

- functional control systems for logical devices: monograph]. St. Petersburg: Nauka Publ., 2018, 151 p. (In Russian)
19. Drozd A., Kharchenko V., Antoshchuk S. Checkability of the Digital Components in Safety-Critical Systems: Problems and Solutions. Proceedings of 9th IEEE East-West Design & Test Symposium (EWDTs'2011), Sevastopol, Ukraine, 2011, pp. 411–416. DOI: 10.1109/EWDTs.2011.6116606.
 20. Sapozhnikov V. V. *Sintez sistem upravleniya dvizheniem poezdov na zheleznodorozhnykh stantsiyakh s iskluycheniem opasnykh otkazov* [Synthesis of train traffic control systems at railway stations with the exception of dangerous failures]. Moscow: Nauka Publ., 2021, 229 s. (In Russian)
 21. Efanov D. V., Sapozhnikov V. V., Sapozhnikov V. V. et al. *Obnaruzhenie neispravnostey v kombinatsionnykh skhemakh na osnove samodvoystvennogo dopolneniya do ravnovesnykh kodov. Trudy Instituta sistemnogo programmirovaniya RAN* [Detection of faults in combinational circuits based on self-dual complement to equilibrium codes. Proceedings of the Institute for System Programming RAN]. 2019, vol. 31, Iss. 1.5, pp. 115–132. DOI: 10.15514/ISPRAS-2019-31(1)-8. (In Russian)
 22. Efanov D., Sapozhnikov V., Sapozhnikov V. I., Osadchy G., Pivovarov D. Self-Dual Complement Method up to Constant-Weight Codes for Arrangement of Combinational Logical Circuits Concurrent Error-Detection Systems. Proceedings of 17th IEEE East-West Design & Test Symposium (EWDTs'2019), Batumi, Georgia, September 13–16, 2019, pp. 136–143. DOI: 10.1109/EWDTs.2019.8884398.
 23. Efanov D. V., Pivovarov D. V. The Hybrid Structure of a Self-Dual Built-In Control Circuit for Combinational Devices with Pre-Compression of Signals and Checking of Calculations by Two Diagnostic Parameters. Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTs'2021), Batumi, Georgia, September 10–13, 2021, pp. 200–206. DOI: 10.1109/EWDTs52692.2021.9581019.
 24. Efanov D. V., Pivovarov D. V. *Sintez samoproveryaemykh kombinatsionnykh ustroystv s kontrolom vychisleniy po dvum diagnosticheskim parametram* [Synthesis of self-checking combinational devices with control of calculations by two diagnostic parameters]. *Izvestiya vysshikh uchebnykh zavedeniy. Priborostroenie* [Izvestia of higher educational institutions. Instrumentation]. 2022, vol. 65, I. 7, pp. 461–477. DOI: 10.17586/0021-3454-2022-65-7-461-477. (In Russian)
 25. Efanov D. V., Pogodina T. S. *Samodvoystvennyy kontrol' kombinatsionnykh skhem s primeneniem kodov Khemminga* [Self-dual control of combinational circuits using Hamming codes]. *Problemy razrabotki perspektivnykh mikro- i nanoelektronnykh sistem (MES)* [Problems of development of promising micro- and nanoelectronic systems (MES)]. 2022, Iss. 3, pp. 113–122. DOI: 10.31114/2078-7707-2022-3-113-122. (In Russian)
 26. Sagalovich Yu. L., Solomennikov V. Yu. *Obnaruzhenie neispravnostey v skhemnoy realizatsii sistemy monotonykh bulevykh funktsiy* [Detection of faults in the circuit implementation of a system of monotone Boolean functions]. *Problemy p-redachi informatsii* [Problems of information transmission]. 1997, vol. 33, Iss. 2, pp. 81–93. (In Russian)
 27. Matrosova A. Yu., Levin I., Ostanin S. A. Self-Checking Synchronous FSM Network Design with Low Overhead // VLSI Design. 2000. Vol. 11. Issue 1. Pp. 47–58. DOI: 10.1155/2000/46578.
 28. Reynolds D. A., Meize G. Fault Detection Capabilities of Alternating Logic. IEEE Transactions on Computers. 1978, vol. C-27, Iss. 12, pp. 1093–1098. DOI: 10.1109/TC.1978.1675011.
 29. Akseanova G. P. *Vosstanovlenie v dublirovannykh ustroystvakh metodom invertirovaniya dannykh* [Restoration in duplicated devices by data inversion]. *Avtomatika i telemekhanika* [Automation and Remote Control]. 1987, Iss. 10, pp. 144–153. (In Russian)
 30. Gessel' M., Moshanin V. I., Sapozhnikov V. V. et al. *Obnaruzhenie neispravnostey v samoproveryaemykh kombinatsionnykh skhemakh s ispol'zovaniem svoystv samodvoystvennykh funktsiy* [Fault detection in self-checking combinational circuits using the properties of self-dual functions]. *Avtomatika i telemekhanika* [Automation and Remote Control]. 1997, Iss. 12, pp. 193–200. (In Russian)
 31. Gessel' M., Dmitriev A. V., Sapozhnikov V. V. et al. *Samotestiruemaya struktura dlya funktsional'nogo obnaruzheniya otkazov v kombinatsionnykh skhemakh* [Self-testing structure for functional failure detection in combinational circuits]. *Avtomatika i telemekhanika* [Automation and Remote Control]. 1999, Iss. 11, pp. 162–174. (In Russian)
 32. Gessel' M., Dmitriev A. V., Sapozhnikov V. V. et al. *Issledovanie svoystv samodvoystvennykh samoproveryaemykh mnogotaktnykh skhem* [Investigation of the properties of self-dual self-checking multi-cycle circuits]. *Avtomatika i telemekhanika* [Automation and Remote Control]. 2001, Iss. 4, pp. 148–159. (In Russian)
 33. Sapozhnikov V. V., Sapozhnikov V. V., Gessel' M. *Samodvoystvennyye diskretnyye ustroystva* [Self-dual discrete devices.]. St. Petersburg: Energoatomizdat Publ. (Sankt-Peterburgskoe otdelenie), 2001, 331 p. (In Russian)
 34. Sapozhnikov V. V., Sapozhnikov V. V., Valiev R. Sh. *Sintez samodvoy-stvennykh diskretnykh sistem* [Synthesis of self-dual discrete systems]. St. Petersburg: Elmor Publ., 2006, 220 p. (In Russian)
 35. Göessel M., Ocheretny V., Sogomonyan E. et al. *New Methods of Concurrent Checking: Edition 1*. Dordrecht: Springer Science + Business Media B. V., 2008, 184 p.
 36. Gessel' M., Morozov A. V., Sapozhnikov V. V. et al. *Logicheskoe dopolneniye novyy metod kontrolya kombinatsionnykh skhem* [Logical addition — a new method for controlling combinational circuits]. *Avtomatika i telemekhanika* [Automation and Remote Control]. 2003, Iss. 1, pp. 167–176. (In Russian)
 37. Gessel' M., Morozov A. V., Sapozhnikov V. V. et al. *Kontrol' kombinatsionnykh skhem metodom logicheskogo dopolneniya* [Control of combinational circuits by the method of logical addition]. *Avtomatika i telemekhanika* [Automation and Remote Control]. 2005, Iss. 8, pp. 161–172. (In Russian)
 38. Sapozhnikov V. V., Sapozhnikov V. V., Efanov D. V. *Postroyeniye samo-proveryaemykh struktur sistem funktsional'nogo kontrolya na osnove ravnovesnogo koda "2 iz 4"* [Construction of self-checking structures of functional control systems based on the equilibrium code "2 out of 4"]. *Problemy upravleniya* [Control Sciences]. 2017, Iss. 1, pp. 57–64. (In Russian)
 39. Sapozhnikov V. V., Sapozhnikov V. V., Efanov D. V. et al. *Sposob postroyeniya sistemy funktsional'nogo kontrolya na osnove logicheskogo dopolneniya po ravnovesnomu kodu "1 iz 5"* [A method for constructing a functional control system based on the logical complement for the equilibrium code "1 out of 5"]. *Radioelektronika i informatika* [Radioelectronics and Informatics]. 2017, Iss. 3, pp. 15–22. (In Russian)
 40. Nikolos D. *Self-Testing Embedded Two-Rail Checkers*. Journal of Electronic Testing: Theory and Applications. 1998, vol. 12, Iss. 1–2, pp. 69–79. DOI: 10.1023/A:1008281822966.
 41. Yongmao C., Jiayu W., Tianyu L. *Control Operation Circuit System Design and Simulation Based on Multisim 13.0*. 2020 7th International Conference on Information Science and Control Engineering (ICISCE), 18–20 December, 2020, Changsha, China. DOI: 10.1109/ICISCE50968.2020.00457.
 42. Sapozhnikov V. V., Sapozhnikov V. V., Efanov D. V. *Osnovy teorii nadezhnosti i tekhnicheskoy diagnostiki* [Fundamentals of the theory of reliability and technical diagnostics]. St. Petersburg: Lan' Publ., 2019, 588 p. (In Russian)
 43. Baghdadi A. A. A., Hahanov V. I., Litvinova E. I. *Metody analiza i di-agnostirovaniya tsifrovyykh ustroystv (analiticheskiy obzor)* [Methods of analysis and diagnostics of digital devices (analytical review)]. *Avtomatizirovannyye sistemy upravleniya i pribory avtomatiki* [Automated control systems and automation devices]. 2014, Iss. 166, pp. 59–74. (In Russian)
 44. Pashukov A. V. *Sintez ustroystv upravleniya ob'ektami napol'noy av-tomatizatsii zheleznodorozhnogo transporta na programmirovemykh logicheskikh integral'nykh skhemakh* [Synthesis of devices for controlling objects of floor automation of railway transport on programmable logic integrated circuits]. *Problemy razrabotki perspektivnykh mikro- i nanoelektronnykh sistem (MES)* [Problems of development of promising micro- and nanoelectronic systems (MES)]. 2021, Iss. 1, pp. 61–69. DOI: 10.31114/2078-7707-2021-1-61-69. (In Russian)
 45. Langmann R., Stiller M. *The PLC as a Smart Service in Industry 4.0 Production Systems*. Applied Sciences, 2019, vol. 18, Iss. 9, pp. 1–20. DOI: 10.3390/app9183815.