

КОНЕЧНЫЕ АВТОМАТЫ С САМОКОНТРОЛЕМ НА ОСНОВЕ ВЗВЕШЕННЫХ КОДОВ С СУММИРОВАНИЕМ И СВОЙСТВ САМОКВАЗИДВОЙСТВЕННЫХ БУЛЕВЫХ ФУНКЦИЙ

ЕФАНОВ Дмитрий Викторович, д-р техн. наук, профессор, действительный член Международной Академии транспорта, член Института инженеров электротехники и электроники, профессор^{1,2,3};
e-mail: TrES-4b@yandex.ru

¹Санкт-Петербургский политехнический университет Петра Великого, Высшая школа транспорта, Институт машиностроения, материалов и транспорта, Санкт-Петербург

²Российский университет транспорта, кафедра «Автоматика, телемеханика и связь на железнодорожном транспорте», Москва

³Ташкентский государственный транспортный университет, кафедра «Автоматика и телемеханика», Ташкент

Описаны особенности организации контроля вычислений на выходах блоков конечных автоматов с использованием взвешенных кодов с суммированием и свойств самодвойственных и «близких» к ним самоквазидвойственных булевых функций. Предложена структура организации контроля вычислений по нескольким диагностическим признакам, основанная на использовании принципа логической коррекции сигналов от объекта диагностирования. Разработан алгоритм доопределения значений функций логической коррекции, используемый на этапе проектирования самопроверяемого дискретного устройства. Алгоритм подразумевает учет двух диагностических свойств: 1) каждый булев вектор на выходе блока коррекции сигналов в схеме встроенного контроля должен принадлежать множеству кодовых слов взвешенного кода с суммированием; 2) каждая функция, описывающая разряды булевых векторов, формируемых на выходах блока коррекции сигналов, должна быть самоквазидвойственной. Предложенный алгоритм позволяет синтезировать колоссальное количество вариаций схем встроенного контроля с различными показателями эффективности. Их использование на практике дает возможность выбора наилучшего способа организации схемы встроенного контроля по тому или иному критерию. Найдены некоторые оценки количества способов построения схем встроенного контроля для заданного числа входов и выходов объекта диагностирования. Предложенный метод универсален и может быть использован совместно с произвольными равномерными блоковыми кодами. Это, однако, требует учета свойств кодов для обеспечения формирования проверяющих тестов на элементы схемы встроенного контроля в процессе эксплуатации самопроверяемого устройства. Полученные в исследовании результаты могут быть использованы при синтезе дискретных устройств с обнаружением неисправностей.

Ключевые слова: самопроверяемое дискретное устройство; самопроверяемый конечный автомат; схема встроенного контроля; взвешенный код с суммированием; самодвойственная булева функция; самоквазидвойственная булева функция; логическая коррекция сигналов в самоквазидвойственных; контроль вычислений по двум диагностическим признакам.

DOI: 10.20295/2412-9186-2025-11-01-75-102

▼ Введение

Системы ответственного назначения не обходятся без использования дискретных блоков и узлов, а многие технологические операции реализуются за счет выполнения ряда логических условий или их проверок. Эффективность технологического процесса и его безопасность определяются, в конечном итоге, надежностью и безопасностью самой системы автоматического

управления. Неисправности в блоках и узлах приводят к ошибкам в вычисляемых функциях и, как следствие, к нарушениям в реализации заложенных в управляющие системы алгоритмов. При построении дискретных устройств учитываются особенности элементной базы и условия эксплуатации конечного изделия в целях обеспечения своевременного обнаружения развивающихся или возникающих дефектов,

сигнализации техническому персоналу о возникновении событий отказов и парировании неверных результатов вычислений. В этой связи широко применяются методы синтеза дискретных устройств с контролепригодными, самопроверяемыми и отказоустойчивыми структурами [1–6], а также методы тестового и рабочего диагностирования [7, 8].

Свойство самопроверяемости дискретного устройства позволяет контролировать его работоспособность в процессе выполнения им своих функций и при наличии отказов и ошибок в вычислениях вырабатывать специальный контрольный сигнал. В этих целях требуется на этапе синтеза дискретного устройства заложить в его структуру некоторые особые свойства, несущие диагностические признаки, по которым и обнаруживаются неисправности. Часто при разработке дискретных устройств в качестве таких диагностических признаков выступают принадлежность вычисляемых на рабочих или контрольных выходах при подаче на входы определенных наборов значений аргументов булевых векторов заранее выбранным равномерным блоковым кодам [9, 10] либо же принадлежность каждой вычисляемой функции заранее выбранному особому классу булевых функций [11]. Исходя из этих диагностических признаков в структуру разрабатываемого устройства по определенным правилам вносится избыточность (причем эта избыточность может относиться и к структурному, и к информационному, и к временному резервированию как на уровне аппаратных, так и на уровне программных средств). Именно это позволяет контролировать корректность вычислений в процессе функционирования дискретного устройства и, тем самым, косвенно фиксировать наличие неисправностей в его внутренней структуре.

Несмотря на то, что теория синтеза самопроверяемых дискретных устройств развивается уже более полувека, в ней остаются незатронутые аспекты и даже целые области «спрятанных» знаний. В настоящей статье читателю предлагается к изучению метод синтеза схем встроенного контроля (СВК) для комбинационных составляющих дискретных устройств, позволяющий применять любые равномерные двоичные блоковые коды при организации контроля

вычислений сразу же по двум диагностическим признакам — контролю формируемых на выходах устройств булевых векторов множеству кодовых слов заранее выбранного равномерного блокового кода и контролю каждой функции, описывающей разряды кодовых слов классу «близких» к самодвойственным — самоквазидвойственным — функций. Метод основан на использовании хорошо известного принципа логической коррекции сигналов (ЛКС) [12, 13] и позволяет строить колоссальное количество реализаций СВК с различными показателями эффективности, среди которых можно выбрать наилучшие по тому или иному критерию. Кроме того, предложенный автором метод не требует существенного усложнения контрольного оборудования за счет использования естественных свойств булевых функций, описывающих поведение устройств на линиях СВК.

1. Самодвойственные и самоквазидвойственные булевы функции и дискретные устройства

Работа дискретных устройств описывается с использованием аппарата булевой алгебры. Среди всего многообразия булевых функций в дальнейшем изложении нам потребуются самодвойственные булевы функции [14] и «близкие» к ним самоквазидвойственные¹ булевы функции [15].

Функция $f(x_1, x_2, \dots, x_t)$ называется самодвойственной, если

$$f(x_1, x_2, \dots, x_t) = \overline{f(\overline{x_1}, \overline{x_2}, \dots, \overline{x_t})}. \quad (1)$$

Функция $f(x_1, x_2, \dots, x_t)$ называется самоквазидвойственной, если

$$f(x_1, x_2, \dots, x_t) = f(\overline{x_1}, \overline{x_2}, \dots, \overline{x_t}). \quad (2)$$

Самодвойственные булевы функции принимают противоположные значения на парах наборов значений аргументов вида $\langle x_t, x_{t-1} \dots x_2, x_1 \rangle$, $\langle \overline{x_t}, \overline{x_{t-1}} \dots \overline{x_2}, \overline{x_1} \rangle$. Данные наборы ортогональны

¹В работах автора книги [15] и в некоторых более ранних работах автора настоящей статьи для обозначения самоквазидвойственных булевых функций использовался не совсем удачный термин «самоантидвойственный».

по всем аргументам. Самоквазидвойственные функции в чем-то схожи с самодвойственными, но принимают одинаковые значения на наборах, ортогональных по всем аргументам. Будем далее говорить о таких наборах как об инверсных наборах значений аргументов. Фактически будем выделять пары инверсных наборов значений аргументов. Для их обозначения используем десятичные числа, соответствующие двоичным числам, записываемым в качестве наборов значений аргументов. Тогда можно выделить 2^{t-1} пар наборов вида: $(j, 2^t - 1 - j)$, $j \in \{0, 1, \dots, 2^{t-1} - 1\}$.

Используя свойства самодвойственных и самоквазидвойственных булевых функций, можно организовывать контроль вычислений на выходах дискретных устройств. Для этого необходимо фиксировать свойства рассматриваемых классов булевых функций, а именно — для самодвойственных функций фиксировать противоположные значения на каждой паре наборов значений аргументов $(j, 2^t - 1 - j)$, $j \in \{0, 1, \dots, 2^{t-1} - 1\}$, а для самоквазидвойственных — равенство значений функций при подстановке таких пар наборов значений аргументов.

На такую возможность относительно самодвойственных функций специалисты в области технической диагностики дискретных систем обратили внимание во второй половине прошлого столетия. В [16] предложены методы реализации булевых функций в виде схем, обладающих структурными свойствами для обнаружения любых одиночных константных неисправностей на линиях. Показано, что стандартная двухуровневая реализация схем в виде сетей И/ИЛИ или ИЛИ/И позволяет достигать этого свойства. Описаны и другие более общие структуры, наделенные этим свойством. Введены необходимые и достаточные условия, позволяющие обнаруживать неисправности при подаче на входы пар инверсных наборов значений аргументов.

Идеи работы [16] далее развивались в ряде публикаций, среди которых выделим статью [17]. В ней предложено синтезировать конечные автоматы, наделенные свойством самодвойственности булевых функций, реализуемых на выходах логических и выходных

преобразователей. Доказаны некоторые важные положения относительно вопроса синтеза самодвойственного конечного автомата (как полностью, так и частично определенного). Приведены примеры простейших конечных автоматов — триггеров.

Далее теория синтеза самодвойственных дискретных устройств развивалась в ряде работ научной школы профессоров Сапожниковых, где ими получены некоторые интересные результаты в области построения СВК с контролем вычислений по признаку самодвойственности булевых функций [18–21] и разработаны некоторые реализации самодвойственных триггеров [22, 23]. В части синтеза СВК данные работы фактически содержат методы организации контроля вычислений с предварительным сжатием сигналов от объекта диагностирования с использованием специальных преобразователей — кодеров равномерных блоковых кодов (причем ими рассматривались только приложения некоторых повсеместно используемых кодов — кодов с повторением, паритета, классических кодов Бергера и Хэминга). Таким образом, m сигналов от объекта диагностирования сжимается в k сигналов на выходе кодера выбранного кода, которые затем с использованием двухвходовых сумматоров по модулю два (элементов *XOR*) трансформируются в самодвойственные сигналы и контролируются в СВК (к слову, здесь как раз используется принцип ЛКС, упомянутый выше). Кроме того, профессорами Сапожниковыми был разработан единственный широко известный на сегодняшний день алгоритм синтеза защищенных от неисправностей структур с контролем вычислений по признаку самодвойственности вычисляемых функций, гарантирующий обнаружение любых одиночных неисправностей в них [24].

Следующий виток в развитии методов синтеза СВК с контролем вычислений при подаче на входы инверсных наборов значений аргументов связан с использованием не схем сжатия сигналов от объекта диагностирования, а полноценно всех свойств равномерных блоковых кодов совместно со свойствами самодвойственных булевых функций. В [25–28] предложены методы синтеза СВК

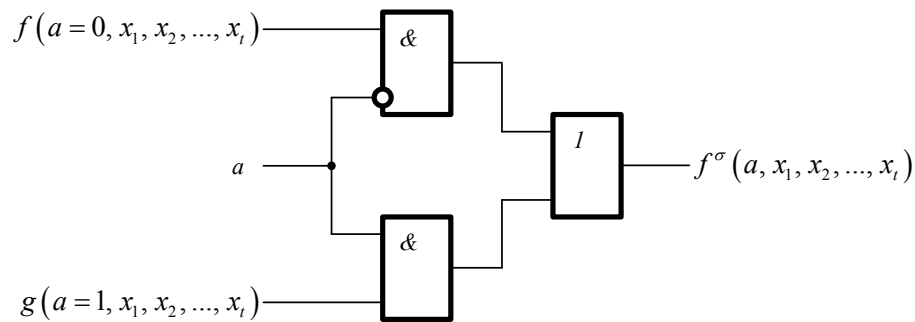


Рис. 1. Схема реализации самодвойственной и самоквазидвойственной функций

для устройств, выходы которых описываются самодвойственными булевыми функциями, подразумевающие использование для контроля вычислений и свойств равномерных блоковых кодов, и свойств самодвойственности формируемых в СВК функций. Ясно, что не все дискретные устройства обладают такими особенностями, но хорошо известно, например, из [29], что любую булеву функцию можно преобразовать в самодвойственную с использованием всего одной дополнительной переменной. Такое преобразование основано на разложении К. Э. Шеннона по одной переменной [30]:

$$\begin{aligned}
 f(x_1, \dots, x_j, \dots, x_t) &= \\
 &= \bar{x}_j f(x_1, \dots, 0, \dots, x_t) \vee x_j f(x_1, \dots, 1, \dots, x_t), \quad (3) \\
 j &\in \{1, 2, \dots, t\}.
 \end{aligned}$$

Аналогично получают и самоквазидвойственные реализации, на использование которых обратили внимание довольно давно (отнесем читателя к уже упомянутой монографии [15]), а вот на использование для контроля вычислений в дискретных устройствах – относительно недавно [31].

В соответствии с (3) можно получить самодвойственную или самоквазидвойственную булеву функцию так:

$$\begin{aligned}
 f^\sigma(a=0, x_1, x_2, \dots, x_t) &= \\
 &= \bar{a} f(a=0, x_1, x_2, \dots, x_t) \vee a g(a=1, x_1, x_2, \dots, x_t), \quad (4)
 \end{aligned}$$

где $f(a=0, x_1, x_2, \dots, x_t)$ – исходная функция, не зависящая от переменной a ;

$g(a=1, x_1, x_2, \dots, x_t) = f(\bar{x}_1, \bar{x}_2, \dots, \bar{x}_t)$, если речь идет о самодвойственной реализации, и $g(a=1, x_1, x_2, \dots, x_t) = f(\bar{x}_1, \bar{x}_2, \dots, \bar{x}_t)$, если речь идет о самоквазидвойственной реализации.

Структурно схема самодвойственного или самоквазидвойственного устройства будет реализовываться с применением оконечного каскада, изображенного на рис. 1. На первый вход верхнего элемента логического умножения (AND) данного каскада будет подключаться схема реализации функции $f(a=0, x_1, x_2, \dots, x_t)$, а на второй вход нижнего элемента AND данного каскада – схема реализации функции $g(a=1, x_1, x_2, \dots, x_t)$.

Таким образом, методы получения самодвойственных и самоквазидвойственных структур хорошо проработаны, а примеры их использования для преобразования произвольных структур в самодвойственные можно найти в [29].

Перейдем к особенностям реализации самодвойственных и самоквазидвойственных конечных автоматов и СВК для их комбинационных составляющих.

2. Самодвойственные и самоквазидвойственные автоматы с контролем вычислений

Конечный автомат представляет собой абстрактную модель дискретного устройства. Неисправности в его блоках и структурных единицах приводят к нарушениям алгоритма функционирования, и в системах

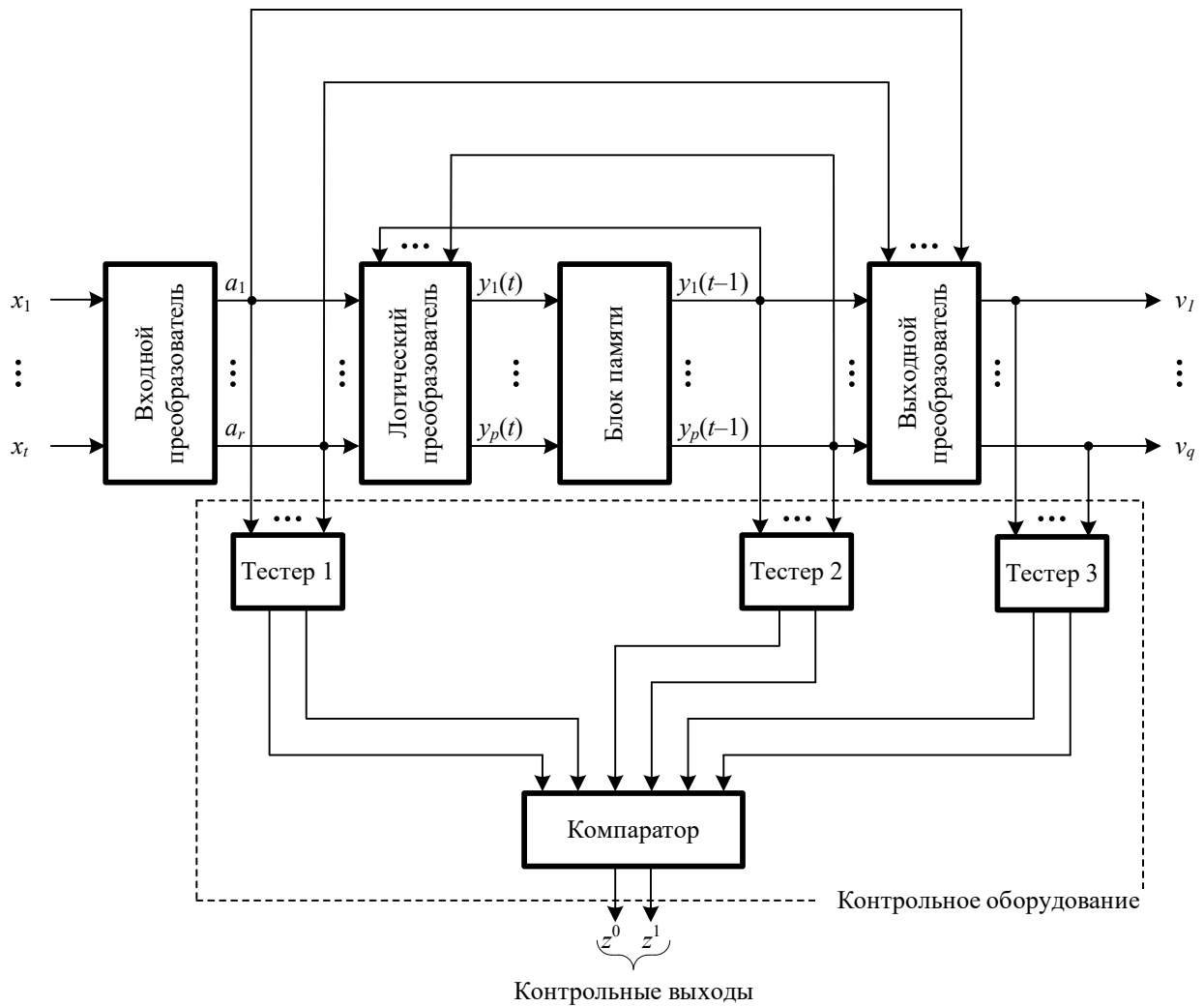


Рис. 2. Структура конечного автомата с контролем вычислений при кодировании входов, состояний и выходов

ответственного назначения они должны своевременно обнаруживаться, а неверно вычисленные результаты — блокироваться. Проблема обнаружения неисправностей в конечных автоматах хорошо известна и подробно исследована. Например, в [32] обсуждаются вопросы синтеза асинхронных конечных автоматов, свободных от критических состязаний, а также особенности синтеза автоматов, устойчивых к повреждениям внутренних компонентов, приводятся методы, позволяющие добиться свойства устойчивости автомата, основанные на разделении переходов и на временной коррекции блоков. В [33] приводятся методы синтеза конечных автоматов с обнаружением неисправностей, подразумевающие различные подходы — контроль вычислений на выходах входного, логического и выходного преобразователей. Все эти подходы основаны на

внесении избыточности в конечный автомат с последующим контролем вычислений на выходах его блоков с помощью тестеров. На рис. 2 приводится структура конечного автомата с контролем вычислений на выходах входного, логического и выходного преобразователей. Эта структура позволяет синтезировать полностью самопроверяемые конечные автоматы.

При синтезе конечного автомата по структуре рис. 2 в контролируемые блоки вносится избыточность. Другим способом синтеза полностью самопроверяемого конечного автомата является организации контроля вычислений с помощью внешних СВК. В этом случае в саму структуру конечного автомата избыточность не вносится, а требующиеся для обнаружения неисправностей элементы оказываются в выделенных СВК (рис. 3). Такой подход к организации самопроверяемого конечного

автомата позволяет наделять изначально спроектированное несамопроверяемое устройство данным свойством.

Хорошо известны и широко используются методы синтеза самопроверяемых конечных автоматов, основанные на использовании для обнаружения неисправностей и ошибок в вычислениях равномерных блоковых кодов с малой избыточностью. Наиболее часто в литературе можно встретить упоминание равномерных кодов, кодов с суммированием, кодов Хэмминга и их модификаций, используемых для решения задач синтеза конечных автоматов с обнаружением неисправностей и ошибок в вычислениях. Однако известны и другие способы построения самопроверяемых конечных автоматов. Одним из таких является контроль вычислений по признаку самодвойственности и / или самоквазидвойственности вычисляемых на выходах комбинационных составляющих конечного автомата функций [31]. Такой способ построения конечного автомата требует временной избыточности для реализации, поскольку подразумевает работу в импульсном режиме при представлении сигналов логического 0 и логической 1 в виде последовательностей прямоугольных импульсов — 0101...01 и 1010...10 соответственно.

Для построения самодвойственного и / или самоквазидвойственного конечного автомата достаточно реализовать конечный автомат в «обычном» виде, а затем комбинационные составляющие преобразовать в самодвойственные или же в самоквазидвойственные структуры. Элементы памяти при этом можно оставить стандартными, так как работать они будут в соответствии с принципами, заложенными в логический преобразователь на этапе его синтеза.

Известны следующие фундаментальные положения относительно самодвойственных конечных автоматов [17].

Утверждение 1. *Полностью определенный конечный автомат будет самодвойственным конечным автоматом, если будет самодвойственной его комбинационная составляющая.*

Утверждение 2. *Неполностью определенный конечный автомат будет самодвойственным конечным автоматом, если будет самодвойственной его комбинационная часть и будет выполнено*

следующее условие для любой пары $X\varphi \subset \Psi$, где Ψ — область определения автомата, X — входная последовательность, $\varphi = Y_1 Y_2 \dots Y_k$ — состояние автомата ($Y_i, i = \overline{1, k}$, — внутренние переменные): $X\varphi \subset \Psi$.

Кроме того, отмечено, что в самодвойственном конечном автомате, в отличие от комбинационной схемы, для получения инвертированной выходной последовательности необходимо выполнить два условия: подать инвертированную входную последовательность и проинвертировать перед этим исходное начальное состояние автомата.

Нетрудно показать справедливость аналогичных утверждений и относительно самоквазидвойственных конечных автоматов.

Утверждение 3. *Полностью определенный конечный автомат будет самоквазидвойственным конечным автоматом, если его комбинационная составляющая будет самоквазидвойственной схемой.*

Утверждение 4. *Неполностью определенный конечный автомат будет самоквазидвойственным автоматом, если его комбинационная часть будет самоквазидвойственной схемой и будет выполнено следующее условие для любой пары $X\varphi \subset \Psi$, где Ψ — область определения автомата, X — входная последовательность, $\varphi = Y_1 Y_2 \dots Y_k$ — состояние автомата ($Y_i, i = \overline{1, k}$, — внутренние переменные): $X\varphi \subset \Psi$.*

Дальнейшие исследования в теории синтеза самодвойственных и самоквазидвойственных конечных автоматов показали, что использованные ранее принципы контроля вычислений на выходах блоков конечных автоматов на основе равномерных блоковых кодов можно сочетать с контролем вычислений по признаку принадлежности булевых функций к особым и «близким» к ним классам булевых функций. Такое использование не требует существенного усложнения структуры конечного автомата (структуры наиболее часто оказываются менее сложными, чем структуры, подразумевающие дублирование автоматов). При этом значительно повышаются показатели контролепригодности в части наблюдаемости ошибок на контрольных выходах СВК. Улучшение показателей наблюдаемости ошибок достигается для различных видов неисправностей при различных конфигурациях элементов и связей между

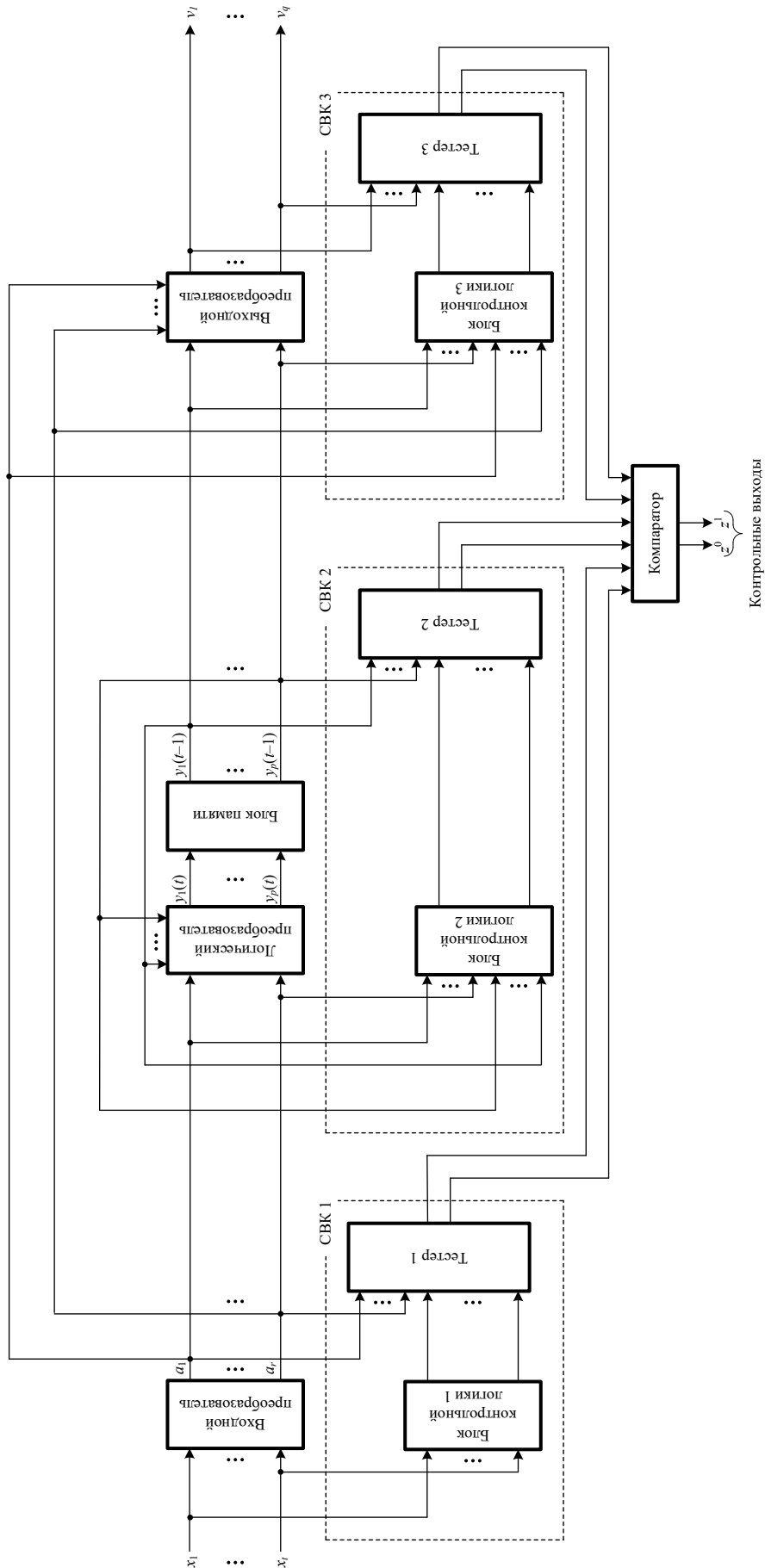


Рис. 3. Структура конечного автомата с внешними СВК

ними в структуре конечного автомата 25–40 % по сравнению с контролем вычислений только по одному диагностическому признаку.

Рассмотрим далее, как организуются типовые СВК для контроля вычислений в таких конечных автоматах. При этом в качестве равномерных блоковых кодов будем использовать обширный класс взвешенных кодов с суммированием, обладающий определенными особенностями для их использования при синтезе самопроверяемых дискретных устройств.

3. Взвешенные коды с суммированием

Опишем здесь принципы построения взвешенных кодов с суммированием и поясним, почему же все-таки именно этот класс кодов так интересен при синтезе полностью самопроверяемых конечных автоматов.

Одни из первых взвешенных кодов с суммированием описаны в классической работе Дж. М. Бергера в 1961 г. [34]. Для обеспечения обнаружения любых двукратных искажений при сохранении свойства фиксации и однонаправленных (монотонных) искажений в кодовых словах было предложено не просто подсчитывать количество нулевых разрядов в информационных векторах при построении кода, а оперировать весовыми коэффициентами, заранее приписанными разрядам информационного вектора. Для этого использовалась специальная последовательность натуральных чисел — натуральный ряд за исключением степеней двойки (последовательность A057716 в энциклопедии Н. Дж. А. Слоана [35]). В дальнейших исследованиях того же специалиста для обнаружения пакетов ошибок заданной длины применялись те же принципы построения кода, но для соответствующих разрядов выбиралась последовательность степеней двойки (A000079) [36]. В последующем различные способы взвешивания при построении кодов с суммированием с различными свойствами изучались в [37–41].

Выбор больших значений весовых коэффициентов и их суммирование приводят к построению кодов с высокой избыточностью, что при использовании в процессе синтеза конечных автоматов отражается на показателях сложности их реализации. Для снижения избыточности кода используется модулярная

арифметика: суммарный вес информационного вектора подсчитывается в кольце вычетов по заранее установленному модулю

$$M \in \{2, 3, \dots, W_{\max} + 1\}, W_{\max} = \sum_{i=1}^m w_i,$$

где $w_i \in \mathbb{N}$ — значение весового коэффициента i -го разряда информационного вектора с общим числом разрядов (длиной информационного вектора), равным m .

Обозначим взвешенные коды как $WS(m, k, M)$ -коды, где $k = \lceil \log_2 M \rceil$ — количество проверочных символов в контрольных векторах (длина контрольного вектора).

Использование модуля M позволяет ограничивать длину контрольного вектора и, тем самым, не приводить к существенному усложнению компонентов конечных автоматов [42]. Наибольший интерес при рассмотрении вопросов синтеза конечных автоматов представляют $WS(m, k, M)$ -коды с малым числом $k \leq 6$. Соответственно, при построении таких взвешенных кодов с суммированием требуется использовать модуль $M \leq 64$ [41].

Особыми свойствами обладают $WS(m, k, M)$ -коды, при построении которых выбирается модуль из множества

$$M \in \left\{ 2^1, 2^2, \dots, 2^{\lceil \log_2 (W_{\max} + 1) \rceil - 1}, 2^{\lceil \log_2 (W_{\max} + 1) \rceil} \right\},$$

$$W_{\max} = \sum_{i=1}^m w_i,$$

У таких кодов при определенных значениях $m \geq m_{\min}$ (m_{\min} — некоторое граничное значение числа информационных разрядов для каждого значения M , при котором формируются все сочетания значений весовых коэффициентов) при рассмотрении полного множества информационных векторов (его мощность равна 2^m) в качестве контрольных векторов формируются все возможные двоичные векторы с k разрядами (мощность множества контрольных векторов равна 2^k). Эта особенность данного подкласса $WS(m, k, M)$ -кодов учитывается при синтезе полностью самопроверяемой СВК на их основе: дело в том, что тестеры разделимых кодов наиболее часто синтезируется по двухкаскадной структуре, включающей в себя кодер и компаратор, для полной проверки которого и

потребуется формирование полного множества контрольных векторов с k разрядами [43, 44].

Еще одной особенностью взвешенных кодов с суммированием является то, что за счет взвешивания разрядов различными натуральными числами и подсчета суммарного веса в кольце вычетов по заданному модулю можно добиваться различных свойств обнаружения ошибок при фиксированном числе проверочных символов. Например, для широко используемых равновесных кодов или классических кодов с суммированием это невозможно. Для $WS(m, k, M)$ -кодов при определенном взвешивании разрядов и выборе модуля из множества

$$M \in \left\{ 2^1, 2^2, \dots, 2^{\lceil \log_2(W_{\max} + 1) \rceil - 1}, 2^{\lceil \log_2(W_{\max} + 1) \rceil} \right\},$$

$$W_{\max} = \sum_{i=1}^m w_i,$$

можно достичь теоретического минимума общего количества необнаруживаемых ошибок в информационных векторах кодовых слов при заданных значениях m и k .

Можно сказать, что класс $WS(m, k, M)$ -кодов, свойства которого до сих пор изучены не досконально (имеется лишь ограниченное количество работ в данном направлении, например, статья [41] и книга [45]), являются весьма перспективным классом равномерных разделимых кодов, использование которых будет эффективным по различным показателям при синтезе дискретных устройств с обнаружением неисправностей.

4. Структура организации контроля вычислений на выходах комбинационных составляющих конечных автоматов

Как известно [46, 47], комбинационные составляющие и элементы памяти тестируются с использованием разных принципов. Для комбинационных составляющих можно использовать самопроверяемые СВК, функционирующие параллельно с ними и проверяющие корректность вычислений на контролируемых выходах [2].

СВК на выходах комбинационных составляющих конечных автоматов по двум и более диагностическим признакам (принадлежность кодовых слов выбранному равномерному блоковому коду и принадлежность вычисляемых

функций самодвойственным и / или самоквазидвойственным) может быть синтезирована на основе традиционной структуры, подразумевающей дополнение информационных сигналов контрольными, либо на основе структуры, подразумевающей логическую коррекцию сигналов от объекта диагностирования.

Синтез СВК на основе традиционной структуры с контролем вычислений по нескольким диагностическим признакам реализуется только для изначально самодвойственных или самоквазидвойственных комбинационных устройств с применением таких равномерных блоковых кодов, проверочные символы которых описываются самодвойственными и / или самоквазидвойственными булевыми функциями [27, 28]. При синтезе СВК с применением структуры на основе ЛКС подобных ограничений не требуется, так как самодвойственные и / или самоквазидвойственные сигналы получают в самой СВК путем преобразований функций, вычисляемых объектом диагностирования в определенные контролепригодные функции [27]. Данная структура изображена на рис. 4.

Объектом диагностирования является комбинационное устройство $F(X)$, формирующее на каждом наборе значений аргументов $\langle x_i, x_{i-1} \dots x_2, x_1 \rangle = \langle X \rangle$ конкретные булевы векторы $\langle f_{m-k}(X), f_{m-k-1}(X) \dots f_2(X), f_1(X) \rangle$. Неисправности, возникающие в объекте диагностирования, приводят к возникновению ошибок на линиях его схемы, которые при подаче на входы определенных наборов значений аргументов транслируются на выходы в виде искажений истинных значений. Фиксируя данные искажения, можно косвенно судить об исправности или неисправности объекта диагностирования, соответственно, блокируя результаты вычислений им значений функций $f_1(X), f_2(X), \dots, f_{m-k-1}(X), f_{m-k}(X)$. Такую фиксацию обеспечивает использование специализированной СВК, включающей в себя несколько функциональных блоков.

Блок $G(X)$ на тех же наборах значений аргументов, что и объект диагностирования, вычисляет значения функций логической коррекции сигналов $g_1(X), g_2(X), \dots, g_{m-k-1}(X), g_{m-k}(X)$. Данные функции позволяют корректировать значения каждой функции $f_1(X), f_2(X), \dots, f_{m-k-1}(X), f_{m-k}(X)$ по правилу:

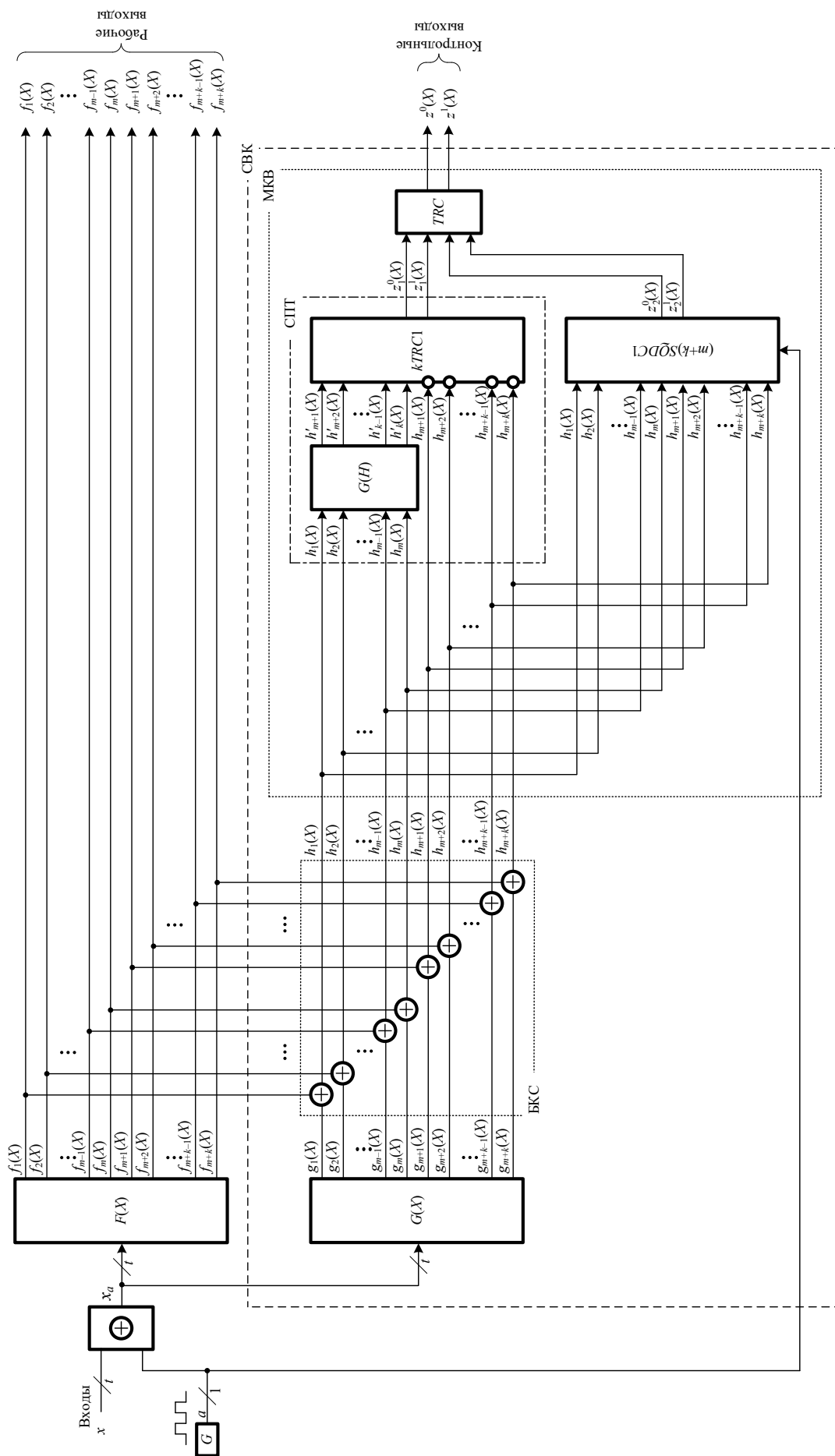


Рис. 4. Структура СВК с контролем вычислений по двум диагностическим признакам

$$h_i(X) = f_i(X) \oplus g_i(X), i = \overline{1, m+k}. \quad (5)$$

Для реализации правила (5) используется блок коррекции сигналов (БКС), образованный каскадом из параллельно расположенных $m+k$ двухвходовых элементов XOR. На первый вход каждого элемента XOR подается значение функции $f_i(X)$, а на второй вход — значение функции коррекции $g_i(X)$. Тем самым, на выходе БКС получаются значения уже совершенно иных функций $h_1(X), h_2(X), \dots, h_{m+k-1}(X), h_{m+k}(X)$. На этапе проектирования эти функции наделяются особыми диагностическими свойствами. В рассматриваемом в настоящей статье приложении важно наделить эти функции двумя свойствами: первое свойство — это принадлежность каждого кодового слова $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$, формируемого на каждом наборе значений аргументов, выбранному $WS(m, k, M)$ -коду; второе свойство — принадлежность каждой функции $h_i(X)$ виду самоквазидвойственных булевых функций. Такими свойствами можно наделить функции $h_1(X), h_2(X), \dots, h_{m+k-1}(X), h_{m+k}(X)$ на этапе проектирования СВК, используя специальные алгоритмы (один из таковых приведен ниже).

Для контроля вычислений по двум диагностическим признакам использован модуль контроля вычислений (МКВ). Он содержит две подсхемы контроля.

Первая подсхема контроля является самопроверяемым тестером (СПТ) $WS(m, k, M)$ -кода и строится в виде двухкаскадной структуры «кодер + компаратор». Кодер $G(H)$ по значениям входов $h_1(X), h_2(X), \dots, h_{m-1}(X), h_m(X)$ формирует значения проверочных символов $h'_{m+1}(X), h'_{m+2}(X), \dots, h'_{m+k-1}(X), h'_{m+k}(X)$. Эти значения поступают на входы компаратора $kTRC1$, представляющего собой схему сжатия k парафазных сигналов в один. На другие входы компаратора поступают значения проверочных символов $h_{m+1}(X), h_{m+2}(X), \dots, h_{m+k-1}(X), h_{m+k}(X)$, вычисленные в БКС. Компаратор производит сравнение значений функций с одинаковыми нижними индексами. Так как он оперирует парафазными сигналами, сигналы либо от блока $G(H)$, либо от БКС предварительно инвертируются. В схеме рис. 4 инвертированы

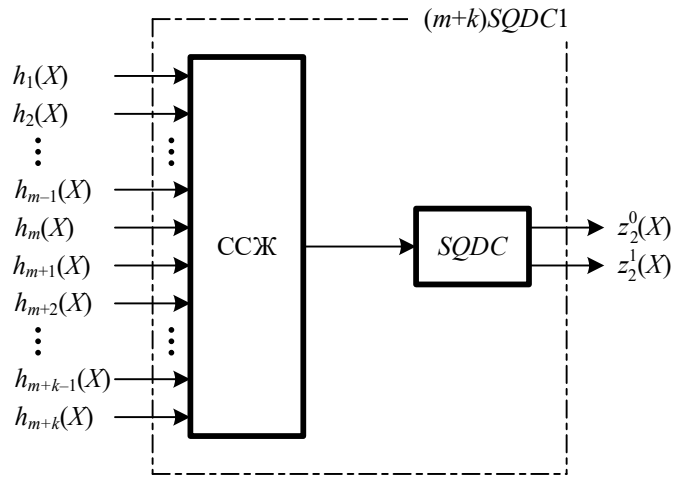


Рис. 5. Структура $(m+k)SQDC1$

сигналы от БКС. Компаратор реализуется на основе $(k-1)$ элементарного модуля сжатия парафазных сигналов TRC (two-rail checker) [48]. Данные модули самопроверяемы относительно модели одиночной константной неисправности и при наличии собственных неисправностей и ошибок в вычислениях формируют на выходах непарафазные сигналы. Выходы тестера $z_1^0(X), z_1^1(X)$ являются контрольными выходами подсхемы контроля вычислений по $WS(m, k, M)$ -коду.

Вторая подсхема контроля вычислений $(m+k)SQDC1$ позволяет контролировать принадлежность каждой функции $h_1(X), h_2(X), \dots, h_{m-1}(X), h_m(X)$ виду самоквазидвойственных функций. Наиболее простая реализация $(m+k)SQDC1$ представляет собой схему сжатия $(m+k)$ самоквазидвойственных сигналов в один и элементарный тестер самоквазидвойственного сигнала (рис. 5).

Схема сжатия (ССЖ) самоквазидвойственных сигналов аналогична схеме сжатия самодвойственных сигналов [49]. Она синтезируется на основе трехвходовых элементов XOR по структуре, представленной на рис. 6. Если на входы одного элемента XOR подается самоквазидвойственный сигнал, то на его выходе также присутствует самоквазидвойственный сигнал. Для

реализации схемы сжатия требуется $\left\lceil \frac{m+k}{2} \right\rceil$ трехвходовых элементов XOR. Особенностью

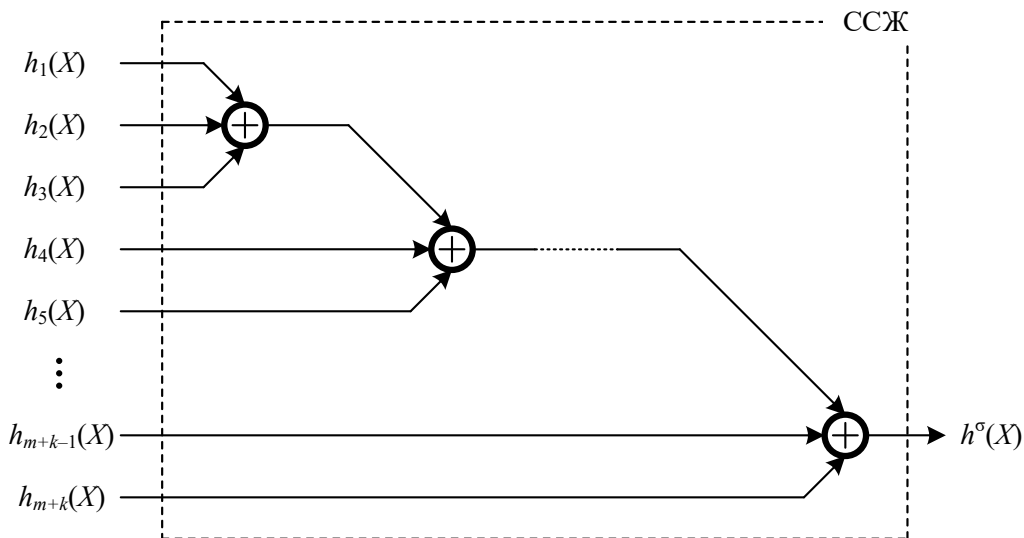


Рис. 6. Схема сжатия самоквазидвойственных сигналов

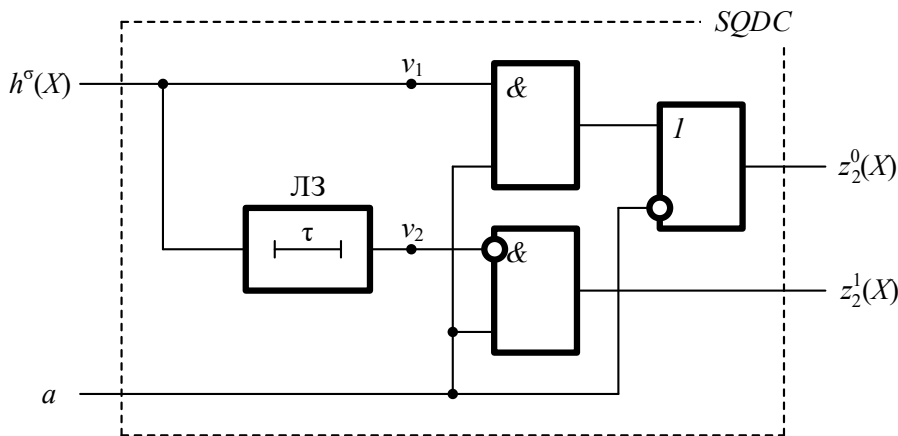


Рис. 7. Тестер самоквазидвойственных сигналов

обустройства схемы сжатия самоквазидвойственных сигналов является то, что при нечетном значении $(m+k)$ все сигналы $h_1(X), h_2(X), \dots, h_{m+k-1}(X), h_{m+k}(X)$ подаются на входы схемы сжатия, а при четном значении $(m+k)$ на один из входов одного из XOR требуется подача сигнала a от генератора G прямоугольных импульсов.

Использование схемы сжатия позволяет сократить до одного количество тестеров самоквазидвойственных сигналов *SQDC* (*self quasidual checker*). Структура простейшего *SQDC* изображена на рис. 7. Он работает аналогично тестеру самодвойственных сигналов [50]. На вход $h^\sigma(X)$ подается последовательность сигналов 0 и 1. Фактически тестер распознает пары подаваемых сигналов. Последовательный сигнал $h^\sigma(X)$ в *SQDC* преобразуется в параллельный

двухфазный сигнал, формируемый в точках v_1 и v_2 . Это преобразование осуществляется с использованием линии задержки (ЛЗ). Длительность τ задержки равна одному такту последовательности a , формируемой на выходе генератора G . Так как сигнал $h^\sigma(X)$ является самоквазидвойственным, то в любой момент времени в отсутствие неисправностей и ошибок в вычислениях $v_1 = v_2$. Поскольку сигнал v_2 инвертируется на первом входе второго элемента *AND* в схеме *SQDC*, в контрольном такте (при $a = 1$) на выходе тестера фиксируется парафазный сигнал $z_2^0(X) \neq z_2^1(X)$. При наличии ошибок в вычислениях, приводящих к искажению одного из сигналов в подаваемой паре $v_1 \neq v_2$, за счет наличия инверсии сигнала v_2 на первом входе второго элемента *AND* в схеме

SQDC в контрольном такте (при $a = 1$) устанавливаются одинаковые сигналы на выходах обоих элементов *AND* и, как следствие, формируется непарафазный сигнал $z_2^0(X) = z_2^1(X)$ на выходах. Здесь следует отметить, что работа генератора и тестера самоквазидвойственных сигналов должна быть синхронизирована [50].

Для получения одного-единственного сигнала контроля $\langle z^0(X) z^1(X) \rangle$ используется элементарный модуль *TRC*. На рис. 8 приведена одна из структур хорошо известных модулей сжатия парафазных сигналов [51]. Могут быть использованы и другие реализации модулей сжатия парафазных сигналов.

Таким образом, при незначительном усложнении контрольного оборудования в СВК за счет использования устройства $(m+k)SQDC1$ и одного дополнительного модуля *TRC* удастся использовать сразу же два диагностических свойства.

Однако только этого недостаточно для работы устройства с СВК. Контроль вычислений по признаку самоквазидвойственности булевых функций требует временной избыточности и функционирования всей структуры в импульсном режиме при инвертировании данных [17].

Для реализации импульсного режима работы структуры, представленной на рис. 4, устанавливается генератор *G*. Он формирует прямоугольные импульсы a со скважностью 2. Они используются для получения из входных переменных x_1, x_2, \dots, x_t последовательностей импульсов и для работы тестера самоквазидвойственных сигналов. Каждый сигнал с каждого входа преобразуется в последовательность импульсов: логический ноль преобразуется в последовательность 0101...01, а логическая единица — в последовательность 1010...10. Это делается за счет использования t двухвходовых элементов *XOR*, на первые входы которых подаются сигналы x_1, x_2, \dots, x_t , а на вторые — последовательность a . Таким образом, наборы значений аргументов начинают генерироваться на входах объекта диагностирования парами — рабочая и контрольная комбинации. Причем, вторая является ортогональной по всем аргументам для первой. Особенности работы схем в таком режиме описаны в [29].

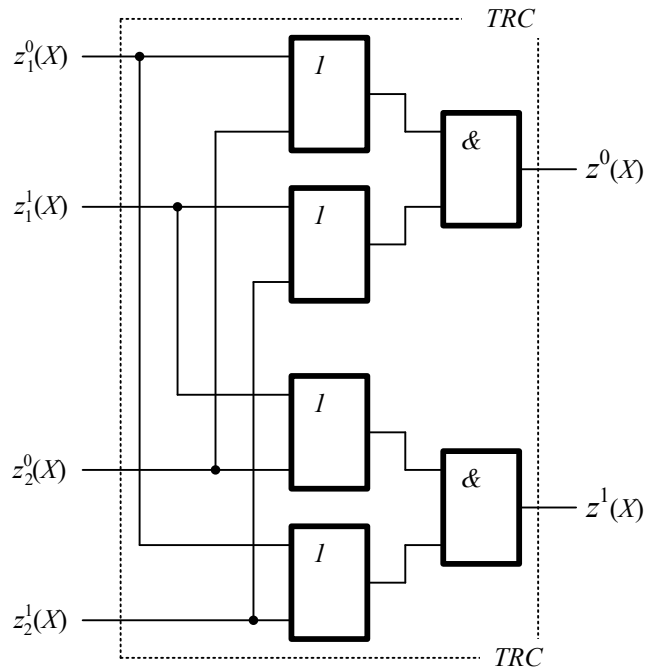


Рис. 8. Модуль сжатия парафазных сигналов

Структура, приведенная на рис. 4, и аналогичная ей ранее исследовались в некотором довольно малом количестве работ (единичные работы автора данной статьи). Например, фактически аналогичная представленной на рис. 4 структура применена в [25, 26] для контроля вычислений по признаку принадлежности кодовых слов равновесному коду «2 из 4» и по признаку самодвойственности каждой функции, описывающей разряды кодовых слов. В [52] данная структура применена при организации СВК с использованием кодов с суммированием весовых коэффициентов пар подряд следующих в информационном векторе разрядов вида $(f_1(X), f_2(X)), (f_2(X), f_3(X)), \dots, (f_{m-1}(X), f_m(X))$ (это так называемый код с суммированием взвешенных переходов [53, 54]). Он обладает тем свойством, что ортогональные по всем разрядам информационные векторы для него имеют одинаковые контрольные векторы, что говорит о самоквазидвойственности проверочных символов данных кодов. Такое свойство позволяет применять данный вид взвешенных кодов с суммированием для контроля вычислений по двум и более диагностическим признакам.

Приведем далее универсальный метод организации СВК по двум диагностическим признакам, позволяющий применить любой разделимый блочный код в этих целях.

Используем, однако, только $WS(m, k, M)$ -коды, поскольку они обладают важными свойствами, обеспечивающими простоту процедур полной проверки контрольного оборудования СВК в процессе эксплуатации готового устройства.

5. Метод организации схемы встроенного контроля по двум диагностическим признакам с использованием взвешенных кодов с суммированием

В качестве основы СВК, синтезируемой по структуре, изображенной на рис. 4, возьмем $WS(m, k, M)$ -коды со значением

$$M \in \left\{ 2^1, 2^2, \dots, 2^{\lceil \log_2(W_{\max} + 1) \rceil - 1}, 2^{\lceil \log_2(W_{\max} + 1) \rceil} \right\},$$

$$W_{\max} = \sum_{i=1}^m w_i,$$

Выбор значения модуля в виде степени двойки обусловлен тем, что при таком модуле для полного множества информационных векторов будет генерироваться и полное множество контрольных векторов с числом проверочных символов k . Для модулей, не являющихся степенями двойки, это свойство недостижимо. Как отмечалось выше, формирование хотя бы единожды каждого контрольного вектора с числом разрядов k требуется для полной проверки тестера делимого кода.

В зависимости от значений M и m можно построить большое количество $WS(m, k, M)$ -кодов с различными массивами весовых коэффициентов $[w_m, w_{m-1}, \dots, w_2, w_1]$, приписываемых разрядам информационных векторов.

Опишем далее метод, позволяющий использовать структуру, приведенную на рис. 4, для контроля вычислений по $WS(m, k, M)$ -кодам. Данный метод базируется на использовании следующего алгоритма.

Правила синтеза СВК по двум диагностическим признакам на основе $WS(m, k, M)$ -кодов:

1. Формируется таблица описания сигналов на линиях СВК, куда заносятся все значения аргументов x_1, x_2, \dots, x_r , значения функций $f_1(X), f_2(X), \dots, f_{m-k-1}(X), f_{m-k}(X)$, которые полностью определены, выделяются графы

для неопределенных на данном этапе значений функций логической коррекции сигналов $g_1(X), g_2(X), \dots, g_{m-k-1}(X), g_{m-k}(X)$ и функций $h_1(X), h_2(X), \dots, h_{m-k-1}(X), h_{m-k}(X)$, описывающих разряды кодовых слов $WS(m, k, M)$ -кодов.

2. С учетом условия

$$2^{t-1} \geq 2^k \Leftrightarrow k \leq t-1 \tag{6}$$

определяются параметры m, k, M для кода с суммированием.

Выполнение этого условия необходимо по причине того, что потребуется сформировать полное множество контрольных векторов с k проверочными символами.

3. Выбирается последовательность весовых коэффициентов $[w_m, w_{m-1}, \dots, w_2, w_1]$, приписываемых разрядам информационных векторов, и фиксируется конкретный $WS(m, k, M)$ -код.

4. Формируется таблица распределения информационных векторов на группы, соответствующие контрольным векторам, для данного $WS(m, k, M)$ -кода. В процессе доопределения значений функций $h_1(X), h_2(X), \dots, h_{m-k-1}(X), h_{m-k}(X)$ необходимо использовать хотя бы один информационный вектор с каждым из имеющихся контрольных векторов.

5. Наборы значений аргументов, представляющие собой двоичные числа от $\langle 00\dots 00 \rangle$ до $\langle 11\dots 11 \rangle$, соответствующие десятичным эквивалентам от 0 до $2^t - 1$, разбиваются на пары $(j, 2^t - 1 - j), j \in \{0, 1, \dots, 2^{t-1} - 1\}$. В иной трактовке рассматривается первая половина таблицы описания с номерами строк от 0 до $2^{t-1} - 1$.

6. На каждом наборе значений аргументов, соответствующих первому десятичному числу из пары $(j, 2^t - 1 - j), j \in \{0, 1, \dots, 2^{t-1} - 1\}$, осуществляется доопределение значений разрядов вектора $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$ до произвольного кодового слова $WS(m, k, M)$ -кода. В процессе доопределения должны быть использованы хотя бы единожды кодовые слова с различными контрольными векторами.

7. На каждом наборе значений аргументов, соответствующих второму десятичному числу из пары $(j, 2^t - 1 - j), j \in \{0, 1, \dots, 2^{t-1} - 1\}$, осуществляется доопределение значений разрядов вектора $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$ до

использованного ранее при доопределении значений этого вектора на наборе значений аргументов, соответствующих первому десятичному числу в рассматриваемой паре, кодового слова $WS(m, k, M)$ -кода. Именно в таком случае каждая функция $h_1(X), h_2(X), \dots, h_{m-k-1}(X), h_{m-k}(X)$ окажется самоквазидвойственной.

8. Определяются значения функций логической коррекции сигналов:

$$g_i(X) = f_i(X) \oplus h_i(X), i = \overline{1, m+k}. \quad (7)$$

9. Проверяется формирование полных тестов для элементов XOR в БКС. Как известно [55], полный тест для элемента XOR в канонической его реализации содержит все четыре комбинации $\{00, 01, 10, 11\}$.

10. Если тесты для каждого XOR формируются, то переходят к следующему пункту алгоритма; в противном случае возвращаются на шаг 6 и выполняют иное доопределение векторов $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$, либо меняют последовательность при построении $WS(m, k, M)$ -кода, либо параметры кода.

11. Функции $g_1(X), g_2(X), \dots, g_{m-k-1}(X), g_{m-k}(X)$ оптимизируются по отдельности или совместно с использованием любого метода [56].

12. Устройство с СВК синтезируется в выбранном элементном базисе.

Ясно, что основной задачей синтеза будет являться получение описания работы блока $G(X)$. Далее процедура синтеза реализуется понятным образом и не требует дополнительного пояснения.

Приведем пример использования разработанного автором настоящей статьи алгоритма при синтезе СВК по двум диагностическим признакам. Требуется получить функции, задающие логику работы блока $G(X)$ в СВК, реализованной с использованием предложенного алгоритма и структуры, приведенной на рис. 4, для устройства, описываемого табл. 1.

Итак, объект диагностирования $F(X)$ имеет $t = 4$ и $n = 8$ выходов.

На первом этапе таблица описания устройства $F(X)$ расширяется. В нее добавляются столбцы $g_1(X), g_2(X), \dots, g_7(X), g_8(X)$ и $h_1(X), h_2(X), \dots, h_7(X), h_8(X)$.

Далее определяются параметры $WS(m, k, M)$ -кода.

Следуя за (6), установим ограничения на значение числа проверочных символов в кодовых словах взвешенного кода с суммированием: $k \leq 3$. В нашем случае требуется использовать $WS(m, k, M)$ -код со значениями модулей $M = 2, 4$ или 8. Хорошо известно, что помехозащищенный взвешенный код с суммированием с модулем $M = 2$ соответствует коду паритета, не обнаруживающему любые ошибки с четными кратностями [44]. Поэтому для организации СВК целесообразно рассматривать два семейства $WS(m, k, M)$ -кодов — с $M = 4$ и $M = 8$. Вообще, здесь и далее код паритета из рассмотрения исключается, хотя и его можно было бы применить при синтезе СВК по предложенному методу с некоторыми ограничениями, связанными с особенностями выделения контролируемых групп выходов объекта диагностирования или же предварительными преобразованиями его структуры в контролепригодную по данному коду [2].

Ограничимся в данном примере рассмотрением использования только кода с наибольшим значением модуля — $WS(5, 3, 8)$ -код. Здесь $M = 8$ и $k = 3$, а число информационных разрядов определено исходя из того, что $n = m + k \Leftrightarrow m = n - k$.

Существует большое количество способов построения $WS(5, 3, 8)$ -кодов — $(M - 1)^m = 7^5 = 16\,807$ [45]. Все эти способы определяются числом вариантов взвешивания разрядов информационного вектора. Зафиксируем одну, абсолютно случайную, из последовательностей весовых коэффициентов $[w_8, w_7, w_6, w_5, w_4] = [5, 6, 1, 2, 1]$ (здесь использованы нижние индексы для весовых коэффициентов, соответствующие нижним индексам функций, выделенных «под информационные разряды»).

Подчеркнем, что в рассматриваемом примере было использовано произвольное распределение весовых коэффициентов при построении $WS(m, k, M)$ -кода. Но на практике конкретные сочетания значений для весовых коэффициентов определяют и характеристики обнаружения ошибок строящимися кодами, и в существенной мере влияют на процедуры обеспечения формирования проверяющих

комбинаций в процессе эксплуатации готового устройства. Например, за счет изменения значений весовых коэффициентов при построении $WS(m, k, M)$ -кода при невозможности обеспечить самопроверяемость БКС можно осуществить подбор весовых коэффициентов, обеспечивающих решение этой задачи.

Для заполнения табл. 1 потребуется таблица распределения информационных векторов между контрольными векторами рассматриваемого $WS(5, 3, 8)$ -кода (табл. 2). Каждому контрольному вектору данного кода соответствует либо три, либо пять информационных векторов. Следует отметить, что данный $WS(5, 3, 8)$ -код не является кодом с обнаружением максимального количества ошибок в информационных векторах как раз из-за неравномерности распределения информационных векторов между контрольными векторами [44, 45]. Это не повлияет на процедуру синтеза СВК, но должно учитываться при покрытии кодом ошибок на выходах объекта диагностирования.

Далее, при доопределении значений разрядов вектора $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$ на каждом наборе значений аргументов используем по одному кодовому слову с одним и тем же контрольным вектором. Возьмем, например, первые информационные векторы из табл. 2: $\langle 00000\ 000 \rangle$, $\langle 00001\ 001 \rangle$, $\langle 00010\ 010 \rangle$, $\langle 00011\ 011 \rangle$, $\langle 00111\ 100 \rangle$, $\langle 10000\ 101 \rangle$, $\langle 01000\ 110 \rangle$ и $\langle 01001\ 111 \rangle$. Заполним последовательно первые восемь строк табл. 1 каждым выбранным кодовым словом. Аналогичное заполнение выполним симметрично относительно середины табл. 2.

Далее с использованием (7) получим значения функций логической коррекции сигналов. Они также уже занесены в табл. 1.

Проверка формирования полных тестов для элементов преобразования в БКС (построчная проверка столбцов $f_i(X)$ и $g_i(X)$) показала, что для всех элементов XOR , кроме XOR_8 формируются полные тесты. Для XOR_8 не формируется тестовая комбинация $\langle 10 \rangle$. Поменяем используемое кодовое слово для доопределения значений вектора $\langle h_8(X) h_7(X) \dots h_2(X) h_1(X) \rangle$. Для этого выделим в графе $f_8(X)$ те строки, которые соответствуют необходимым тестовым комбинациям из множества $\{00, 01, 10\}$. Это строки с

номера 0, 1, 5. Далее среди оставшихся строк найдем те, в которых имеется единица, так как не хватает именно комбинации $\langle 10 \rangle$. Выберем такое кодовое слово для доопределения значений вектора $\langle h_8(X) h_7(X) \dots h_2(X) h_1(X) \rangle$, в котором для строки, соответствующей выбранному значению единицы в столбце $f_8(X)$ будет зафиксировано противоположное значение. Возьмем строку номер 12. В ней кодовое слово $\langle h_8(X) h_7(X) \dots h_2(X) h_1(X) \rangle$ доопределено до слова $\langle 00011\ 011 \rangle$, принадлежащего $WS(5, 3, 8)$ -коду. Обратимся к табл. 2. Выберем в ней кодовое слово, в котором $f_8(X)=1$ – кодовое слово $\langle 11000\ 011 \rangle$. Заполним строки с номерами 12 и 3 кодовым словом $\langle 11000\ 011 \rangle$.

Обновленный вариант доопределения значений векторов $\langle h_8(X) h_7(X) \dots h_2(X) h_1(X) \rangle$ и значений функций логической коррекции сигналов представлен в табл. 3. Строки с измененными значениями сигналов выделены.

Простая проверка показывает, что скорректированная таблица описания работы устройства с СВК отвечает требованиям полной проверки элементов преобразования в БКС.

Таким образом, функции, реализуемые на выходах блока $G(X)$, заданы на каждом наборе значений аргументов в табл. 3. Из таблицы легко получить логические выражения, описывающие данные функции, используя любой из известных методов [56].

Чем больше разница $(t - k)$, тем проще обеспечивать формирование полных тестов для элементов преобразования. Однако здесь следует обратить внимание на то, что хотя бы на двух наборах значений аргументов должны формироваться значения 0 (1) для функций, описывающих выходы объекта диагностирования. В противном случае не удастся ни при каких способах обеспечить полную самопроверяемость БКС [57]. Это справедливо и для традиционных методов синтеза СВК.

Трудоёмкость разработанного алгоритма определяется числом t входов объекта диагностирования. Она может быть асимптотически оценена величиной $2^{O(t)}$, т. е. задача доопределения значений $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$ на каждом наборе значений аргументов решается за экспоненциальное время с линейной экспонентой. Наиболее эффективно задача решается

при числе выходов $t \leq 30$, и чем это число меньше, тем, соответственно, быстрее будет находиться каждое решение задачи получения функций, описывающих выходы блока $G(X)$ в СВК с учетом обозначенных выше ограничений.

6. О числе способов организации схем встроенного контроля

При синтезе СВК возникает задача выбора наилучшего способа ее реализации по заранее установленным показателям эффективности, например, по минимальным показателям структурной избыточности при обеспечении полной самопроверяемости структуры. Напомним, что при использовании традиционных подходов, основанных на дополнении информационных векторов контрольными векторами в СВК без какого-либо преобразования сигналов [2, 44, 45], имеется только один способ ее реализации для выбранного равномерного блочного кода с выбранной структурой тестера и способом реализации блока контрольной логики. При невозможности обеспечения полной самопроверяемости СВК или же при неудовлетворительных показателях ее структурной избыточности проектировщик высоконадежных и безопасных дискретных устройств вынужден прибегать к перебору иных кодов или стандартных методов (например, дублирования или контроля групп независимых выходов объекта диагностирования по паритету), либо же применять высоконадежную, использующую внутренние резервы компонентов, элементную базу. Покажем, что использование представленного в настоящей статье метода на практике дает серьезную вариативность выбора способа реализации СВК.

Число входов объекта диагностирования равно $t \in \mathbb{N}$. Число выходов определяется величиной $(m+k) \in \mathbb{N}$. Для контроля вычислений используется $WS(m, k, M)$ -код. Число проверочных символов данного кода определяется величиной $k = \lceil \log_2 M \rceil$, $M \in \mathbb{N}, M \geq 2$. При этом далее рассматриваются только те модули, которые являются степенями двойки:

$$M \in \left\{ 2^1, 2^2, \dots, 2^{\lceil \log_2 W_{\max} \rceil - 1}, 2^{\lceil \log_2 W_{\max} \rceil} \right\}, W_{\max} = 1 + \sum_{i=1}^m w_i.$$

Определим нижнюю и верхнюю оценки

количества способов организации СВК с применением $WS(m, k, M)$ -кода для случая равномерного распределения информационных векторов между всеми контрольными (для неравномерного распределения количество способов синтеза СВК будет еще выше).

Так как при построении СВК требуется доопределение значений функций $h_1(X), h_2(X), \dots, h_{m+k-1}(X), h_{m+k}(X)$ на каждом наборе значений аргументов и на наборах с десятичными эквивалентами $(j, 2^t - 1 - j), j \in \{0, 1, \dots, 2^{t-1} - 1\}$, используются одинаковые кодовые слова $WS(m, k, M)$ -кода, количество способов доопределения определяется количеством пар наборов значений аргументов. Оно равно 2^{t-1} . На каждой такой паре существует возможность доопределения вектора $\langle h_{m+k}(X) h_{m+k-1}(X) \dots h_2(X) h_1(X) \rangle$ до одного из 2^m кодовых слов $WS(m, k, M)$ -кода. Отсюда получаем, что можно использовать

$$N_1 = \left(2^m \right)^{2^{t-1}} \quad (8)$$

вариантов доопределения.

Учитывая то, что при построении $WS(m, k, M)$ -кода каждый разряд информационного вектора может быть взвешен натуральным числом из множества $w_i \in \{1, 2, \dots, M-1\}$, отмечаем, что существует $(M-1)^m$ способ построения $WS(m, k, M)$ -кода [45]. Отсюда следует верхняя оценка количества способов организации СВК с контролем вычислений по двум диагностическим признакам по предложенному в настоящей статье методу:

$$\sup N = (M-1)^m \left(2^m \right)^{2^{t-1}}. \quad (9)$$

Выражение (9) — действительно именно верхняя оценка. Это становится ясным потому, что нельзя, например, доопределить все векторы $\langle h_{m+k}(X) h_{m+k-1}(X) \dots h_2(X) h_1(X) \rangle$ до одного и того же кодового слова $WS(m, k, M)$ -кода, а формула (9) учитывает и эти варианты.

Если доопределять на каждой паре наборов значений аргументов векторы $\langle h_{m+k}(X) h_{m+k-1}(X) \dots h_2(X) h_1(X) \rangle$ до различных кодовых слов $WS(m, k, M)$ -кода, то можно получить выражение для нижней оценки. Здесь возможны три случая: 1) $t-1 = m$; 2) $t-1 < m$; 3) $t-1 > m$.

Первый случай $t-1 = m$ характеризует способ доопределения на каждом наборе значений аргументов 2^{t-1} до одного из кодовых слов, соответствующих 2^m неповторяющимся информационным векторам. Количество способов доопределения именно таким образом равно:

$$N_2 = 2^m (2^m - 1) \dots (2^m - (2^{t-1} - 1)) = (2^m)!. \quad (10)$$

Второй случай $t-1 < m$ указывает на то, что информационных векторов больше, чем наборов значений аргументов. Значит, количество способов доопределения в этом случае вычисляется по формуле:

$$N_2 = 2^m (2^m - 1) \dots (2^m - (2^{t-1} - 1)) = (2^m)^{\frac{2^{t-1}+1}{2}}. \quad (11)$$

В конечном выражении (11) присутствует убывающая факториальная степень

$$x^p = \frac{x!}{(x-p)!} \quad [58].$$

Наконец, третий случай $t-1 > m$ связан с тем, что наборов значений аргументов больше, чем различных кодовых слов $WS(m, k, M)$ -кода. Тогда для 2^m наборов значений аргументов используем неповторяющиеся кодовые слова $WS(m, k, M)$ -кода, а для оставшихся $(2^{t-1} - 2^m)$ — любые. Итого, имеем следующее выражение для оценки числа способов доопределения:

$$N_2 = (2^m)! (2^m)^{2^{t-1} - 2^m}. \quad (12)$$

Учитывая количество способов построения $WS(m, k, M)$ -кодов, получаем такие нижние оценки для всех трех случаев:

$$\inf N = \begin{cases} (M-1)^m (2^m)!, & t-1 = m, \\ (M-1)^m (2^m)^{\frac{2^{t-1}+1}{2}}, & t-1 < m, \\ (M-1)^m (2^m)! (2^m)^{2^{t-1} - 2^m}, & t-1 > m. \end{cases} \quad (13)$$

К примеру, для случая $M = 4$, $m = 4$ и $t = 4$ выражение (9) дает следующую оценку количества способов организации СВК:

$$\begin{aligned} \sup N &= (4-1)^4 (2^4)^{2^{4-1}} = 3^4 \cdot 16^8 = \\ &= 347\,892\,350\,976. \end{aligned}$$

Из выражения (13) получаем нижнюю оценку при тех же исходных данных:

$$\begin{aligned} \inf N &= (4-1)^4 (2^4)^{\frac{2^{4-1}+1}{2}} = 3^4 \cdot (16)^8 = \\ &= 81 \cdot 16 \cdot 15 \cdot \dots \cdot 9 = 42\,032\,390\,400. \end{aligned}$$

Разница между полученными числами составляет 305 859 960 576 (верхняя оценка дает в 8,277 раза большее число, чем нижняя).

Здесь полезным является получение выражения для оценки количества способов организации СВК по различным $WS(m, k, M)$ -кодам с произвольными значениями k для одного и того же дискретного устройства с числом выходов $n=m+k$. Из (6) и того факта, что целесообразно использовать взвешенные коды с числом проверочных символов $k \geq 2$, следует: $k \in \{2, 3, \dots, t-1\}$. Так как M является степенью двойки, то уместно записать $M = 2^k$. Кроме того, заметим, что $m = n - k$. Используя приведенные здесь факты, получим верхнюю и нижнюю оценки числа способов построения СВК с использованием $WS(m, k, M)$ -кодов по описанному в статье методу:

$$\sup N^* = \sum_{k=2}^{t-1} (2^k - 1)^{n-k} (2^{n-k})^{2^{t-1}}, \quad (14)$$

$$\begin{aligned} \inf N^* &= \\ &= \begin{cases} \sum_{k=2}^{t-1} (2^k - 1)^{n-k} (2^{n-k})!, & t-1 = n-k, \\ \sum_{k=2}^{t-1} (2^k - 1)^{n-k} (2^{n-k})^{\frac{2^{t-1}+1}{2}}, & t-1 < n-k, \\ \sum_{k=2}^{t-1} (2^k - 1)^{n-k} (2^{n-k})! (2^{n-k})^{2^{t-1} - 2^{n-k}}, & t-1 > n-k. \end{cases} \end{aligned} \quad (15)$$

Третье выражение в формуле (15) при $t-1 = n-k$ вырождается в первое. Если не использовать выражение для записи факториала, то все три формулы в (15) можно объединить в одну:

$$\begin{aligned} \inf N^* &= \sum_{k=2}^{t-1} (2^k - 1)^{n-k} 2^{n-k} (2^{n-k} - 1) \dots (2^{n-k} - 2^{t-1} + 1) \Psi, \\ \Psi &= \begin{cases} (2^{n-k})^{2^{t-1} - 2^{n-k}}, & t-1 \geq n-k, \\ 1, & t-1 < n-k. \end{cases} \end{aligned} \quad (16)$$

К примеру, для случая $n = 7$ и $t = 4$ формулы (14) и (16) дают следующие оценки:

$$\begin{aligned} \sup N^* &= \sum_{k=2}^{4-1} (2^k - 1)^{7-k} (2^{7-k})^{2^{4-1}} = \\ &= (2^2 - 1)^{7-2} (2^{7-2})^{2^3} + (2^3 - 1)^{7-3} (2^{7-3})^{2^3} = \\ &= 3^5 \cdot 32^8 + 7^4 \cdot 16^8 = 277\,493\,542\,027\,264, \\ \inf N^* &= (2^2 - 1)^{7-2} (2^{7-2})^{2^{4-1}+1} + (2^3 - 1)^{7-3} (2^{7-3})! = \\ &= 3^5 \cdot 32^9 + 7^4 \cdot 16! = 113\,367\,995\,485\,696. \end{aligned}$$

Разница между полученными числами составляет 164 125 546 541 568 (верхняя оценка числа способов построения СВК дает в 2,448 раза большее число, чем нижняя). Данная разница обусловлена превышающим в 2,593 раза число способов доопределения при $k = 2$, получаемых по формуле (14), в сравнении с числом, получаемым по формуле (15).

Число способов организации СВК по представленному в настоящей статье методу колоссально. При больших значениях t , m и M задача выбора наилучшего из всех вариантов становится трансвычислительной (причем достаточно быстро).

Показанные особенности говорят о том, что на практике, конечно, не следует перебирать все варианты синтеза СВК, а целесообразно ограничиться определенным количеством псевдослучайных вариантов, среди которых выбрать тот, который даст возможность формирования полных тестов для компонентов СВК и приемлемые показатели эффективности ее технической реализации.

Заключение

Предложенный в настоящей статье метод организации СВК, основанный на ЛКС и применении $WS(m, k, M)$ -кодов, позволяет синтезировать самопроверяемые дискретные устройства с улучшенными показателями контролепригодности в части наблюдаемости неисправностей на контрольных выходах по сравнению с традиционными методами. При этом следует отметить типизацию компонентов СВК и выделение стандартных модулей контроля вычислений по двум диагностическим

признакам, а также БКС. Основным вопросом, возникающим в ходе процедуры синтеза, является получение корректного описания логики функционирования блока $G(X)$. Разработанный в ходе исследования алгоритм синтеза СВК позволяет это выполнить колоссальным количеством способов и дать разработчику высоконадежных дискретных устройств возможность выбора наилучшего решения по различным показателям эффективности.

Можно рассматривать применение структуры, приведенной на рис. 4, как при контроле всех выходов на основе одного $WS(m, k, M)$ -кода, так и при выделении некоторого подмножества групп выходов с контролем вычислений на них отдельными подсхемами и с объединением их контрольных выходов на входах самопроверяемого компаратора (по аналогии с описанным, например, в [57]). Такой способ в ряде приложений может оказаться эффективным. Здесь также следует учесть и тот факт, что с ростом числа n у $WS(m, k, M)$ -кодов расчет и число необнаруживаемых ими ошибок в кодовых словах. Целесообразно учитывать и особенности структуры объекта диагностирования при выборе способа выделения групп выходов, однако эта задача куда более сложна, чем может показаться, и требует отдельного исследования и отдельных публикаций по данному вопросу. Более того, при выделении групп выходов для контроля вычислений может оказаться более просто решаемой задача обеспечения самопроверяемости блоков в СВК.

При синтезе СВК для дискретных устройств по предложенному методу также могут эффективно использоваться схемы предварительного сжатия сигналов от объектов диагностирования, не приводящие к потере диагностической информации и к компенсации ошибок на выходах. Например, если структура объекта диагностирования такова, что она не допускает одновременных искажений значений на всех выходах, то целесообразно использовать схему сжатия n сигналов в $n - 1$ сигнал без потери данных по методу из [59]. Это позволит упростить СВК. Могут быть использованы и иные схемы предварительного сжатия с учетом специфики структуры самого объекта диагностирования.

Использование структуры организации СВК по двум диагностическим признакам, предложенной в настоящей статье, эффективно при организации контроля вычислений в случае рассмотрения модели одиночных константных неисправностей (*stuck-at fault*), модели мостиковой неисправности (*bridging fault*) или модели транзистора (устойчивых обрывов транзисторов SOP (*stuck-open*) и устойчивых замыканий транзисторов SON (*stuck-on*)). Структура организации СВК может быть использована и на этапе проектирования дискретных устройств для выявления неисправностей вида «временная задержка» (*delay fault*), поскольку будет фиксировать искажения при формировании значений кодовых слов на параллельных выходах объекта диагностирования. Однако в каждом конкретном случае потребуется моделирование и анализ работы объекта диагностирования с СВК в условиях действия неисправностей из выбранной модели.

В качестве достоинства разработанного метода синтеза СВК можно выделить два ключевых аспекта. Первый — универсальность метода, заключающаяся в том, что абсолютно не важно, какой именно равномерный блочный код будет использован при реализации алгоритма доопределения значений разрядов векторов $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$. При этом, однако, весьма интересным классом таких кодов, как показано в настоящей статье, является класс $WS(m, k, M)$ -кодов. Второй плюс использования разработанного метода состоит в том, что он всегда дает возможность построения самопроверяемой структуры СВК, если это в принципе возможно с учетом особенностей объекта диагностирования (существуют примеры устройств, для которых не всегда это удается обеспечить). Недостатки же метода заключаются в необходимости анализа способов доопределения векторов $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$ на каждом наборе значений аргументов, что приводит к большому количеству операций перебора информационных векторов. Однако алгоритм доопределения достаточно прост и может использоваться в режиме псевдослучайной генерации кодовых слов $WS(m, k, M)$ -кодов на

первой половине таблицы описания работы объекта диагностирования с СВК. Сложности могут заключаться только в последующей после завершения процедуры доопределения значений разрядов векторов $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$ проверке тестируемости элементов XOR в БКС. Отдельной сложностью может оказаться использование метода с устройствами, работа которых задается на неполном множестве наборов значений аргументов.

Дальнейшие исследования могут быть сосредоточены в нескольких направлениях. Во-первых, интересен поиск такого алгоритма доопределения значений разрядов вектора $\langle h_{m-k}(X) h_{m-k-1}(X) \dots h_2(X) h_1(X) \rangle$, для которого автоматически будут учитываться и условия тестируемости элементов XOR в БКС. Во-вторых, не существует к настоящему времени и алгоритма взвешивания разрядов в информационных векторах при построении $WS(m, k, M)$ -кодов на этапе их применения к конкретным объектам диагностирования, учитывающего возможности тестируемости элементов XOR в БКС. В-третьих, пока что не установлены особенности использования разработанного метода при контроле вычислений по двум и более группам выходов с учетом свойств структур объектов диагностирования. В-четвертых, интересным направлением является анализ использования метода на различных тестовых примерах комбинационной и последовательностной логики, а также практическая реализация для устройств, синтезированных на современной программируемой элементной базе, и многие другие задачи.

Метод синтеза СВК по двум диагностическим признакам, предложенный в настоящей статье, — это универсальный метод, позволяющий синтезировать дискретные устройства с обнаружением неисправностей с более высокой наблюдаемостью ошибок на контрольных выходах, чем при использовании традиционных подходов, что крайне актуально для использования в системах ответственного назначения, в особенности, в системах с редко меняющимися входными данными [60–62]. ▲

СПИСОК ИСТОЧНИКОВ

1. Пархоменко П. П. Основы технической диагностики (оптимизация алгоритмов диагностирования, аппаратные средства) / П. П. Пархоменко, Е. С. Согомоян. — М.: Энергоатомиздат, 1981. — 320 с.
2. Согомоян Е. С. Самопроверяемые устройства и отказоустойчивые системы / Е. С. Согомоян, Е. В. Слабаков. — М.: Радио и связь, 1989. — 208 с.
3. Микони С. В. Общие диагностические базы знаний вычислительных систем / С. В. Микони. — СПб.: Санкт-Петербургский институт информатики и автоматизации, 1992. — 234 с.
4. Abramovici M. Digital System Testing and Testable Design / M. Abramovici, M. A. Breuer, A. D. Friedman. — New Jersey: IEEE Press, 1998. — 652 p.
5. Ланцов В. Н. Современные подходы к проектированию и тестированию интегральных микросхем / В. Н. Ланцов, С. Г. Мосин. — Владимир: Издательство Владимирского государственного университета, 2010. — 285 с.
6. Dubrova E. Fault-Tolerant Design / E. Dubrova. — N. Y.: Springer Science + Business Media, 2013. — XV+185 p. — DOI: 10.1007/978-1-4614-2113-9.
7. Дрозд А. В. Рабочее диагностирование безопасных информационно-управляющих систем / А. В. Дрозд, В. С. Харченко, С. Г. Антошук [и др.]; под ред. А. В. Дрозда, В. С. Харченко. — Харьков: Национальный аэрокосмический университет им. Н. Е. Жуковского «ХАИ», 2012. — 614 с.
8. Ubar R. Structural Decision Diagrams in Digital Test: Theory and Applications / R. Ubar, J. Raik, M. Jenihhin, A. Jutman. — Springer Nature Switzerland AG, 2024. — XIII+595 p. — DOI: 10.1007/978-3-031-44734-1.
9. Sahana A. R. Application of Error Detection and Correction Techniques to Self-Checking VLSI Systems: An Overview / A. R. Sahana, V. Chiraag, G. Suresh, P. Thejaswini, S. Nandi // Proceedings of 2023 IEEE Guwahati Subsection Conference (GCON). — Guwahati. — 2023. — DOI: 10.1109/GCON58516.2023.10183449.
10. Chioktour V. Adaptive BIST for Concurrent On-Line Testing on Combinational Circuits / V. Chioktour, A. Kakarountas // Electronics. — 2022. — Vol. 19. — Issue 11. — Pp. 1–20. — DOI: 10.3390/electronics11193193.
11. Göessel M. New Methods of Concurrent Checking: Edition 1 / M. Göessel, V. Ocheretny, E. Sogomonyan, D. Marienfeld. — Dordrecht: Springer Science+Business Media B.V., 2008. — 184 p.
12. Сапожников Вл. В. Организация функционального контроля комбинационных схем методом логического дополнения / Вл. В. Сапожников, В. В. Сапожников, А. В. Дмитриев, А. В. Морозов, М. Гессель // Электронное моделирование. — 2002. — Т. 24. — № 6. — С. 52–66.
13. Гессель М. Логическое дополнение — новый метод контроля комбинационных схем / М. Гессель, А. В. Морозов, В. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. — 2003. — № 1. — С. 167–176.
14. Яблонский С. В. Функции алгебры логики и классы Поста / С. В. Яблонский, Г. П. Гаврилов, В. Б. Кудрявцев. — М.: Наука, 1966. — 120 с.
15. Шалыто А. А. Логическое управление. Методы аппаратной и программной реализации / А. А. Шалыто. — СПб.: Наука, 2000. — 780 с.
16. Reynolds D. A. Fault Detection Capabilities of Alternating Logic / D. A. Reynolds, G. Meize // IEEE Transactions on Computers. — 1978. — Vol. C-27. — Issue 12. — Pp. 1093–1098. — DOI: 10.1109/TC.1978.1675011.
17. Аксёнова Г. П. Восстановление в дублированных устройствах методом инвертирования данных / Г. П. Аксёнова // Автоматика и телемеханика. — 1987. — № 10. — С. 144–153.
18. Saposhnikov V. V. Self-Dual Parity Checking — a New Method for on Line Testing / V. V. Saposhnikov, A. Dmitriev, M. Goessel, V. V. Saposhnikov // Proceedings of 14th IEEE VLSI Test Symposium. — USA, Princeton, 1996. — Pp. 162–168.
19. Гессель М. Само тестируемая структура для функционального обнаружения отказов в комбинационных схемах / М. Гессель, А. В. Дмитриев, В. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. — 1999. — № 11. — С. 162–174.
20. Гессель М. Обнаружение неисправностей в комбинационных схемах с помощью самодвойственного контроля / М. Гессель, А. В. Дмитриев, В. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. — 2000. — № 7. — С. 140–149.
21. Сапожников В. В. Самодвойственные дискретные устройства / В. В. Сапожников, Вл. В. Сапожников, М. Гессель. — СПб.: Энергоатомиздат (Санкт-Петербургское отделение), 2001. — 331 с.
22. Сапожников В. В. О синтезе самодвойственных логических схем с памятью / В. В. Сапожников, Вл. В. Сапожников, Р. Ш. Валиев // Электронное моделирование. — 2004. — Т. 26. — № 2. — С. 39–57.
23. Сапожников В. В. Синтез самодвойственных дискретных систем / В. В. Сапожников, Вл. В. Сапожников, Р. Ш. Валиев. — СПб.: Элмор, 2006. — 220 с.
24. Гессель М. Построение самопроверяемых комбинационных схем на основе свойств самодвойственных функ-

- ций / М. Гессель, А. А. Морозов, В. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. — 2000. — № 2. — С. 151–163.
25. Efanov D. Self-Dual Complement Method up to Constant-Weight Codes for Arrangement of Combinational Logical Circuits Concurrent Error-Detection Systems / D. Efanov, V. Sapozhnikov, Vl. Sapozhnikov Vl., G. Osadchy, D. Pivovarov // Proceedings of 17th IEEE East-West Design & Test Symposium (EWDTS'2019). — Batumi, Georgia. — September 13–16, 2019. — Pp. 136–143. — DOI: 10.1109/EWDTS.2019.8884398.
26. Ефанов Д. В. Обнаружение неисправностей в комбинационных схемах на основе самодвойственного дополнения до равновесных кодов / Д. В. Ефанов, В. В. Сапожников, Вл. В. Сапожников, Д. В. Пивоваров // Труды Института системного программирования РАН. — 2019. — Т. 31. — № 1. — С. 115–132. — DOI: 10.15514/ISPRAS-2019-31(1)-8.
27. Ефанов Д. В. Исследование свойств самодвойственных комбинационных устройств с контролем вычислений на основе кодов Хэмминга / Д. В. Ефанов, Т. С. Погодина // Информатика и автоматизация. — 2023. — Т. 22. — № 2. — С. 349–392. — DOI: 10.15622/ia.22.2.5.
28. Ефанов Д. В. Самодвойственные цифровые устройства с контролем вычислений по кодам Сяо / Д. В. Ефанов, Т. С. Погодина // Вестник Томского государственного университета. Управление, вычислительная техника и информатика. — 2023. — № 63. — С. 118–136. — DOI: 10.17223/19988605/63/14.
29. Гессель М. Обнаружение неисправностей в самопроверяемых комбинационных схемах с использованием свойств самодвойственных функций / М. Гессель, В. И. Мошанин, В. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. — 1997. — № 12. — С. 193–200.
30. Яблонский С. В. Введение в дискретную математику: учеб. пособие / С. В. Яблонский; под ред. В. А. Садовничева. — 4-е изд., стер. — М.: Высшая школа, 2003. — 384 с.
31. Ефанов Д. В. Особенности реализации самопроверяемых структур на основе метода инвертирования данных и линейных кодов / Д. В. Ефанов // Вестник Томского государственного университета. Управление, вычислительная техника и информатика. — 2023. — № 65. — С. 126–138. — DOI: 10.17223/19988605/65/13.
32. Сапожников В. В. Методы синтеза надежных автоматов / В. В. Сапожников, Вл. В. Сапожников. — Л.: Энергия. Ленинградское отделение, 1980. — 96 с.
33. Сапожников В. В. Дискретные автоматы с обнаружением отказов / В. В. Сапожников, Вл. В. Сапожников. — Л.: Энергоатомиздат. Ленинградское отделение, 1984. — 112 с.
34. Berger J. M. A Note on Error Detection Codes for Asymmetric Channels / J. M. Berger // Information and Control. — 1961. — Vol. 4. — Issue 1. — Pp. 68–73. — DOI: 10.1016/S0019-9958(61)80037-5.
35. The On-Line Encyclopedia of Integer Sequences: Электронный ресурс. — Режим доступа: URL: <https://oeis.org>. — (дата обращения — 23.01.2025).
36. Berger J. M. A Note on Burst Detection Sum Codes / J. M. Berger // Information and Control. — 1961. — Vol. 4. — Issue 2–3. — Pp. 297–299. — DOI: 10.1016/S0019-9958(61)80024-7.
37. Das D. Weight-Based Codes and Their Application to Concurrent Error Detection of Multilevel Circuits / D. Das, N. A. Touba // Proceedings of 17th IEEE Test Symposium. — California, USA, 1999. — Pp. 370–376. — DOI: 10.1109/VTEST.1999.766691.
38. Дмитриев В. В. О двух способах взвешивания и их влиянии на свойства кодов с суммированием взвешенных переходов в системах функционального контроля логических схем / В. В. Дмитриев // Известия Петербургского университета путей сообщения. — 2015. — № 3. — С. 119–129.
39. Сапожников В. В. Взвешенные коды с суммированием для организации контроля логических устройств / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Электронное моделирование. — 2014. — Т. 36. — № 1. — С. 59–80.
40. Efanov D. V. Using Codes with Summation of Weighted Bits to Organize Checking of Combinational Logical Devices / D. V. Efanov, V. V. Sapozhnikov, Vl. V. Sapozhnikov // Automatic Control and Computer Sciences. — 2019. — Vol. 53. — Issue 1. — Pp. 1–11. — DOI: 10.3103/S0146411619010061.
41. Ефанов Д. В. Модульные коды с суммированием с последовательностью весовых коэффициентов, образующей натуральный ряд чисел за исключением степеней двойки / Д. В. Ефанов, Е. И. Елина // Автоматика на транспорте. — 2024. — Т. 10. — № 3. — С. 296–330. — DOI: 10.20295/2412-9186-2024-10-03-296-330.
42. Das D. Cost Concurrent Error Detection Based on Modulo Weight-Based Codes / D. Das, N. A. Touba, M. Seuring, M. Gossel // Proceedings of the IEEE 6th International On-Line Testing Workshop (IOLTW). — Spain, Palma de Mallorca. — July 3–5, 2000. — Pp. 171–176. — doi: 10.1109/OLT.2000.856633.

43. Сапожников В. В. Самопроверяемые дискретные устройства / В. В. Сапожников, Вл. В. Сапожников. — СПб: Энергоатомиздат, 1992. — 224 с.
44. Сапожников В. В. Коды с суммированием для систем технического диагностирования. Т. 1: Классические коды Бергера и их модификации / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов. — М.: Наука, 2020. — 383 с.
45. Сапожников В. В. Коды с суммированием для систем технического диагностирования. Т. 2: Взвешенные коды с суммированием / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов. — М.: Наука, 2021. — 455 с.
46. Карибский В. В. Основы технической диагностики: в 2-х кн. Кн. I. Модели объектов, методы и алгоритмы диагноза / В. В. Карибский, А. А. Пархоменко, Е. С. Согомонян, В. Ф. Халчев; под ред. П. П. Пархоменко. — М.: Энергия, 1976. — 464 с.
47. Сапожников В. В. Основы технической диагностики / В. В. Сапожников, Вл. В. Сапожников. — М.: Маршрут, 2004. — 318 с.
48. Lala P. K. Self-Checking and Fault-Tolerant Digital Design / P. K. Lala. — San Francisco: Morgan Kaufmann Publishers, 2001. — 216 p.
49. Dmitriev A. New Self-Dual Circuits for Error Detection and Testing / A. Dmitriev, V. Saposhnikov, V. Saposhnikov, M. Goessel // VLSI Design. — 2000. — Vol. 11. — Issue 1. — Pp. 1-21. — DOI: 10.1155/2000/84720.
50. Ефанов Д. В. Тестеры самодвойственных и «близких» к ним сигналов / Д. В. Ефанов, Д. В. Пивоваров // Известия высших учебных заведений. Приборостроение. — 2024. — Т. 67. — № 1. — С. 5–19. — DOI: 10.17586/0021-3454-2024-67-1-5-19.
51. Carter W. C. Self-Checking Error Checker for Two-Rail Coded Data / W. C. Carter, K. A. Duke, P. R. Schneider // United States Patent Office. filed July 25, 1968. Ser. 747533, patented Jan. 26. — N. Y., 1971. — 10 p.
52. Efanov D. V. Method for Testing Combinational Circuits by Multiple Diagnostic Features Using Weight-Based Sum Codes Properties / D. V. Efanov, D. V. Pivovarov, Vissio N. Cortegoso, A. O. Kuptsov, D. E. Egorov // Automation. — 2025. — Vol. 6. — Issue 1. — Pp. 1–20. — DOI: 10.3390/automation6010006.
53. Saposhnikov V. New Code for Fault Detection in Logic Circuits / V. Saposhnikov, V. Saposhnikov // Proceedings of 4th International Conference on Unconventional Electromechanical and Electrical Systems. — St. Petersburg, Russia. — June 21–24. — 1999. — Pp. 693–696.
54. Мехов В. Б. Контроль комбинационных схем на основе модифицированных кодов с суммированием / В. Б. Мехов, В. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. — 2008. — № 8. — С. 153–165.
55. Аксёнова Г. П. Необходимые и достаточные условия построения полностью проверяемых схем свертки по модулю 2 / Г. П. Аксёнова // Автоматика и телемеханика. — 1979. — № 9. — С. 126–135.
56. Закревский А. Д. Логические основы проектирования дискретных устройств / А. Д. Закревский, Ю. В. Поттосин, Л. Д. Черемисинова. — М.: Физматлит, 2007. — 592 с.
57. Ефанов Д. В. Синтез самопроверяемых цифровых устройств на основе логической коррекции сигналов с применением взвешенных кодов Боуза–Лина / Д. В. Ефанов, Е. И. Елина // Проблемы управления. — 2024. — № 4. — С. 26–43. — DOI: <http://doi.org/10.25728/ru.2024.4.3>.
58. Грэхем Р. Л. Конкретная математика. Математические основы информатики: пер. с англ. / Р. Л. Грэхем, Д. Э. Кнут, О. Паташник. — 2-е изд. — М.: Вильямс, 2017. — 784 с.
59. Сапожников В. В. Новые структуры систем функционального контроля логических схем / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов, В. В. Дмитриев // Автоматика и телемеханика. — 2017. — № 2. — С. 127–143.
60. Drozd A. Checkability of the Digital Components in Safety-Critical Systems: Problems and Solutions / A. Drozd, V. Kharchenko, S. Antoshchuk, J. Sulima, M. Drozd // Proceedings of 9th IEEE East-West Design & Test Symposium (EWDTS'2011). — Sevastopol, Ukraine. — 2011. — Pp. 411–416. DOI: 10.1109/EWDTS.2011.6116606.
61. Drozd O. Hidden Fault Analysis of FPGA Projects for Critical Applications / O. Drozd, I. Perebeinos, O. Martynyuk, K. Zashcholkin, O. Ivanova, M. Drozd // Proceedings of the IEEE International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET). — 25–29 February, 2020. — Lviv-Slavsko, Ukraine. — P. 142. — DOI: 10.1109/TCSET49122.2020.235591.
62. Сапожников Вл. В. Синтез систем управления движением поездов на железнодорожных станциях с исключением опасных отказов / Вл. В. Сапожников. — М.: Наука, 2021. — 229 с.

TRANSPORT AUTOMATION RESEARCH, 2025, Vol. 11, No. 1, pp. 75–102
DOI: 10.20295/2412-9186-2025-11-01-75-102

Self-Checking Finite State Machines Based on Weight-Based Sum Codes and Properties of Self-Quasidual Boolean Functions

Information about authors

Efanov D. V., Doctor in Engineering, Professor, IEEE Member, Full-member of International Transport Academy, Professor^{1,2,3}.
E-mail: TrES-4b@yandex.ru

¹Peter the Great Saint Petersburg Polytechnic University, Higher School of Transport, Institute of Machinery, Materials and Transport, Saint Petersburg

²Russian University of Transport (MIIT), Department of Automation, Remote Control and Communication on Railway Transport, Moscow

³Tashkent State Transport University, Department of Automation and Remote Control, Tashkent

Abstract: The computation control specific features at the outputs of finite state machines blocks using weight-based sum codes and the properties of self-dual and 'close' to them self-quasidual Boolean functions are described. The calculation control is proposed to be structured using several diagnostic parameters based on the principle of Boolean correction of signals from the tested object. An algorithm for additional definition of Boolean correction functions used at the stage of designing a self-check discrete device has been developed. The algorithm is based on two diagnostic properties that is: 1) Each Boolean vector at the output of the signal correction block in the embedded control circuit must belong to the set of code words of the weight-based sum code; 2) Each function describing the order of Boolean vectors formed at the outputs of the signal correction block must be self-quasidual. The proposed algorithm allows synthesizing a vast number of embedded control circuits with different performance parameters. Their practical use makes it possible to choose the best variation of the embedded control circuit according to one or another criterion. Different versions of building embedded control circuits have been estimated for a given number of inputs and outputs of the tested object. The proposed method is universal and can be used in combination with random uniform block codes. This, however, will require taking into account the code properties to ensure the generation of inspection tests for the embedded control circuit elements during the self-checking device operation. The results obtained can be used in synthesizing fault detection discrete devices.

Keywords: self-checking discrete devices; self-checking finite state machine; embedded control circuit; weighted sum code; self-dual Boolean function; self-quasidual Boolean function; logical signal correction to self-quasidual ones; calculation control based on two diagnostic properties.

References

1. Parkhomenko P. P., Sogomonian E. S. *Osnovy tekhnicheskoy diagnostiki (optimizatsiya algoritmov diagnostirovaniya, apparaturnyye sredstva)* [Fundamentals of technical diagnostics (optimization of diagnostic algorithms, hardware)]. Moscow: Energoatomizdat Publ., 1981, 320 p. (In Russian)
2. Sogomonian E. S., Slabakov E. V. *Samoproveryayemye ustroystva i otkazoustoychivyye sistemy* [Self-checking devices and fault-tolerant systems]. Moscow: Radio and communication Publ., 1989, 208 p. (In Russian)
3. Mikoni S. V. *Obshchiye diagnosticheskiye bazy znaniy vychislitel'nykh sistem* [General diagnostic knowledge bases of computing systems]. St. Petersburg: St. Petersburg Institute of Informatics and Automation, 1992, 234 p. (In Russian)
4. Abramovici M., Breuer M. A., Friedman A. D. *Digital System Testing and Testable Design*. New Jersey: IEEE Press, 1998, 652 p.

5. Lantsov V. N., Mosin S. G. *Sovremennyye podkhody k proyektirovaniyu i testirovaniyu integral'nykh mikroskhem* [Modern approaches to design and testing of integrated circuits]. Vladimir: Publishing House of Vladimir State University, 2010, 285 p. (In Russian)
6. Dubrova E. *Fault-Tolerant Design*. Springer Science+Business Media New York 2013, 2013, XV+185 p., DOI: 10.1007/978-1-4614-2113-9.
7. Drozd A. V., Kharchenko V. S., Antoshchuk S. G., Drozd Yu. V., Drozd M. A., Sulima Yu. Yu. *Rabocheye diagnostirovaniye bezopasnykh informatsionno-upravlyayushchikh sistem* [Working diagnostics of safe information and control systems]. Ed. by A. V. Drozd and V. S. Kharchenko. Kharkov: National Aerospace University named after N. E. Zhukovsky "KHAU", 2012, 614 p. (In Russian)
8. Ubar R., Raik J., Jenihhin M., Jutman A. *Structural Decision Diagrams in Digital Test: Theory and Applications*, Springer Nature Switzerland AG 2024, XIII+595 p., DOI: 10.1007/978-3-031-44734-1.
9. Sahana A. R., Chirag V., Suresh G., Thejaswini P., Nandi S. *Application of Error Detection and Correction Techniques to Self-Checking VLSI Systems: An Overview // Proceedings of 2023 IEEE Guwahati Subsection Conference (GCON), Guwahati, 2023*, DOI: 10.1109/GCON58516.2023.10183449.
10. Chioktour V., Kakarountas A. *Adaptive BIST for Concurrent On-Line Testing on Combinational Circuits*. *Electronics*, 2022, vol. 19, I. 11, pp. 1–20, DOI: 10.3390/electronics11193193.
11. Göessel M., Ocheretny V., Sogomonyan E., Marienfeld D. *New Methods of Concurrent Checking: Edition 1*. Dordrecht: Springer Science+Business Media B.V., 2008, 184 p.
12. Sapozhnikov V. V., Sapozhnikov V. V., Dmitriev A. V., Morozov A. V., Gessel M. *Organizatsiya funktsional'nogo kontrolya kombinatsionnykh skhem metodom logicheskogo dopolneniya* [Organization of functional control of combinational circuits by the method of logical complement]. *Elektronnoe modelirovaniye* [Electronic Modeling], 2002, vol. 24, I. 6, pp. 52–66. (In Russian)
13. Gessel M., Morozov A. V., Sapozhnikov V. V., Sapozhnikov V. V. *Logicheskoye dopolneniye — novyy metod kontrolya kombinatsionnykh skhem* [Logical complement — a new method of control of combinational circuits]. *Avtomatika i telemekhanika* [Automation and Telemechanics], 2003, I. 1, pp. 167–176. (In Russian)
14. Yablonsky S. V., Gavrilov G. P., Kudryavtsev V. B. *Funktsii algebry logiki i klassy Posta* [Functions of Boolean Algebra and Post Classes]. Moscow: Nauka Publ., 1966, 120 p. (In Russian)
15. Shalyto A. A. *Logicheskoye upravleniye. Metody apparatnoy i programmnoy realizatsii* [Logical control. Methods of hardware and software implementation]. St. Petersburg: Nauka Publ., 2000, 780 p. (In Russian)
16. Reynolds D. A., Meize G. *Fault Detection Capabilities of Alternating Logic*. *IEEE Transactions on Computers*, 1978, vol. C-27, I. 12, pp. 1093–1098, DOI: 10.1109/TC.1978.1675011.
17. Aksenova G. P. *Vosstanovleniye v dublirovannykh ustroystvakh metodom invertirovaniya dannykh* [Recovery in duplicated devices by data inversion method]. *Avtomatika i telemekhanika* [Automation and Telemechanics], 1987, I. 10, pp. 144–153. (In Russian)
18. Sapozhnikov V. V., Dmitriev A., Goessel M., Sapozhnikov V. V. *Self-Dual Parity Checking — a New Method for on Line Testing*. *Proceedings of 14th IEEE VLSI Test Symposium, USA, Princeton, 1996*, pp. 162–168.
19. Gessel M., Dmitriev A. V., Sapozhnikov V. V., Sapozhnikov V. V. *Samotestiruyemaya struktura dlya funktsional'nogo obnaruzheniya otkazov v kombinatsionnykh skhemakh* [Self-testing structure for functional detection of failures in combinational circuits]. *Avtomatika i telemekhanika* [Automation and Telemechanics], 1999, I. 11, pp. 162–174. (In Russian)
20. Gessel M., Dmitriev A. V., Sapozhnikov V. V., Sapozhnikov V. V. *Obnaruzheniye neispravnostey v kombinatsionnykh skhemakh s pomoshch'yu samodvoystvennogo*

- kontrolya [Detection of faults in combinational circuits using self-dual control]. *Avtomatika i telemekhanika* [Automation and Telemechanics], 2000, I. 7, pp. 140–149. (In Russian)
21. Sapozhnikov V. V., Sapozhnikov V. V., Gessel M. *Samodvoystvennyye diskretnyye ustroystva* [Self-dual discrete devices]. SPb: Energoatomizdat (St. Petersburg branch), 2001, 331 p. (In Russian)
 22. Sapozhnikov V. V., Sapozhnikov V. V., Valiev R. Sh. O sinteze samodvoystvennykh logicheskikh skhem s pamyat'yu [On the synthesis of self-dual logical circuits with memory]. *Elektronnoye modelirovaniye* [Electronic modeling], 2004, vol. 26, I. 2, pp. 39–57. (In Russian)
 23. Sapozhnikov V. V., Sapozhnikov V. V., Valiev R. Sh. *Sintez samodvoystvennykh diskretnykh sistem* [Synthesis of self-dual discrete systems]. SPb: Elmore, 2006, 220 p. (In Russian)
 24. Gessel M., Morozov A. A., Sapozhnikov V. V., Sapozhnikov V. V. Postroyeniye samo-proveryayemykh kombinatsionnykh skhem na osnove svoystv samodvoystvennykh funktsiy [Construction of self-checking combinational circuits based on the properties of self-dual functions]. *Avtomatika i telemekhanika* [Automation and Telemechanics], 2000, I. 2, pp. 151–163. (In Russian)
 25. Efanov D., Sapozhnikov V., Sapozhnikov V. V., Osadchy G., Pivovarov D. Self-Dual Complement Method up to Constant-Weight Codes for Arrangement of Combinational Logical Circuits Concurrent Error-Detection Systems. Proceedings of 17th IEEE East-West Design & Test Symposium (EWDTs'2019), Batumi, Georgia, September 13–16, 2019, pp. 136–143, DOI: 10.1109/EWDTs.2019.8884398.
 26. Efanov D. V., Sapozhnikov V. V., Sapozhnikov V. V., Pivovarov D. V. Obnaruzheniye neispravnostey v kombinatsionnykh skhemakh na osnove samodvoystvennogo dopolneniya do ravnovesnykh kodov [Fault Detection in Combinational Circuits Based on Self-Dual Complement to Constant-Weight Codes]. *Trudy Instituta sistemnogo programirovaniya RAN* [Proceedings of the Institute for System Programming of the Russian Academy of Sciences], 2019, vol. 31, I. 1, pp. 115–132, DOI: 10.15514/ISPRAS-2019-31(1)-8. (In Russian)
 27. Efanov D. V., Pogodina T. S. Issledovaniye svoystv samodvoystvennykh kombinatsionnykh ustroystv s kontrolem vychisleniy na osnove kodov Khemminga [Study of Properties of Self-Dual Combinational Devices with Computation Control Based on Hamming Codes]. *Informatika i avtomatizatsiya* [Computer Science and Automation], 2023, vol. 22, I. 2, pp. 349–392, DOI: 10.15622/ia.22.2.5. (In Russian)
 28. Efanov D. V., Pogodina T. S. Samodvoystvennyye tsifrovyye ustroystva s kontrolem vychisleniy po kodam Syaou [Self-dual digital devices with computation control using Xiao codes]. *Vestnik Tomskogo gosudarstvennogo universiteta. Upravleniye, vychislitel'naya tekhnika i informatika* [Bulletin of Tomsk State University. Management, computing engineering and informatics], 2023, I. 63, pp. 118–136, DOI: 10.17223/19988605/63/14. (In Russian)
 29. Gessel M., Moshanin V. I., Sapozhnikov V. V., Sapozhnikov V. V. Obnaruzheniye neispravnostey v samoproveryayemykh kombinatsionnykh skhemakh s ispol'zovaniyem svoystv samodvoystvennykh funktsiy [Detection of faults in self-checking combinational circuits using the properties of self-dual functions]. *Avtomatika i telemekhanika* [Automation and Telemechanics], 1997, I. 12, pp. 193–200. (In Russian)
 30. Yablonskii S. V. *Vvedeniye v diskretnuyu matematiku* [Introduction to Discrete Mathematics]. Ed. by V. A. Sadovnichev, 4th ed., reprinted. Moscow: Higher School Publ., 2003, 384 p. (In Russian)
 31. Efanov D. V. Osobennosti realizatsii samoproveryayemykh struktur na osnove metoda invertirovaniya dannykh i lineynykh kodov [Features of the implementation of self-checking structures based on the method of data inversion and linear codes]. *Vestnik Tomskogo gosudarstvennogo universiteta. Upravleniye, vychislitel'naya tekhnika i informatika* [Bulletin of Tomsk State University. Management, Computing and Information Science], 2023, I. 65, pp. 126–138, DOI: 10.17223/19988605/65/13. (In Russian)
 32. Sapozhnikov V. V., Sapozhnikov V. V. *Metody sinteza nadezhnykh avtomatov* [Methods of synthesis of reliable automata]. Leningrad: Energy Publ., 1980, 96 p. (In Russian)
 33. Sapozhnikov V. V., Sapozhnikov V. V. *Diskretnyye avtomaty s obnaruzheniyem otkazov* [Discrete Automata with Failure Detection]. Leningrad: Energoatomizdat Publ., 1984, 112 p. (In Russian)
 34. Berger J. M. A Note on Error Detection Codes for Asymmetric Channels. *Information and Control*, 1961, vol. 4, I. 1, pp. 68–73, DOI: 10.1016/S0019-9958(61)80037-5.
 35. The On-Line Encyclopedia of Integer Sequences. Electronic resource, access mode: URL: <https://oeis.org>, date of access 23.01.2025.
 36. Berger J. M. A Note on Burst Detection Sum Codes. *Information and Control*, 1961, vol. 4, I. 2–3, pp. 297–299, DOI: 10.1016/S0019-9958(61)80024-7.
 37. Das D., Toubia N. A. Weight-Based Codes and Their Application to Concurrent Error Detection of Multilevel Circuits. Proceedings of 17th IEEE Test Symposium, California, USA, 1999, pp. 370–376, DOI: 10.1109/VTEST.1999.766691.
 38. Dmitriyev V. V. O dvukh sposobakh vzveshivaniya i ikh vliyaniy na svoystva kodov s summirovaniyem vzveshennykh perekhodov v sistemakh funktsional'nogo kontrolya logicheskikh skhem [On two methods of weighting and their influence on the properties of codes with summation of weighted transitions in systems of functional control of logical circuits]. *Izvestiya Peterburgskogo universiteta putey soobshcheniya* [Bulletin of the Petersburg University of Railway Engineering], 2015, I. 3, pp. 119–129. (In Russian)
 39. Sapozhnikov V. V., Sapozhnikov V. V., Efanov D. V. Vzveshennyye kody s summirovaniyem dlya organizatsii kontrolya logicheskikh ustroystv [Weighted codes with summation for organizing control of logical devices]. *Elektronnoye modelirovaniye* [Electronic Modeling], 2014, vol. 36, I. 1, pp. 59–80. (In Russian)
 40. Efanov D. V., Sapozhnikov V. V., Sapozhnikov V. V. Using Codes with Summation of Weighted Bits to Organize Checking of Combinational Logical Devices. *Automatic Control and Computer Sciences*, 2019, vol. 53, I. 1, pp. 1–11, DOI: 10.3103/S0146411619010061.
 41. Efanov D. V., Elina E. I. Modul'nyye kody s summirovaniyem s posledovatel'nost'yu vesovykh koeffitsiyentov, obrazuyushchey natural'nyy ryad chisel za isklucheniye stepeny dvoynki [Modular codes with summation with a sequence of weight coefficients forming a natural series of numbers with the exception of powers of two]. *Avtomatika na transporte* [Automation in transport], 2024, vol. 10, I. 3, pp. 296–330, DOI: 10.20295/2412-9186-2024-10-03-296-330. (In Russian)
 42. Das D., Toubia N. A., Seuring M., Gossel M. Low Cost Concurrent Error Detection Based on Modulo Weight-Based Codes. Proceedings of the IEEE 6th International On-Line Testing Workshop (IOLTW), Spain, Palma de Mallorca, July 3–5, 2000, pp. 171–176, DOI: 10.1109/OLT.2000.856633.
 43. Sapozhnikov V. V., Sapozhnikov V. V. *Samoproveryayemye diskretnyye ustroystva* [Self-checking discrete devices]. St. Petersburg: Energoatomizdat Publ., 1992, 224 p. (In Russian)
 44. Sapozhnikov V. V., Sapozhnikov V. V., Efanov D. V. *Kody s summirovaniyem dlya sistem tekhnicheskogo diagnostirovaniya. Tom 1: Klassicheskiye kody Bergera i ikh modifikatsii* [Summation codes for technical diagnostics systems. Volume 1: Classic Berger codes and their modifications]. Moscow: Nauka Publ., 2020, 383 p. (In Russian)
 45. Sapozhnikov V. V., Sapozhnikov V. V., Efanov D. V. *Kody s summirovaniyem dlya sistem tekhnicheskogo diagnostirovaniya. Tom 2: Vzveshennyye kody s summirovaniyem* [Summation codes for technical diagnostics systems. Volume 2: Weighted summation codes]. Moscow: Nauka Publ., 2021, 455 p. (In Russian)
 46. Karibsky V. V., Parkhomenko A. A., Sogomonian E. S., Khalchev V. F. *Osnovy tekhnicheskoy diagnostiki. V 2-kh knigakh. Kn. I. Modeli ob'ektov, metody i algoritmy diagnoza* [Fundamentals of technical diagnostics. In 2 books. Book I. Models of objects, methods and algorithms for diagnosis]. Moscow: Energia Publ., 1976, 464 p. (In Russian)

47. Sapozhnikov V. V., Sapozhnikov V. V. *Osnovy tekhnicheskoy diagnostiki* [Fundamentals of technical diagnostics]. M.: Marshrut, Publ., 2004, 318 p. (In Russian)
48. Lala P. K. *Self-Checking and Fault-Tolerant Digital Design*. San Francisco: Morgan Kaufmann Publishers, 2001, 216 p.
49. Dmitriev A., Saposhnikov V., Saposhnikov V., Goessel M. New Self-Dual Circuits for Error Detection and Testing. *VLSI Design*, 2000, vol. 11, I. 1, pp. 1–21, DOI: 10.1155/2000/84720.
50. Efanov D. V., Pivovarov D. V. Testery samodvoystvennykh i "blizkikh" k nim signalov [Testers of self-dual and "close" to them signals]. *Izvestiya vysshikh uchebnykh zavedeniy. Priborostroyeniye* [News of higher educational institutions. Instrument making], 2024, vol. 67, I. 1, pp. 5–19, DOI: 10.17586/0021-3454-2024-67-1-5-19. (In Russian)
51. Carter W. C., Duke K. A., Schneider P. R. Self-Checking Error Checker for Two-Rail Coded Data. United States Patent Office, filed July 25, 1968. Ser. 747533, patented Jan. 26, N. Y., 1971, 10 p.
52. Efanov D. V., Pivovarov D. V., Cortegoso Vissio N., Kuptsov A. O., Egorov D. E. Method for Testing Combinational Circuits by Multiple Diagnostic Features Using Weight-Based Sum Codes Properties. *Automation*, 2025, vol. 6, I. 1, pp. 1–20, DOI: 10.3390/automation6010006.
53. Saposhnikov V., Saposhnikov V. I. New Code for Fault Detection in Logic Circuits. Proceedings of 4th International Conference on Unconventional Electromechanical and Electrical Systems, St. Petersburg, Russia, June 21–24, 1999, pp. 693–696.
54. Mekhov V. B., Sapozhnikov V. V., Sapozhnikov V. V. Kontrol' kombinatsionnykh skhem na osnove modifitsirovannykh kodov s summirovaniyem [Control of combinational circuits based on modified summation codes]. *Avtomatika i telemekhanika* [Automation and Telemechanics], 2008, No. 8, pp. 153–165. (In Russian)
55. Aksenova G. P. [Necessary and sufficient conditions for constructing fully verifiable modulo 2 convolution circuits]. *Avtomatika i telemekhanika* [Automation and Telemechanics], 1979, I. 9, pp. 126–135. (In Russian)
56. Zakrevsky A. D., Pottosin Yu. V., Cheremisina L. D. *Logicheskiye osnovy proyektirovaniya diskretnykh ustroystv* [Logical Foundations of Designing Discrete Devices]. Moscow: Fizmatlit Publ., 2007, 592 p. (In Russian)
57. Efanov D. V., Elina E. I. Sintez samoproveryayemykh tsifrovyykh ustroystv na osnove logicheskoy korrektsii signalov s primeneniym vzveshennykh kodov Bouza–Lina [Synthesis of Self-Checking Digital Devices Based on Logical Signal Correction Using Weighted Bose–Lin Codes]. *Problemy upravleniya* [Problems of Control], 2024, I. 4, pp. 26–43, DOI: 10.25728/ru.2024.4.3. (In Russian)
58. Graham R. L., Knuth D. E., Patashnik O. *Konkretnaya matematika. Matematicheskiye osnovy informatiki* [Concrete Mathematics. Mathematical Foundations of Computer Science], 2nd ed. Moscow: Williams Publ., 2017, 784 p. (In Russian)
59. Sapozhnikov V. V., Sapozhnikov V. V., Efanov D. V., Dmitriev V. V. Novyye struktury sistem funktsional'nogo kontrolya logicheskikh skhem [New structures of functional control systems of logical circuits]. *Avtomatika i telemekhanika* [Automation and Telemechanics], 2017, I. 2, P. 127–143. (In Russian)
60. Drozd A., Kharchenko V., Antoshchuk S., Sulima J., Drozd M. Checkability of the Digital Components in Safety-Critical Systems: Problems and Solutions. Proceedings of 9th IEEE East-West Design & Test Symposium (EWDTS'2011), Sevastopol, Ukraine, 2011, pp. 411–416, DOI: 10.1109/EWDTS.2011.6116606.
61. Drozd O., Perebeinos I., Martynyuk O., Zashcholkin K., Ivanova O., Drozd M. Hidden Fault Analysis of FPGA Projects for Critical Applications. Proceedings of the IEEE International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET), 25–29 February, 2020, Lviv-Slavsko, Ukraine, p. 142, DOI: 10.1109/TCSET49122.2020.235591.
62. Sapozhnikov V. V. Sintez sistem upravleniya dvizheniyem poyezdov na zheleznodorozhnykh stantsiyakh s isklyucheniyem opasnykh otkazov [Synthesis of train control systems at railway stations with the elimination of dangerous failures]. Moscow: Nauka Publ., 2021, 229 p. (In Russian)