

УДК 681.518.5:004.052.32

Д. В. Пивоваров

Кафедра «Автоматика и телемеханика на железных дорогах»,
Петербургский государственный университет путей сообщения
Императора Александра I

ПОСТРОЕНИЕ СИСТЕМ ФУНКЦИОНАЛЬНОГО КОНТРОЛЯ МНГОВЫХОДНЫХ КОМБИНАЦИОННЫХ СХЕМ МЕТОДОМ ЛОГИЧЕСКОГО ДОПОЛНЕНИЯ ПО РАВНОВЕСНЫМ КОДАМ

В данной статье рассматриваются варианты организации системы функционального контроля для схем с шестью, семью и восьмью выходами по методу логического дополнения по равновесным кодам «1 из 3», «1 из 4» и «2 из 4». Поскольку длина кодовых слов используемых кодов меньше количества выходов схем, их следует делить на группы и каждую группу контролировать отдельно. Проведены эксперименты с контрольными комбинационными схемами с использованием специального программного обеспечения. Использовались схемы с шестью, семью и восьмью выходами. Выходы схем делились на равные группы, каждая группа контролировалась равновесным кодом. В ходе экспериментов были получены структурные избыточности систем функционального контроля, построенных по методу логического дополнения по различным равновесным кодам. Эксперименты показали, что в большинстве случаев: 1) равновесный код «2 из 4» даёт наименьшую структурную избыточность, 2) используемый метод даёт более простые структуры, чем метод дублирования.

система функционального контроля; структурная избыточность; логическое дополнение; равновесный код

Введение

В автоматике широко используются системы функционального контроля для обнаружения ошибок, возникающих в логических устройствах в процессе их работы [1–4]. В процессе разработки таких систем возникает необходимость наделения ее структуры свойством самопроверяемости при наименьшей структурной избыточности.

Классическим подходом, решающим эту задачу, является дублирование [5–8]. В этом случае контролируемая схема дублируется и выходные значения двух блоков сравниваются. При использовании данного метода обеспечивается обнаружение всех одиночных неисправностей, однако сложность конечной структуры возрастает в четыре раза. Поэтому, кроме дублирования, используют другие методы построения систем функционального контроля.

Известны два подхода к построению систем функционального контроля:

- 1) метод вычисления контрольных разрядов [9–13];
- 2) метод логического дополнения [14–24].

При использовании метода вычисления контрольных разрядов вместе с контролируемой схемой $f(x)$ строится дополнительный блок $g(x)$. На выходах данных блоков формируется код с обнаружением ошибок. Далее этот код подаётся на входы компаратора, который производит проверку вектора на наличие ошибок.

В структурах, построенных по методу логического дополнения, контролируемая схема $f(x)$ снабжается блоком дополнительной логики $g(x)$. Далее выходы контролируемой схемы и блока дополнительной логики складываются по модулю два. На выходах элементов «сложение по модулю два» формируется код с обнаружением ошибок, который подаётся на входы тестера.

Общая структура системы функционального контроля, построенная по методу логического дополнения, представлена на **рис. 1**.

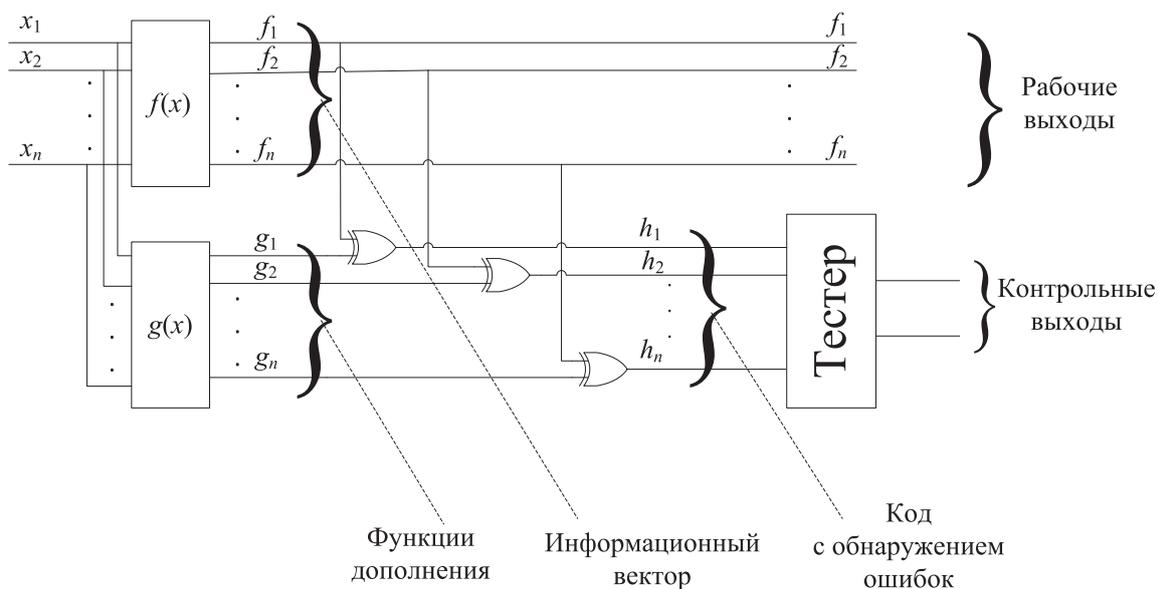


Рис. 1. Общая структура системы функционального контроля, построенной по методу логического дополнения

В структурах, построенных по методу логического дополнения, проще обеспечить свойство самопроверяемости вследствие того, что при использовании одного кода может быть множество реализаций блока контрольной логики. Таким образом, подбором функций дополнения возможно достичь свойства самопроверяемости. По той же причине допустима оптимизация показателей сложности технической реализации системы. Для систем логического дополнения часто используют различные равновесные коды. Наиболее удобны в использовании коды с малой длиной кодовых слов и малым количеством рабочих комбинаций, такие как

- «1 из 3» [21, 23, 25–28];
- «1 из 4» [14, 20, 21, 29–31];
- «1 из 5» [24, 32, 33];
- «2 из 4» [34–38].

Были проведены исследования равновесных кодов «1 из 3» [21, 23, 25]. Приведённые в данных работах варианты реализации блока контрольной логики обеспечивали самопроверяемость тестера, однако не обеспечивали самопроверяемость всех элементов «сложение по модулю два». В работах [26–28] был предложен способ вычисления функций дополнения, которые обеспечивают свойство самопроверяемости структуры и с помощью этого способа были получены два варианта организации системы функционального контроля. В работах [14, 29] были предложены различные варианты функций дополнения выходного вектора до равновесного кода «1 из 4». Использование данных кодов позволяет построить более простую структуру, чем при дублировании, и эти коды обеспечивают самопроверяемость тестера, но не обеспечивают самопроверяемость всех элементов «сложение по модулю два». Полную самопроверяемость структуры обеспечивают способы, предложенные в работах [30, 31], однако они более существенно увеличивают сложность структуры, чем описанные ранее. Применение равновесного кода «1 из 5» описано в работе [24], однако представленный подход, обобщающий исследования профессоров Сапожниковых [15, 16], не обеспечивает полную самопроверяемость структуры (устройство частично проверяемо, не тестируется один элемент сложения по модулю два на одном из четырех наборов – он не формируется в системе). В работах [32, 33] были предложены способы, обеспечивающие свойство самопроверяемости, однако, как и в случае с кодом «1 из 4», по сравнению с кодом «2 из 4» возрастает структурная избыточность.

В работах из приведенного выше небольшого обзора в качестве контролируемых рассматривались схемы, число выходов которых равно длине кодовых слов кода. В данной статье будут рассмотрены возможности контроля схем с числом выходов, большим длин кодовых слов равновесных кодов. Целью данной статьи является анализ структурной избыточности систем функционального контроля многовыходных схем при использовании различных равновесных кодов.

1 Структурные схемы систем функционального контроля комбинационных схем, построенных по методу логического дополнения

На рис. 1 изображена структурная схема системы диагностирования логического устройства $F(x)$, реализующего набор функций f_1, f_2, \dots, f_m , и блок дополнительной логики $G(x)$, реализующий набор функций дополнения $g_1,$

g_2, \dots, g_m , элементы «сложение по модулю два», которые преобразуют набор функций f_1, f_2, \dots, f_m в слова кода с обнаружением ошибок $\langle h_1, h_2, \dots, h_m \rangle$ с помощью функций дополнения и тестер, проверяющий вектор $\langle h_1, h_2, \dots, h_m \rangle$ на принадлежность коду. Если данный вектор не принадлежит выбранному коду, то на выходе тестера формируется сигнал ошибки.

В данном случае количество выходов контролируемой схемы равно длине кодовых слов кода. Для того чтобы построить систему функционального контроля для схем, количество выходов которых больше длины кодовых слов кода, выходы контролируемой схемы следует делить на группы по несколько выходов и каждую группу контролировать отдельно. При этом один и тот же выход может находиться в разных группах выходов.

Для объединения групп контрольных выходов в одну группу используется модуль сжатия парафазных сигналов (*TRC*) [39]. На рис. 2 изображена схема *TRC*.

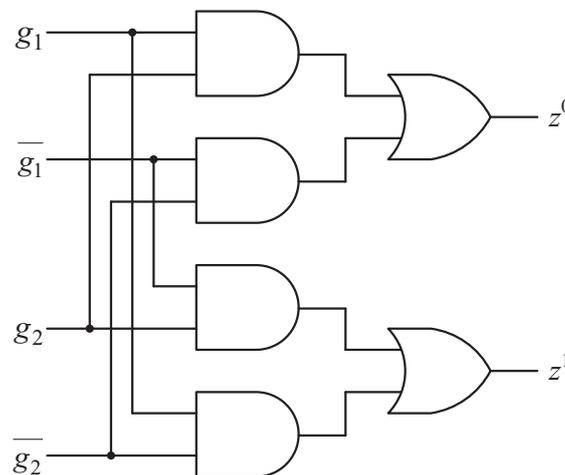


Рис. 2. Структурная схема *TRC*

На рис. 3 показан пример построения системы функционального контроля по методу логического дополнения для схемы с восьмью выходами. В данном примере выходы схемы разбиваются на три группы по три выхода и каждая группа контролируется отдельно по равновесному коду «1 из 3».

В ходе эксперимента анализировались схемы с шестью, семью и восьмью выходами, а для построения систем функционального контроля использовались равновесные коды «1 из 4», «2 из 4» и три варианта дополнения до равновесного кода «1 из 3». Используемые способы логического дополнения описываются формулами

$$\begin{cases} g_1 = 0, \\ g_2 = f_1 f_2 \vee \overline{f_1} \overline{f_2} \overline{f_3}, \\ g_3 = f_1 f_3 \vee f_2 f_3; \end{cases} \quad (1)$$

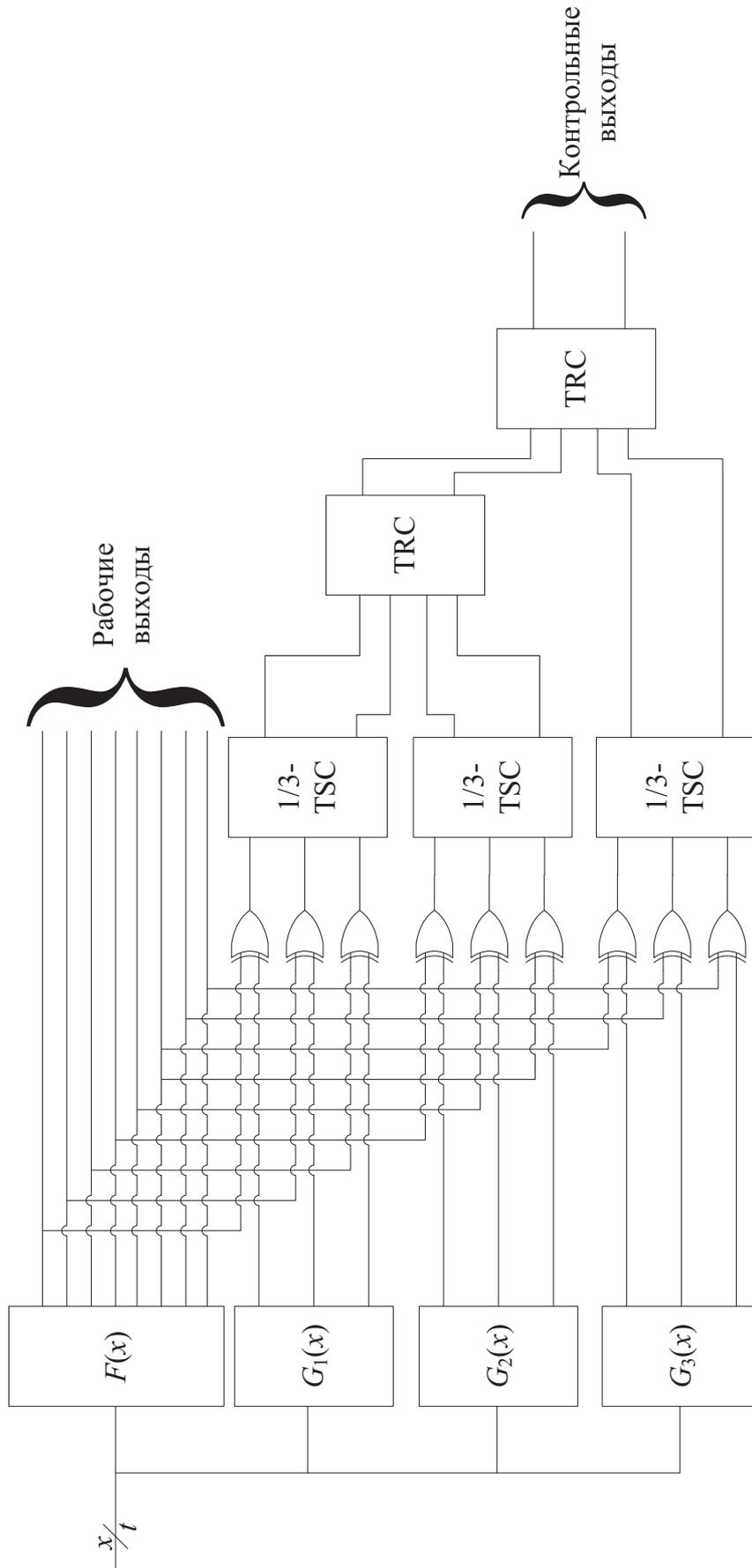


Рис. 3. Построение системы функционального контроля по методу логического дополнения с использованием равновесного кода «1 из 3» для контроля схемы с восьмью выходами

$$\begin{cases} g_1 = 0, \\ g_2 = f_1 f_2 \vee \overline{f_1} f_3, \\ g_3 = f_1 f_3 \vee \overline{f_1} \overline{f_2}; \end{cases} \quad (2)$$

$$\begin{cases} g_1 = 0, \\ g_2 = f_1 f_2 \vee \overline{f_1} \overline{f_3}, \\ g_3 = f_1 f_3 \vee \overline{f_1} \overline{f_2}; \end{cases} \quad (3)$$

$$\begin{cases} g_1 = 0, \\ g_2 = f_1 f_2 \vee f_2 \overline{f_3} f_4 \vee \overline{f_1} f_3 \overline{f_4}, \\ g_3 = f_3 \overline{f_4} \vee f_2 f_3 \vee f_1 f_3 \vee \overline{f_1} \overline{f_2} \overline{f_3} f_4, \\ g_4 = f_1 f_4 \vee f_3 f_4 \vee \overline{f_1} f_2 f_3 \vee \overline{f_1} \overline{f_2} \overline{f_3}; \end{cases} \quad (4)$$

$$\begin{cases} g_1 = 0, \\ g_2 = 0, \\ g_3 = f_1 f_3 \vee \overline{f_1} \overline{f_3}; \\ g_4 = f_2 f_4 \vee \overline{f_2} \overline{f_4}. \end{cases} \quad (5)$$

Стоит отметить, что системы, построенные по равновесным кодам, описанным выше, обладают свойством самопроверяемости.

Чтобы обеспечить самопроверяемость системы функционального контроля, построенной по методу логического дополнения, необходимо обеспечить появление всех слов выбранного равновесного кода на входах тестера хотя бы по одному разу и появление всех возможных комбинаций на входах элементов «сложение по модулю два». Вышеприведенные формулы дают такую возможность. Таким образом, для любой одиночной неисправности как в тестере, так и в любом элементе «сложение по модулю два» во время нормального функционирования системы будет формироваться тест, выявляющий данную неисправность.

В [40] была проанализирована структурная избыточность систем функционального контроля многовыходных схем из базы MCNC¹, построенных по методу логического дополнения. В работе отмечается, что наиболее эффективным при синтезе систем функционального контроля комбинационных схем является применение равновесных кодов с малой длиной кодовых слов и простыми схемами тестеров.

¹ MCNC – Microelectronic Center of North Carolina.

2 Эксперименты с контрольными комбинационными схемами

Для определения сложности конечных систем функционального контроля были проведены эксперименты с контрольными комбинационными схемами MCNC. Использовались различные схемы с шестью, семью и восьмью выходами. С помощью специального программного обеспечения выходы контролируемых схем были разбиты на группы и получены файлы-описания систем функционального контроля каждой группы выходов. Данное программное обеспечение позволяет получать файлы-описания систем функционального контроля в формате *.pla для различных схем, заданных в формате *.pla или *.netblif. Кроме того, можно генерировать неисправности для схем, заданных в формате *.netblif, и анализировать обнаруживающую способность системы. Использовались программный комплекс SIS [41] и библиотека логических элементов stdcell2_2.genlib для получения значений структурной избыточности систем функционального контроля. Данные инструменты вместе позволяют получить различную информацию о схемах по файлам-описаниям этих схем в формате *.pla.

В табл. 1, 2 и 3 показаны значения структурных избыточностей систем функционального контроля для различных контрольных комбинационных схем соответственно для шести-, семи- и восьмивыходных).

Из данных таблиц видно, что в большинстве случаев наиболее простая структура получается при использовании равновесного кода «2 из 4».

Таблица 1. Структурная избыточность систем функционального контроля для схем с шестью выходами

Benchmark		alu2	max512	max1024
		7264	9632	17816
«1 из 3», формула (1)	1-я группа выходов	5600	744	1208
	2-я группа выходов	2856	3672	6856
	Тестер	768		
	Общая сложность	16488	14816	26648
«1 из 3», формула (2)	1-я группа выходов	7816	824	1512
	2-я группа выходов	2832	4376	8576
	Тестер	768		
	Общая сложность	18680	15600	28672
«1 из 3», формула (3)	1-я группа выходов	7440	784	1640
	2-я группа выходов	2288	4176	8504
	Тестер	768		
	Общая сложность	17760	14592	27960

Окончание табл. 1

Benchmark		alu2	max512	max1024
		7264	9632	17816
«1 из 4», формула (4)	1-я группа выходов	6448	1472	2712
	2-я группа выходов	2624	4512	9280
	Тестер	704		
	Общая сложность	17040	16320	30512
«2 из 4», формула (5)	1-я группа выходов	3048	1024	1832
	2-я группа выходов	2664	3184	6072
	Тестер	576		
	Общая сложность	13552	14416	26296

Таблица 2. Структурная избыточность систем функционального контроля для схем с семью выходами

Benchmark		d1	d2	deko der	intb	newapla1	wim
		976	2424	736	22248	736	712
«1 из 3», формула (1)	1-я группа выходов	264	768	160	11928	96	152
	2-я группа выходов	280	1144	248	9344	440	144
	3-я группа выходов	232	968	192	6576	728	224
	Тестер	1056					
	Общая сложность	2808	6360	2392	51152	3056	2288
«1 из 3», формула (2)	1-я группа выходов	104	680	200	14264	200	232
	2-я группа выходов	272	1304	208	14992	416	112
	3-я группа выходов	192	1248	288	9064	720	264
	Тестер	1056					
	Общая сложность	2600	6712	2488	61624	3128	2376
«1 из 3», формула (3)	1-я группа выходов	264	816	160	10656	240	152
	2-я группа выходов	280	1096	248	13400	408	144
	3-я группа выходов	232	1224	192	3840	696	240
	Тестер	1056					
	Общая сложность	2808	6616	1336	51200	2080	2304
«1 из 4», формула (4)	1-я группа выходов	320	1296	160	24960	280	272
	2-я группа выходов	328	2536	232	32592	1016	272
	Тестер	704					
	Общая сложность	2328	6960	1128	80504	2032	1960
«2 из 4», формула (5)	1-я группа выходов	272	1064	368	12552	248	152
	2-я группа выходов	256	992	232	11568	352	304
	Тестер	576					
	Общая сложность	2080	5056	1336	46944	1336	1744

Таблица 3. Структурная избыточность систем функционального контроля для схем с восемью выходами

Benchmark		alu1	alu2	alu3	br1	br2	f51m	mpl4	newbyte	t3	t4
		608	1928	1736	3608	2952	2272	7224	592	1768	1080
«1 из 3», формула (1)	1-я группа выходов	840	1168	1248	1112	704	1688	1232	96	304	704
	2-я группа выходов	800	1104	1320	760	776	752	4200	144	296	1160
	3-я группа выходов	720	1192	1040	968	792	152	544	88	264	192
	Тестер	1056									
	Общая сложность	4024	6448	6400	7504	6280	5920	14256	1976	3688	4192
«1 из 3», формула (2)	1-я группа выходов	968	1680	1648	656	656	2248	1584	200	728	824
	2-я группа выходов	912	1080	1552	1208	928	752	4240	152	416	1400
	3-я группа выходов	608	1168	1016	1088	736	144	600	160	304	240
	Тестер	1056									
	Общая сложность	4152	6912	7008	7616	6328	6472	14704	2160	4272	4600
«1 из 3», формула (3)	1-я группа выходов	968	1512	1664	1120	704	2400	1720	144	656	704
	2-я группа выходов	712	1112	1456	944	904	824	4104	184	408	1240
	3-я группа выходов	608	1120	976	952	736	184	504	136	336	248
	Тестер	1056									
	Общая сложность	3952	6728	5832	7680	5296	6736	13552	2112	3168	4328
«1 из 4», формула (4)	1-я группа выходов	2352	2376	2552	1168	664	4160	2704	192	1064	824
	2-я группа выходов	2056	1224	1160	1224	1208	408	3032	208	528	1040
	Тестер	704									
	Общая сложность	5720	6232	5448	6704	4824	7544	12960	1696	3360	3648
«2 из 4», формула (5)	1-я группа выходов	760	1104	1424	728	560	1424	1960	120	576	976
	2-я группа выходов	648	904	936	888	888	280	1536	128	392	1000
	Тестер	576									
	Общая сложность	2592	4512	4672	5800	4976	4552	11296	1416	3312	3632

Произведено сравнение структурной избыточности данных систем функционального контроля со структурной избыточностью метода дублирования. Результаты этого сравнения приведены в табл. 4. Как видно из данной таблицы, в большинстве случаев предложенный метод даёт меньшую структурную избыточность, чем дублирование.

Таблица 4. Отношения структурной избыточности метода разбиения на группы к структурной избыточности метода дублирования

Benchmark	Формула (1)	Формула (2)	Формула (3)	Формула (4)	Формула (5)
max512	0,729134	0,767717	0,71811	0,80315	0,709449
max1024	0,726341	0,781509	0,762102	0,831662	0,716747
d1	0,873134	0,808458	0,873134	0,723881	0,646766
d2	1,040576	1,098168	1,082461	1,138743	0,827225
dekoeder	0,874269	0,909357	0,488304	0,412281	0,488304
intb	1,117832	1,346678	1,118881	1,759266	1,025874
newapla1	1,116959	1,143275	0,760234	0,74269	0,488304
wim	0,85119	0,883929	0,857143	0,729167	0,64881
alu1	1,497024	1,544643	1,470238	2,127976	0,964286
alu2	1,21021	1,297297	1,262763	1,16967	0,846847
alu3	1,294498	1,417476	1,179612	1,101942	0,944984
br1	0,86372	0,876611	0,883978	0,771639	0,667587
br2	0,85141	0,857918	0,718004	0,654013	0,67462
f51m	0,984043	1,075798	1,119681	1,253989	0,756649
mpl4	0,895477	0,923618	0,851256	0,81407	0,709548
newbyte	0,743976	0,813253	0,795181	0,638554	0,533133
t3	0,736422	0,853035	0,632588	0,670927	0,661342
t4	1,154185	1,26652	1,19163	1,004405	1

Заключение

В данной статье предложен способ организации системы функционального контроля многовыходных схем по методу логического дополнения. Эксперимент показал, что в большинстве случаев наименьшую структурную избыточность даёт равновесный код «2 из 4». Это может быть связано с изначальной простотой данного кода и с тем, что у кода «2 из 4» наименьшая сложность тестера. Видно также, что для схем с шестью выходами в большинстве случаев коды «1 из 3» дают меньшую сложность, чем код «1 из 4», а для схем с семью и восьмью выходами – наоборот, код «1 из 4» даёт меньшую сложность, чем коды «1 из 3». Это объясняется тем, что в случае шестивыходной

схемы при использовании кодов «1 из 3» и «1 из 4» выходы делятся на две группы, в случае же семи- и восьмивыходных схем при использовании кодов «1 из 3» выходы делятся на три группы, а при использовании кода «1 из 4» – на две. Вследствие этого увеличивается сложность тестера и блока $g(x)$. Все равновесные коды в большинстве случаев дают меньшую сложность конечной структуры, чем метод дублирования. Исходя из полученных результатов можно судить о перспективности данного метода построения систем функционального контроля.

Библиографический список

1. Согомоян Е. С. Самопроверяемые устройства и отказоустойчивые системы / Е. С. Согомоян, Е. В. Слабаков. – М. : Радио и связь, 1989. – 208 с.
2. Goessel M. Error Detection Circuits / M. Goessel, S. Graf. – L. : McGraw-Hill, 1994. – 261 p.
3. Nicolaidis M. On-Line Testing for VLSI – A Compendium of Approaches / M. Nicolaidis, Y. Zorian // Journal of Electronic Testing : Theory and Applications. – 1998. – № 12. – Pp. 7–20.
4. Сапожников Вал. В. Применение кодов с суммированием при синтезе систем железнодорожной автоматики и телемеханики на программируемых логических интегральных схемах / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Автоматика на транспорте. – 2015. – Т. 1. – № 1. – С. 84–107.
5. Согомоян Е. С. Отказоустойчивые избыточные структуры / Е. С. Согомоян // Автоматика и телемеханика. – 1986. – № 10. – С. 135–143.
6. Гессель М. Исследование комбинационных самопроверяемых устройств с независимыми и монотонно независимыми выходами / М. Гессель, А. А. Морозов, Вал. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. – 1997. – № 2. – С. 180–193.
7. Sapozhnikov Vl. V. Self-Dual Duplication for Error Detection / Vl. V. Saposhnikov, Val. V. Saposhnikov, A. Dmitriev, M. Goessel // Proceedings of 7th Asian Test Symposium, Singapore, 1998. – Pp. 296–300.
8. Borecký J. Parity Driven Reconfigurable Duplex System / J. Borecký, M. Kohlík, H. Kubátová // Microprocessors and Microsystems. – 2017. – Vol. 52. – Pp. 251–260.
9. Аксёнова Г. П. О функциональном диагностировании дискретных устройств в условиях работы с неточными данными / Г. П. Аксёнова // Проблемы управления. – 2008. – № 5. – С. 62–66.
10. Сапожников Вал. В. Предельные свойства кода с суммированием / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Известия Петербургского университета путей сообщения. – 2010. – № 3. – С. 290–299.
11. Сапожников Вал. В. Взвешенные коды с суммированием для организации контроля логических устройств / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Электронное моделирование. – 2014. – Т. 36. – № 1. – С. 59–80.

12. Ефанов Д. В. Применение модульных кодов с суммированием для построения систем функционального контроля комбинационных логических схем / Д. В. Ефанов, Вал. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. – 2015. – № 10. – С. 152–169.
13. Новые структуры систем функционального контроля логических схем / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов, В. В. Дмитриев // Автоматика и телемеханика. – 2017. – № 2. – С. 127–143.
14. Goessel M. A New Method for Concurrent Checking by Use of a 1-out-of-4 Code / M. Goessel, Vl. Saposhnikov, Val. Saposhnikov, A. Dmitriev // Proceedings of the 6th IEEE International On-line Testing Workshop, 3–5 July 2000, Palma de Mallorca, Spain. – Pp. 147–152.
15. Сапожников Вал. В. Организация функционального контроля комбинационных схем методом логического дополнения / Вал. В. Сапожников, Вл. В. Сапожников, А. В. Дмитриев, А. В. Морозов, М. Гессель // Электронное моделирование. – 2002. – Т. 24. – № 6. – С. 51–66.
16. Гессель М. Логическое дополнение – новый метод контроля комбинационных схем / М. Гессель, А. В. Морозов, Вал. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. – 2003. – № 1. – С. 167–176.
17. Сапожников Вал. В. Контроль комбинационных схем методом логического дополнения / Вал. В. Сапожников, Вл. В. Сапожников, Г. В. Осадчий // Конструирование, сертификация и техническая эксплуатация устройств и систем железнодорожной автоматики и телемеханики : сб. науч. тр. – СПб. : Петербургский гос. ун-т путей сообщения, 2003. – С. 3–8.
18. Осадчий Г. В. Разработка метода логического дополнения для диагностирования и мониторинга устройств железнодорожной автоматики / Г. В. Осадчий // Известия Петербургского университета путей сообщения. – 2004. – № 1. – С. 84–89.
19. Осадчий Г. В. Повышение эффективности использования метода логического дополнения для контроля комбинационных схем / Г. В. Осадчий // Разработка и эксплуатация новых устройств и систем железнодорожной автоматики и телемеханики : сб. науч. тр. – СПб. : Петербургский гос. ун-т путей сообщения, 2004. – С. 32–35.
20. Saposhnikov Val. V. Design of Totally Self-Checking Combinational Circuits by Use of Complementary Circuits / Val. V. Saposhnikov, Vl. V. Saposhnikov, A. Morozov, G. Osadchi, M. Gossel // Proceedings of East-West Design & Test Workshop, Yalta, Ukraine, 2004. – Pp. 83–87.
21. Göessel M. New Methods of Concurrent Checking: Edition 1 / M. Göessel, V. Ocheretny, E. Sogomonyan, D. Marienfeld. – Dordrecht : Springer Science+Business Media B. V., 2008. – 184 p.
22. Sen S. K. A Self-Checking Circuit for Concurrent Checking by 1-out-of-4 code with Design Optimization using Constraint Don't Cares / S. K. Sen // National Conference on Emerging trends and advances in Electrical Engineering and Renewable Energy (NCEEERE 2010), Sikkim Manipal Institute of Technology, Sikkim, held during 22–24 December, 2010.
23. Das D. K. Constraint Don't Cares for Optimizing Designs for Concurrent Checking by 1-out-of-3 Codes / D. K. Das, S. S. Roy, A. Dmitriev, A. Morozov, M. Gössel //

- Proceedings of the 10th International Workshops on Boolean Problems, Freiberg, Germany, September 2012. – Pp. 33–40.
24. Sapozhnikov Val. Combinational Circuit Check by Boolean Complement Method Based on «1-out-of-5» Code / Val. Sapozhnikov, Vl. Sapozhnikov, D. Efanov, A. Bliudov, D. Pivovarov // Proceedings of 15th IEEE East-West Design & Test Symposium (EWDTS'2017), Novi Sad, Serbia, 29 September – 2 October, 2017. – Pp. 89–94.
 25. Saposhnikov Val. V. Concurrent Checking by Use of Complementary Circuits for «1-out-of-3» Codes / Val. V. Saposhnikov, A. Morozov, Vl. V. Saposhnikov, M. Gossel // 5th International Workshop IEEE DDECS 2002, Brno, Czech Republic, 17–19 April, 2002.
 26. Сапожников Вал. В. О синтезе полностью самопроверяемых комбинационных схем / Вал. В. Сапожников, Вл. В. Сапожников // Известия Петербургского университета путей сообщения. – 2006. – № 1. – С. 97–110.
 27. Efanov D. Methods of Organization of Totally Self-Checking Concurrent Error Detection System on the Basis of Constant-Weight «1-out-of-3»-Code / D. Efanov, Val. Sapozhnikov, Vl. Sapozhnikov // Proceedings of 14th IEEE East-West Design & Test Symposium (EWDTS'2016), Yerevan, Armenia, 14–17 October, 2016. – Pp. 117–125.
 28. Сапожников Вал. В. Построение полностью самопроверяемых структур систем функционального контроля с использованием равновесного кода «1 из 3» / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Электронное моделирование. – 2016. – Т. 38. – № 6. – С. 25–43.
 29. Гессель М. Контроль комбинационных схем методом логического дополнения / М. Гессель, А. В. Морозов, Вал. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. – 2005. – № 8. – С. 161–172.
 30. Пивоваров Д. В. Особенности организации полностью самопроверяемых структур на основе равновесного кода «1 из 4» / Д. В. Пивоваров // Материалы юбилейной XV Санкт-Петербургской Международной конференции «Региональная информатика – 2016», Санкт-Петербург, 26–28 октября 2016 г. – СПб. : СПОИСУ, 2016. – С. 307–308.
 31. Сапожников Вал. В. Метод логического дополнения на основе равновесного кода «1 из 4» для построения полностью самопроверяемых структур систем функционального контроля / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов, Д. В. Пивоваров // Электронное моделирование. – 2017. – Т. 39. – № 2. – С. 15–34.
 32. Сапожников Вал. В. Способ построения системы функционального контроля на основе логического дополнения по равновесному коду «1 из 5» / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов, Д. В. Пивоваров // Радиоэлектроника и информатика. – 2017. – № 3. – С. 28–35.
 33. Сапожников Вал. В. Применение равновесного кода «1 из 5» для организации контроля комбинационных схем / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов, Д. В. Пивоваров // Известия Петербургского университета путей сообщения. – 2017. – Т. 14. – № 2. – С. 307–319.
 34. Ефанов Д. В. Применение равновесного кода «2 из 4» при организации систем функционального контроля / Д. В. Ефанов // Известия Петербургского университета путей сообщения. – 2016. – Т. 13. – № 2. – С. 269–278.

35. Сапожников Вал. В. Метод функционального контроля комбинационных логических устройств на основе кода «2 из 4» / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Известия вузов. Приборостроение. – 2016. – Т. 59. – № 7. – С. 524–533.
36. Sapozhnikov Val. Concurrent Error Detection of Combinational Circuits by the Method of Boolean Complement on the Base of «2-out-of-4» Code / Val. Sapozhnikov, Vl. Sapozhnikov, D. Efanov // Proceedings of 14th IEEE East-West Design & Test Symposium (EWDTS'2016), Yerevan, Armenia, 14–17 October, 2016. – Pp. 126–133.
37. Сапожников Вал. В. Построение самопроверяемых структур систем функционального контроля на основе равновесного кода «2 из 4» / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Проблемы управления. – 2017. – № 1. – С. 57–64.
38. Сапожников Вал. В. Способ построения полностью самопроверяемой системы функционального контроля на основе равновесного кода «2 из 4» / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Информатика и системы управления. – 2017. – № 2. – С. 44–56.
39. Сапожников Вал. В. Организация систем функционального контроля с обеспечением полной самопроверяемости структуры на основе модулей сжатия парафазных сигналов / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Известия вузов. Приборостроение. – 2017. – Т. 60. – № 5. – С. 404–411.
40. Сапожников Вал. В. Синтез систем функционального контроля многовыходных комбинационных схем на основе метода логического дополнения / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов, Д. В. Пивоваров // Вестник Томского государственного университета. Управление, вычислительная техника и информатика. – 2017. – № 4. – С. 68–80.
41. SIS : A System for Sequential Circuit Synthesis / E. M. Sentovich, K. J. Singh, L. Lavagno, C. Moon, R. Murgai, A. Saldanha, H. Savoj, P. R. Stephan, R. K. Brayton, A. Sangiovanni-Vincentelli // Electronics Research Laboratory, Department of Electrical Engineering and Computer Science, University of California, Berkeley, 4 May 1992. – 45 p.

Dmitry V. Pivovarov

*«Automation and remote control on railways» department
Emperor Alexander I St. Petersburg State Transport University*

Formation of concurrent error detection systems in multiple-output combinational circuits using the Boolean complement method based on constant-weight codes

In this article variants of organization of concurrent error detection systems for circuits with six, seven and eight outputs using the Boolean complement me-

thod based on «1-out-of-3», «1-out-of-4» and «2-out-of-4» constant-weight codes are considered. Because the length of used codes is less than the number of circuit outputs, they should be divided into groups and each group should be monitored separately. Experiments with MCNC control combinational circuits were carried out using special software. Circuits with six, seven and eight outputs were used. The outputs of circuits were divided into equal groups, each group being monitored by constant-weight code. During the experiments structural redundancies of concurrent error detection systems, constructed using the Boolean complement method based on different constant-weight codes, were obtained. These experiments indicated that «2-out-of-4» constant-weight code provides with the smallest structural redundancy in most cases. Also experiments indicated that the applied method provides with simpler structures than the method of duplication in most cases.

concurrent error detection system; structural redundancy; Boolean complement; constant-weight code

References

1. Sogomonyan E. S., Slabakov E. V. (1989). Self-checking devices and fault-tolerant systems [Samoproveryaemye ustrojstva i otkazoustojchivye sistemy]. Moscow, Radio and Communication [Radio i svyaz']. – 208 p.
2. Goessel M., Graf S. (1994). Error Detection Circuits. London, McGraw-Hill. – 261 p.
3. Nicolaidis M., Zorian Y. (1998). On-Line Testing for VLSI – A Compendium of Approaches. Journal of Electronic Testing: Theory and Applications, vol. 12. – Pp. 7–20.
4. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2015). Application of Sum Codes for Synthesis of Railway Automation and Remote Control at Programmable Logic Integrated Circuits [Primenenie kodov s summirovaniem pri sinteze sistem zheleznodorozhnoj avtomatiki i telemekhaniki na programmiruemyh logicheskikh integral'nyh skhemah]. Automation and Remote Control [Avtomatika na transporte], vol. 1, issue 1. – Pp. 84–107.
5. Sogomonyan E. S. (1986). Fault-tolerant redundant structures [Otkazoustojchivye izbytochnye struktury]. Automation and Remote Control [Avtomatika i telemekhanika], issue 10. – Pp. 135–143.
6. Gessel' M., Morozov A. A., Sapozhnikov Val. V., Sapozhnikov Vl. V. (1997). Investigation of Combination Self-Testing Devices Having Independent and Unidirectional Independent Outputs [Issledovanie kombinacionnyh samoproveryaemyh ustrojstv s nezavisimymi i monotonno nezavisimymi vyhodami]. Automation and Remote Control [Avtomatika i telemekhanika], issue 2. – Pp. 180–193.
7. Saposhnikov Vl. V., Saposhnikov Val. V., Dmitriev A., Goessel M. (1998). Self-Dual Duplication for Error Detection. Proceedings of 7th Asian Test Symposium, Singapore. – Pp. 296–300.

8. Borecký J., Kohlík M., Kubátová H. (2017). Parity Driven Reconfigurable Duplex System. *Microprocessors and Microsystems*, vol. 52. – Pp. 251–260.
9. Aksjonova G. P. (2008). On functional diagnosis of discrete devices under imperfect data processing conditions [O funkcional'nom diagnostirovanii diskretnyh ustrojstv v usloviyah raboty s netochnymi dannymi]. *Control Sciences [Problemy upravleniya]*, issue 5. – Pp. 62–66.
10. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2010). Limit properties of codes with summation [Predel'nye svoystva koda s summirovaniem]. *Proceedings of Petersburg Transport University [Izvestiya Peterburgskogo universiteta putej soobshcheniya]*, issue 3. – Pp. 290–299.
11. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2014). Weight-based codes for organization of testing logic devices [Vzveshennye kody s summirovaniem dlya organizatsii kontrolya logicheskikh ustrojstv]. *Electronic Modeling [Ehlektronnoe modelirovanie]*, vol. 36, issue 1. – Pp. 59–80.
12. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2015). Application of Sum Codes for Synthesis of Railway Automation and Remote Control at Programmable Logic Integrated Circuits [Primenenie kodov s summirovaniem pri sinteze sistem zheleznodorozhnoj avtomatiki i telemekhaniki na programmiruemykh logicheskikh integral'nykh skhemah]. *Automation on Transport [Avtomatika na transporte]*, vol. 1, issue 1. – Pp. 84–107.
13. Sapozhnikov Val., Sapozhnikov Vl., Efanov D., Dmitriev V. V. (2017). New structures of the concurrent error detection systems for logic circuits [Novye struktury sistem funktsional'nogo kontrolya logicheskikh skhem]. *Electronic Modeling [Ehlektronnoe modelirovanie]*, issue 2. – Pp. 127–143.
14. Goessel M., Saposhnikov Vl., Saposhnikov Val., Dmitriev A. (2000). A New Method for Concurrent Checking by Use of a 1-out-of-4 Code. *Proceedings of the 6th IEEE International On-line Testing Workshop, 3–5 July, Palma de Mallorca, Spain.* – Pp. 147–152.
15. Sapozhnikov Val. V., Sapozhnikov Vl. V., Dmitriev A. V., Morozov A. V., Gessel' M. (2002). Organization of functional checking of combinational circuits by the logic complement method [Organizatsiya funktsional'nogo kontrolya kombinatsionnykh skhem metodom logicheskogo dopolneniya]. *Electronic Modeling [Ehlektronnoe modelirovanie]*, vol. 24, issue 6. – Pp. 51–66.
16. Goessel M., Morozov A. V., Saposhnikov Vl., Saposhnikov Val. (2003). Logic complement, a new method of checking the combinational circuits [Logicheskoe dopolnenie – novyj metod kontrolya kombinatsionnykh skhem]. *Automation and Remote Control [Avtomatika i telemekhanika]*, issue 1. – Pp. 167–176.
17. Sapozhnikov Val. V., Sapozhnikov Vl. V., Osadchij G. V. (2003). Combinational circuits checking by the method of Boolean complement [Kontrol' kombinatsionnykh skhem metodom logicheskogo dopolneniya]. *Design, certification and technical operation of devices and systems of railway automation and remote control: Proceedings, St. Petersburg, PSTU [Konstruirovaniye, sertifikatsiya i tekhnicheskaya ehkspluatatsiya ustrojstv i sistem zheleznodorozhnoj avtomatiki i telemekhaniki. Sbornik nauchnykh trudov. St. Petersburg, PGUPS].* – Pp. 3–8.

18. Osadchij G.V. (2004). Development of a Boolean complement method for diagnosing and monitoring railway automation devices [Razrabotka metoda logicheskogo dopolneniya dlya diagnostirovaniya i monitoringa ustrojstv zheleznodorozhnoj avtomatiki]. Proceedings of Petersburg Transport University [Izvestiya Peterburgskogo universiteta putej soobshcheniya], issue 1. – Pp. 84–89.
19. Osadchij G.V. (2004). Increase the efficiency of the use of the method of logical addition for the control of combinational circuits [Povyshenie ehffektivnosti ispol'zovaniya metoda logicheskogo dopolneniya dlya kontrolya kombinacionnyh skhem]. Development and operation of new devices and systems of railway automation and remote control: Proceedings, St. Petersburg, PSTU [Razrabotka i ehkspluatatsiya novyh ustrojstv i sistem zheleznodorozhnoj avtomatiki i telemekhaniki Sbornik nauchnyh trudov. St. Petersburg, PGUPS]. – Pp. 32–35.
20. Saposhnikov Val. V., Saposhnikov Vl. V., Morozov A., Osadtchi G., Gossel M. (2004). Design of Totally Self-Checking Combinational Circuits by Use of Complementary Circuits. Proceedings of East-West Design & Test Workshop, Yalta, Ukraine. – Pp. 83–87.
21. Gössel M., Ocheretny V., Sogomonyan E., Marienfeld D. (2008). New Methods of Concurrent Checking: Edition 1. Dordrecht, Springer Science+Business Media B. V. – 184 p.
22. Sen S. K. (2010). A Self-Checking Circuit for Concurrent Checking by 1-out-of-4 code with Design Optimization using Constraint Don't Cares. National Conference on Emerging trends and advances in Electrical Engineering and Renewable Energy (NCEEERE 2010), Sikkim Manipal Institute of Technology, Sikkim, held during 22–24 December.
23. Das D. K., Roy S. S., Dmitiriev A., Morozov A., Gössel M. (2012). Constraint Don't Cares for Optimizing Designs for Concurrent Checking by 1-out-of-3 Codes. Proceedings of the 10th International Workshops on Boolean Problems, Freiberg, Germany, September. – Pp. 33–40.
24. Sapozhnikov Val., Sapozhnikov Vl., Efanov D., Bliudov A., Pivovarov D. (2017). Combinational Circuit Check by Boolean Complement Method Based on «1-out-of-5» Code. Proceedings of 15th IEEE East-West Design & Test Symposium (EWDTS'2017), Novi Sad, Serbia, September 29 – October 2. – Pp. 89–94.
25. Saposhnikov Val. V., Morozov A., Saposhnikov Vl. V., Goessel M. (2002). Concurrent Checking by Use of Complementary Circuits for «1-out-of-3» Codes. 5th International Workshop IEEE DDECS 2002, Brno, Czech Republic, April 17–19.
26. Sapozhnikov Val. V., Sapozhnikov Vl. V. (2006). On totally self-checking combinational circuits synthesis [O sinteze polnost'yu samoproveryaemyh kombinacionnyh skhem]. Proceedings of Petersburg Transport University [Izvestiya Peterburgskogo universiteta putej soobshcheniya], issue 1. – Pp. 97–110.
27. Efanov D., Sapozhnikov Val., Sapozhnikov Vl. (2016). Methods of Organization of Totally Self-Checking Concurrent Error Detection System on the Basis of Constant-Weight «1-out-of-3»-Code. Proceedings of 14th IEEE East-West Design & Test Symposium (EWDTS'2016), Yerevan, Armenia, October 14–17. – Pp. 117–125.
28. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2016). Formation of Totally Selfchecking Structures of Concurrent Error Detection Systems with the Use of Con-

- stant-weight Code «1-out-of-3» [Postroenie polnost'yu samoproveryaemyh struktur sistem funkcional'nogo kontrolya s ispol'zovaniem ravnovesnogo koda «1 iz 3»]. Electronic modeling [Ehlektronnoe modelirovanie], vol. 38, issue 6. – Pp. 25–43.
29. Goessel M., Morozov A. V., Sapozhnikov Val. V., Sapozhnikov Vl. V. (2005). Checking combinational circuits by the method of logic complement [Kontrol' kombinatsionnykh skhem metodom logicheskogo dopolneniya]. Automation and Remote Control [Avtomatika i telemekhanika], issue 8. – Pp. 161–172.
 30. Pivovarov D. V. (2016). Features of the organization of totally self-checking structures on the basis of the «1-out-of-4» constant-weight code [Osobennosti organizatsii polnost'yu samoproveryaemyh struktur na osnove ravnovesnogo koda «1 iz 4»]. Materials of the Jubilee XV St. Petersburg International Conference «Regional Informatics – 2016», St. Petersburg, October 26–28 [Materialy Yubilejnoj XV Sankt-Peterburgskoj mezhdunarodnoj konferencii «Regional'naya informatika – 2016», St. Petersburg, 26–28 Oktyabrya]. SPOISU, St. Petersburg [SPOISU, SPb]. – Pp. 307–308.
 31. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V., Pivovarov D. V. (2017). Boolean complement method based on constant-weight code «1-out-of-4» for formation of totally self-checking concurrent error detection systems [Metod logicheskogo dopolneniya na osnove ravnovesnogo koda «1 iz 4» dlya postroeniya polnost'yu samoproveryaemyh struktur sistem funkcional'nogo kontrolya]. Electronic Modeling [Ehlektronnoe modelirovanie], vol. 39, issue 2. – Pp. 15–34.
 32. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V., Pivovarov D. V. (2017). Way of formation of concurrent error detection system based on Boolean complement with «1-out-of-5» code [Sposob postroeniya sistemy funkcional'nogo kontrolya na osnove logicheskogo dopolneniya po ravnovesnomu kodu «1 iz 5»]. Radioelectronics and Informatics [Radioehlektronika i informatika], issue 3. – Pp. 28–35.
 33. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V., Pivovarov D. V. (2017). Application of constant-weight code «1-out-of-5» for the organization of combinational circuits check [Primenenie ravnovesnogo koda «1 iz 5» dlya organizatsii kontrolya kombinatsionnykh skhem]. Proceedings of Petersburg Transport University [Izvestiya Peterburgskogo universiteta putej soobshcheniya], vol. 14, issue 2. – Pp. 307–319.
 34. Efanov D. V. (2016). Application of the 2-Out-Of-4 Constant-Weight Code in Organising Concurrent Error Detection Systems [Primenenie ravnovesnogo koda «2 iz 4» pri organizatsii sistem funkcional'nogo kontrolya]. Proceedings of Petersburg Transport University [Izvestiya Peterburgskogo universiteta putej soobshcheniya], issue 2. – Pp. 269–278.
 35. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2016). Method of Operation Control Over Combinatory Logic Device Based on 2-Out-Of-4 Code [Metod funkcional'nogo kontrolya kombinatsionnykh logicheskikh ustrojstv na osnove koda «2 iz 4»]. Journal of Instrument Engineering [Izvestiya vuzov. Priborostroenie], vol. 59, issue 7. – Pp. 524–533.
 36. Sapozhnikov Val., Sapozhnikov Vl., Efanov D. (2016). Concurrent Error Detection of Combinational Circuits by the Method of Boolean Complement on the Base of «2-out-of-4» Code. Proceedings of 14th IEEE East-West Design & Test Symposium (EWDTS'2016), Yerevan, Armenia, October 14–17. – Pp. 126–133.

37. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2017). Design of Self-Checking Concurrent Error Detection Systems Based on «2-Out-Of-4» Constant-Weight Code [Postroenie samoproveryaemyh struktur sistem funkcional'nogo kontrolya na osnove ravnovesnogo koda «2 iz 4»]. Problems of Control [Problemy upravleniya], issue 1. – Pp. 57–64.
38. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2017). The way of formation of totally self-checking concurrent error detection system based on «2-out-of-4» code [Sposob postroeniya polnost'yu samoproveryaemoj sistemy funkcional'nogo kontrolya na osnove ravnovesnogo koda «2 iz 4»]. Information science and control systems [Informatika i sistemy upravleniya], issue 2. – Pp. 44–56.
39. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2017). Organization of Functional Control Systems with Totally Self-Checking Structure Based on Paraphase Signals Compression Modules [Organizaciya sistem funkcional'nogo kontrolya s obespecheniem polnoj samoproveryaemosti struktury na osnove modulej szhatiya parafaznyh signalov]. Journal of Instrument Engineering [Izvestiya vuzov. Priborostroenie], vol. 60, issue 5. – Pp. 404–411.
40. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V., Pivovarov D. V. (2017). Synthesis of concurrent error detection systems of multioutput combinational circuits based on Boolean complement method [Sintez sistem funktsionalnogo kontrolya mnogovyhodnyh kombinatsionnyh skhem na osnove metoda logicheskogo dopolneniya]. Tomsk State University Journal of Control and Computer Science [Vestnik tomskogo gosudarstvennogo universiteta upravlenie vychislitel'naya tekhnika i informatika], vol. 4. – Pp. 68–80.
41. Sentovich E. M., Singh K. J., Lavagno L., Moon C., Murgai R., Saldanha A., Savoj H., Stephan P. R., Brayton R. K., Sangiovanni-Vincentelli A. SIS: A System for Sequential Circuit Synthesis. Electronics Research Laboratory, Department of Electrical Engineering and Computer Science, University of California, Berkeley, 4 May. – 45 p.

*Статья представлена к публикации членом редколлегии Вл. В. Сапожниковым
Поступила в редакцию 20.10.2017, принята к публикации 17.11.2017*

*ПИВОВАРОВ Дмитрий Вячеславович – ассистент, аспирант кафедры «Автоматика и телемеханика на железных дорогах» Петербургского государственного университета путей сообщения Императора Александра I.
e-mail: pivovarov.d.v.spb@gmail.com*

© Пивоваров Д. В., 2018