

ИССЛЕДОВАНИЕ ДВУХМОДУЛЬНЫХ ВЗВЕШЕННЫХ КОДОВ С СУММИРОВАНИЕМ С ПРОИЗВОЛЬНЫМИ РАЗБИЕНИЯМИ МНОЖЕСТВА ИНФОРМАЦИОННЫХ СИМВОЛОВ

ЕФАНОВ Дмитрий Викторович, д-р техн. наук, профессор, член Института инженеров электротехники и электроники, действительный член Международной академии транспорта, заместитель генерального директора по научно-исследовательской работе¹, профессор^{2,3,4}; e-mail: TrES-4b@yandex.ru

ТИМОШЕНКОВ Максим Викторович, магистрант²; e-mail: timych180@gmail.com

СИВАЧЕНКО Леонид Александрович, д-р техн. наук, профессор, академик Белорусской инженерной академии, профессор⁵; e-mail: 228011@mail.ru

ЛЕСКОВЕЦ Игорь Вадимович, канд. техн. наук, доцент, зав. кафедрой⁵; e-mail: le@bru.by

¹ООО «НИПИ «ТрансСтройбезопасность», Санкт-Петербург

²Санкт-Петербургский политехнический университет Петра Великого, Высшая школа транспорта, Институт машиностроения, материалов и транспорта, Санкт-Петербург

³Российский университет транспорта (МИИТ), кафедра «Автоматика, телемеханика и связь на железнодорожном транспорте», Москва

⁴Ташкентский государственный транспортный университет, кафедра «Автоматика и телемеханика», Ташкент

⁵Белорусско-Российский университет, кафедра «Транспортные и технологические машины», Могилев

Предложен способ построения двухмодульных кодов с суммированием, пригодных для решения задач синтеза самопроверяемых цифровых вычислительных устройств и систем, а также технических средств их диагностирования. При построении кода множество информационных символов разбивается на два подмножества и образуются отдельные векторы, для которых осуществляется подсчет суммарного веса по заранее установленному модулю. Предварительно в каждом из выделенных векторов осуществляется взвешивание одного из информационных символов весовым коэффициентом из натурального ряда. Получаемые при различных значениях весовых коэффициентов и модулей определения суммарного веса коды образуют отдельное семейство равномерных двоичных кодов с фиксированным числом проверочных символов. В статье приведен пример построения кода с суммированием в кольце вычетов по модулю $M = 4$. Использование этого модуля дает возможность построения двухмодульного кода с $k = 4$ проверочными символами для любого значения числа информационных символов m . С увеличением значения m будет существенно изменяться соотношение между числом информационных и проверочных символов, а сам строящийся код будет иметь низкую избыточность. Это важно при использовании рассматриваемого класса кодов при построении цифровых устройств. Установлены ранее неизвестные свойства рассматриваемого класса кодов с суммированием, учет которых целесообразен при решении задач синтеза и технической диагностики цифровых устройств.

Ключевые слова: контролепригодные системы; самопроверяемые системы; код с суммированием; код Бергера; взвешенный код с суммированием; обнаружение ошибок в информационных векторах; необнаруживаемая ошибка; обнаружение монотонных ошибок; свойства кода.

DOI: 10.20295/2412-9186-2023-9-04-377-389

▼ Введение

Компоненты управляющих систем должны быть самопроверяемыми, для чего следуют определенным принципам их реализации, в том числе используют методы теории информации и кодирования. При этом применяются как коды, ориентированные на коррекцию ошибок, так и коды, ориентированные исключительно на их обнаружение. Одними из таких кодов являются взвешенные коды с суммированием.

Взвешенные коды с суммированием принадлежат к классу блоковых разделимых несисте-

матических кодов и ориентированы на обнаружение ошибок в информационных символах. Их можно использовать как при обработке и передаче информации, так и при решении задач технической диагностики и синтеза контролепригодных цифровых вычислительных систем [1].

Операция взвешивания информационных символов заключается в приписывании им на этапе построения кода весовых коэффициентов w_i , $i = 1, m$, $w_i \in \mathbb{N}$.

В ставшей классической работе Дж. Бергера [2] помимо всем известного под его именем кода (кода Бергера) предложено строить и взвешенные коды с суммированием. Информационным символам приписываются весовые коэффициенты из следующего ряда: $[w] = [3, 5, 6, 7, 9, \dots]$. Это натуральный ряд, за исключением чисел вида $2^j, j \in \mathbb{N}_0$. Представленный Дж. Бергером взвешенный код с суммированием обнаруживает любые одно- и двукратные искажения в информационных символах, а также все однонаправленные (монотонные) искажения, что позволяет использовать его как при передаче данных по асимметричным каналам связи [3], так и при синтезе самопроверяемых цифровых вычислительных систем [4]. В своей следующей работе [5] Дж. Бергер предложил приписывать группе подряд идущих информационных символов весовые коэффициенты из ряда $2^j, j \in \mathbb{N}_0$. Этот подход позволяет обнаруживать пачки ошибок из отдельной группы подряд идущих символов в информационном векторе. Взвешенные коды Бергера не задумывались автором как коды для построения надежных цифровых систем. Они обладают высокой избыточностью, что при их использовании в процессе синтеза цифровых устройств приводит к существенному увеличению показателей структурной избыточности [6].

Сокращение избыточности взвешенного кода с суммированием возможно за счет двух подходов при его построении.

Первый подход состоит в выборе значений весовых коэффициентов и их определенном ограничении [7]. К примеру, для реальных цифровых устройств как раз возможен подбор значений весовых коэффициентов на этапе синтеза технических средств диагностирования. В работах [8, 9] исследованы взвешенные коды с суммированием с произвольными весовыми коэффициентами, избыточность которых равна избыточности классических кодов Бергера [2]. Такие коды обладают свойством обнаружения любых монотонных ошибок в информационных векторах, а также обнаруживают большее количество немонотонных ошибок в информационных символах, чем классические коды Бергера. Это позволяет достаточно «гибко» и широко применять их

при построении высоконадежных цифровых вычислительных систем со свойствами обнаружения неисправностей и ошибок в вычислениях.

Второй подход при построении взвешенного кода связан с суммированием значений весовых коэффициентов в кольце вычетов по заранее устанавливаемому модулю M [10]. Это дает возможность ограничения числа проверочных символов взвешенного кода величиной $k = \lceil \log_2 M \rceil$. Следует отметить, что принципы модулярной арифметики достаточно широко используются при синтезе устройств автоматики и вычислительной техники [11–22].

В [23], к примеру, изучены взвешенные коды с суммированием со значением модуля $M = 2^{\lceil \log_2(m+1) \rceil}$, где m — число информационных символов. Выбор данного модуля обусловлен тем, что это как раз модуль, дающий код с избыточностью классического кода Бергера (этот код наиболее известен и наиболее часто упоминается при решении задач синтеза цифровых вычислительных устройств). Уменьшение значения модуля относительно величины $M = 2^{\lceil \log_2(m+1) \rceil}$ приводит к наложению ограничений на значения весовых коэффициентов для получения кода, обнаруживающего любые однократные ошибки в информационных символах [24]. Это связано с тем, что значение любого символа при его весе $w_i = jM, j \in \mathbb{N}$ не будет проверяться в контрольном векторе строящегося кода, так как $w_i \pmod{M} = jM \pmod{M} = 0$, и значение i -го информационного символа не будет влиять на

конечное суммарное значение $W = \sum_{i=1}^m w_i x_i$, где

x_i — значение i -го информационного символа. Необходимо также отметить, что взвешенные коды, строящиеся с применением принципов модулярной арифметики, не обнаруживают некоторую долю монотонных ошибок, что накладывает ограничения на их применение при решении рассматриваемых задач диагностики и синтеза цифровых устройств. Известные подходы [25–29], связанные с синтезом устройств, на выходах которых возможны только монотонные проявления неисправностей, выделением специальных групп выходов, преобразованием

структур устройств в устройства с выходами, на которых возможны только монотонные ошибки, в данном случае неприменимы.

Второй подход представляет интерес, так как связан с построением кодов с фиксированным вне зависимости от числа m числом проверочных символов. Для наделения взвешенных кодов с суммированием свойством помехозащищенности (обнаружения любых однократных искажений) используются различные модификации [30, 31]. Как показано в [32], все они сводятся к тому, что подмножество символов, включая символы, значения весовых коэффициентов которых кратны значению модуля, контролируются дополнительно с выделением для этого проверочных символов. Таким образом, для построения помехозащищенного модульного взвешенного кода в общем случае требуется выделить два и более подмножеств символов среди полного множества проверочных символов. Наиболее простым вариантом является построение кода с двумя подмножествами символов контрольного вектора, предназначенных для проверки значений символов из двух подмножеств информационных символов. Такие модифицированные взвешенные коды обозначены как *двухмодульные взвешенные коды с суммированием*. В [33] данные коды изучены на случай суммирования значений весовых коэффициентов символов каждого из подмножества информационных символов в кольце вычетов по модулю $M = 4$ при взвешивании весовым коэффициентом $w_i > 1, i \in \mathbb{N}$, только одного из символов в каждом подмножестве информационных символов. При этом подмножества разбиваются ровно наполовину при четном значении m и с разницей в один символ — при нечетном значении m .

Расширим множество способов построения двухмодульных взвешенных кодов с суммированием, разбивая при построении информационные символы на два подмножества произвольным образом, но без пересечений.

1. Принципы построения двухмодульных взвешенных кодов с суммированием

В монографии [21, 22] рассмотрены характеристики основных кодов с суммированием, пригодных для синтеза цифровых

вычислительных устройств и систем. Там же рассмотрены принципы построения двухмодульных невзвешенных и взвешенных кодов. Приведем здесь обобщенный алгоритм их построения.

Двухмодульный взвешенный код с суммированием строится следующим образом:

1. Множество D информационных символов разбивается на два подмножества D_1 и D_2 таких, что:

$$D_1 \cup D_2 = D. \quad (1)$$

2. Символы из множества D_1 объединяются и размещаются в установленном порядке в информационном подвекторе $\langle D_1 \rangle$ длиной m_1 . Аналогично получают информационный подвектор $\langle D_2 \rangle$ с длиной m_2 .

3. Формируются последовательности весовых коэффициентов $[w^1]$ и $[w^2]$, приписываемые информационным символам из подвекторов $\langle D_1 \rangle$ и $\langle D_2 \rangle$.

4. Устанавливаются модули $M_1 \in \{2, 3, \dots, W_{\max_1} + 1\}$ и $M_2 \in \{2, 3, \dots, W_{\max_2} + 1\}$, по которым подсчитываются суммарные веса информационных подвекторов $\langle D_1 \rangle$ и $\langle D_2 \rangle$, где W_{\max_1} и W_{\max_2} — суммы всех весовых коэффициентов из последовательностей $[w^1]$ и $[w^2]$ соответственно.

5. Определяются наименьшие неотрицательные вычеты сумм весовых коэффициентов единичных информационных символов в подвекторах $\langle D_1 \rangle$ и $\langle D_2 \rangle$ — числа $W_1(\text{mod } M_1)$ и $W_2(\text{mod } M_2)$.

6. Значения $W_1(\text{mod } M_1)$ и $W_2(\text{mod } M_2)$ представляются в двоичном виде и записываются в $k_1 = \lceil \log_2 M_1 \rceil$ младших и в $k_2 = \lceil \log_2 M_2 \rceil$ старших проверочных символах соответственно.

Введем обозначение двухмодульных кодов с суммированием — $TMW(m, k)$ -коды, где $m = m_1 + m_2$ и $k = k_1 + k_2$ — число информационных и проверочных символов соответственно. При этом отдельно будем оговаривать такие параметры кода, как состав подвекторов $\langle D_1 \rangle$ и $\langle D_2 \rangle$ (числа m_1/m_2), установленные весовые коэффициенты $[w^1]$ и $[w^2]$ и значения модулей M_1 и M_2 .

Выполнение условия (1) необходимо для построения помехозащищенного кода. Если

условие (1) не соблюдается, то какой-то из символов не будет контролироваться. Отметим также, что для получения кода с обнаружением любых однократных ошибок в информационных векторах требуется исключить при взвешивании символов весовые коэффициенты, кратные значениям модулей M_1 и M_2 в каждом из подвекторов $\langle D_1 \rangle$ и $\langle D_2 \rangle$ [22, 24].

Рассмотрим далее только такие $TMW(m, k)$ -коды, для которых выполняется еще одно условие:

$$D_1 \cap D_2 = \emptyset. \quad (2)$$

$TMW(m, k)$ -код, при построении которого учтено условие (2), будет иметь только единжды встречающиеся информационные символы в каждом из подвекторов (не будет общих информационных символов в различных информационных подвекторах).

Приведем пример построения двухмодульного взвешенного кода с суммированием со следующими параметрами: $m = 12$, $M_1 = M_2 = 4$, $m_1/m_2 = 7/5$, $[w^1] = [1, 2, 2, 3, 1, 2, 1]$, $[w^2] = [1, 1, 1, 2, 3]$, порядок следования векторов $\langle D_1 \rangle$ и $\langle D_2 \rangle$ — первый из них — начиная с младшего символа. Получим значения проверочных символов для следующего информационного вектора $\langle f_{12} f_{11} \dots f_2 f_1 \rangle = \langle 101110110101 \rangle$. Выделим подвекторы $\langle D_1 \rangle$ и $\langle D_2 \rangle$: $\langle D_1 \rangle = \langle 0110101 \rangle$, $\langle D_2 \rangle = \langle 10111 \rangle$. Подсчитаем суммарные весовые коэффициенты подвекторов: $W_1 = 0 \cdot 1 + 1 \cdot 2 + 1 \cdot 2 + 0 \cdot 3 + 1 \cdot 1 + 0 \cdot 2 + 1 \cdot 1 = 6$, $W_2 = 1 \cdot 1 + 0 \cdot 1 + 1 \cdot 1 + 1 \cdot 2 + 1 \cdot 3 = 7$. Определим числа $W_1(\text{mod}4) = 6(\text{mod}4) = 2$ и $W_2(\text{mod}4) = 7(\text{mod}4) = 3$. Представим вычеты в двоичном виде и запишем их в контрольный вектор, начиная с младшего проверочного символа: $\langle g_4 g_3 g_2 g_1 \rangle = \langle 1110 \rangle$.

Информационные символы могут взвешиваться различными числами. Общим условием является то, что значение какого-либо из весовых коэффициентов не должно быть кратно значению модуля, в противном случае он не будет контролироваться [22]. Вообще, значение весового коэффициента любого из символов может быть выбрано из множества $\{1, 2, \dots, M-1\}$. Все остальные варианты взвешивания, за исключением $w_i = jM$, $j \in \mathbb{N}$, дают точно такие же взвешенные коды, как и при

использовании весовых коэффициентов из обозначенного подмножества. Это обстоятельство говорит о том, что число $TMW(m, k)$ -кодов не бесконечно. Далее, как и обсуждалось во введении, остановимся на описании характеристик только частного случая двухмодульных взвешенных кодов, при построении которых взвешивается числом $w_i > 1, i \in \mathbb{N}$ только один из символов каждого из подмножеств $\langle D_1 \rangle$ и $\langle D_2 \rangle$ и выполняется условие (2). Ранее этот класс кодов не был охвачен в научных исследованиях и в литературе.

2. Характеристики обнаружения ошибок двухмодульными взвешенными кодами с суммированием

Будем рассматривать только такие $TMW(m, k)$ -коды, для которых значения $M_1 = M_2 = 4$. К обозначению кода будем добавлять более простое сокращение, полностью характеризующее параметры кода: m_1/m_2 - $[w^1/w^2]$. Ранее подобные коды на случай «половинного» разбиения информационных символов на два подмножества были описаны в [22, 33]. Рассмотрим, как меняются характеристики обнаружения ошибок $TMW(m, k)$ -кодами при изменении длин подвекторов $\langle D_1 \rangle$ и $\langle D_2 \rangle$.

Автоматизация алгоритма формирования $TMW(m, k)$ -кода позволила рассчитать характеристики обнаружения ошибок в их информационных символах в диапазоне $m = 8-16$. При этом установлено общее количество необнаруживаемых кодами ошибок по каждой кратности d и по виду.

Ошибки в кодовых словах кодов, используемых при синтезе цифровых устройств, разделяются на монотонные, симметричные и асимметричные [21]. К монотонным относят однонаправленные искажения: только вида $0 \rightarrow 1$ либо только вида $1 \rightarrow 0$. Симметричные ошибки возникают при равном количестве искажений $0 \rightarrow 1$ и $1 \rightarrow 0$. Асимметричные ошибки связаны неравным числом искажений $0 \rightarrow 1$ и $1 \rightarrow 0$. Характеристики обнаружения ошибок кодами учитываются при выборе способа синтеза цифрового устройства с обнаружением неисправностей.

Общие свойства проявляются для всех значений m . Приведем в качестве примера характеристические таблицы для $TMW(10,4)$ -кода.

Таблица 1. Характеристика необнаруживаемых ошибок в информационных векторах

Код	Распределение необнаруживаемых ошибок по кратностям d									Распределение необнаруживаемых ошибок по видам			Всего
	2	3	4	5	6	7	8	9	10	Моно-тонных	Симмет-ричных	Асиммет-ричных	
5/5-[1/1]	10 240	0	30 720	0	25 600	0	6400	0	0	1480	62 680	8800	72 960
5/5-[1/2]	8192	3072	18 432	15 872	10 240	10 240	1280	1280	0	2824	34 296	31 488	68 608
5/5-[1/3]	10 240	0	30 720	0	25 600	0	6400	0	0	3496	34 296	35 168	72 960
5/5-[2/2]	6144	6144	10 240	19 456	12 288	6144	3328	512	256	4680	21 720	38 112	64 512
5/5-[2/3]	8192	3072	18 432	15 872	10 240	10 240	1280	1280	0	5608	18 584	44 416	68 608
5/5-[3/3]	10 240	0	30 720	0	25 600	0	6400	0	0	6664	26 776	39 520	72 960
4/6-[1/1]	10 752	0	31 232	0	27 392	0	5376	0	256	2168	63 788	9052	75 008
4/6-[1/2]	8192	5120	18 432	17 920	10 240	10 240	1280	1280	0	3528	34 296	34 880	72 704
4/6-[1/3]	10 752	0	31 232	0	27 392	0	5376	0	256	3562	34 296	37 150	75 008
4/6-[2/2]	6656	6656	10 240	17 920	11 520	7680	3840	0	0	5168	22 016	37 328	64 512
4/6-[2/3]	9216	1536	19 200	11 520	12 032	11 520	768	768	0	5212	19 136	42 212	66 560
4/6-[3/3]	10 752	0	31 232	0	27 392	0	5376	0	256	7192	27 296	40 520	75 008
3/7-[1/1]	12 288	0	34 048	0	30 464	0	5376	0	0	4480	67 616	10 080	82 176
3/7-[1/2]	9216	7680	19 200	19 200	12 032	12 032	768	768	0	5776	35 936	39 184	80 896
3/7-[1/3]	12 288	0	34 048	0	30 464	0	5376	0	0	5184	35 936	41 056	82 176
3/7-[2/2]	8192	8192	11 520	15 360	8192	8192	4096	512	256	6754	23 132	34 626	64 512
3/7-[2/3]	11 264	512	23 296	5376	12 544	8960	1792	1792	0	6088	21 152	38 296	65 536
3/7-[3/3]	12 288	0	34 048	0	30 464	0	5376	0	0	8800	29 248	44 128	82 176
2/8-[1/1]	14 848	0	43 008	0	32 256	0	7680	0	256	8968	76 196	12 884	98 048
2/8-[1/2]	11 264	10 752	23 296	23 296	12 544	12 544	1792	1792	0	9968	40 160	47 152	97 280
2/8-[1/3]	14 848	0	43 008	0	32 256	0	7680	0	256	8736	40 160	49 152	98 048
2/8-[2/2]	10 752	10 752	17 920	17 920	3584	3584	0	0	0	9968	26 432	28 112	64 512
2/8-[2/3]	14336	0	35 840	0	14 336	0	512	0	0	8736	26 432	29 856	65 024
2/8-[3/3]	14848	0	43 008	0	32 256	0	7680	0	256	11 432	34 440	52 176	98 048

В табл. 1 приведены характеристики обнаружения ошибок в целом по кратностям и видам. В первой графе таблицы перечислены все варианты разбиений символов информационного вектора на два непересекающихся подмножества. Далее приводятся распределения ошибок по кратностям и в общем по их видам.

Из таблицы становится ясным, что выбор числа символов при их разбиении на подмножества существенно влияет не только на общее количество необнаруживаемых ошибок, но и на распределение их по видам и кратностям. К примеру, вариант с «половинным» разбиением без взвешивания дает код с наименьшим количеством монотонных и асимметричных необнаруживаемых ошибок. Данный тип кода отдельно изучен в [34]. В табл. 2–4 приведены

более детализированные характеристики и показатели обнаружения кодами ошибок в информационных символах.

В табл. 5 даны относительные показатели обнаружения ошибок взвешенными кодами. Их анализировать гораздо удобнее, чем абсолютные величины. Приведены следующие показатели. Значения долей необнаруживаемых монотонных, симметричных и асимметричных ошибок от общего числа необнаруживаемых кодом ошибок — величины $\upsilon_{m,k}$, $\sigma_{m,k}$ и $\alpha_{m,k}$ соответственно. Значения доли необнаруживаемых ошибок от общего числа ошибок в информационных символах — показатель $\gamma_{m,k}$. Значения коэффициента эффективности $\xi_{m,k}$, показывающего отношение числа необнаруживаемых ошибок в коде с наименьшим

Таблица 2. Характеристика необнаруживаемых монотонных ошибок

Код	Распределение необнаруживаемых монотонных ошибок по кратностям d								
	2	3	4	5	6	7	8	9	10
5/5-[1/1]	0	0	1280	0	0	0	200	0	0
5/5-[1/2]	0	1536	768	0	0	480	40	0	0
5/5-[1/3]	2048	0	768	0	640	0	40	0	0
5/5-[2/2]	0	3072	256	0	1152	192	8	0	0
5/5-[2/3]	2048	1536	256	1536	128	96	8	0	0
5/5-[3/3]	4096	0	2304	0	256	0	8	0	0
4/6-[1/1]	0	0	2048	0	0	0	120	0	0
4/6-[1/2]	0	2560	768	0	0	160	40	0	0
4/6-[1/3]	2560	0	768	0	192	0	40	0	2
4/6-[2/2]	0	3328	640	0	960	240	0	0	0
4/6-[2/3]	2560	768	640	960	32	240	0	12	0
4/6-[3/3]	4096	0	2560	0	512	0	24	0	0
3/7-[1/1]	0	0	4480	0	0	0	0	0	0
3/7-[1/2]	0	3840	1920	0	0	16	0	0	0
3/7-[1/3]	3072	0	1920	0	192	0	0	0	0
3/7-[2/2]	0	4096	1920	0	480	256	0	0	2
3/7-[2/3]	3072	256	1920	384	192	240	0	24	0
3/7-[3/3]	4096	0	3456	0	1152	0	96	0	0
2/8-[1/1]	0	0	8960	0	0	0	8	0	0
2/8-[1/2]	0	5376	4480	0	0	112	0	0	0
2/8-[1/3]	3584	0	4480	0	672	0	0	0	0
2/8-[2/2]	0	5376	4480	0	0	112	0	0	0
2/8-[2/3]	3584	0	4480	0	672	0	0	0	0
2/8-[3/3]	4096	0	5376	0	1792	0	168	0	0

возможным числом ошибок в информационных символах при заданных показателях m и k к числу необнаруживаемых ошибок данным двухмодульным кодом [21]. Чем ближе значение $\xi_{m,k}$ к 100 %, тем эффективнее код использует свои проверочные символы. В последних трех графах табл. 5 даны значения долей необнаруживаемых двух-, трех- и четырехкратных ошибок от общего числа ошибок данной кратностью — величины $\beta_{m,2}$, $\beta_{m,3}$ и $\beta_{m,4}$. Данные табл. 5 дополнены графиками на рис. 1–3.

Отмеченные выше свойства $TМW(m,k)$ -кодов обобщают свойства двухмодульных взвешенных кодов с суммированием, установленные в [22, 33]. Объясняются и доказываются они аналогичным образом.

Из анализа характеристических таблиц для значений $m = 8–16$ следуют такие общие закономерности, присущие $TМW(m, k)$ -кодам:

- для конкретного разбиения m_1/m_2 все коды с суммированием с нечетными значениями весовых коэффициентов обладают одинаковыми характеристиками обнаружения ошибок по кратностям (необходимо отметить, что по видам они отличаются);
- наиболее эффективными из всех кодов с суммированием с нечетными весовыми коэффициентами среди всех семейств кодов с одинаковым разбиением m_1/m_2 для данного значения m являются коды с «половинным» разбиением информационных символов; увеличение разницы между числами m_1 и m_2 влечет за собой увеличение числа необнаруживаемых ошибок;
- коды с суммированием со значениями весовых коэффициентов $[w^1/w^2] = 1/1$ вне зависимости от выбранного разбиения m_1/m_2 и значения m обнаруживают любые двух- и

Таблица 3. Характеристика необнаруживаемых симметричных ошибок

Код	Распределение необнаруживаемых симметричных ошибок по кратностям d				
	2	4	6	8	10
5/5-[1/1]	10 240	29 440	19 200	3800	0
5/5-[1/2]	8192	17 664	7680	760	0
5/5-[1/3]	8192	17 664	7680	760	0
5/5-[2/2]	6144	9984	4608	920	64
5/5-[2/3]	6144	9984	2304	152	0
5/5-[3/3]	6144	12 032	6400	2200	0
4/6-[1/1]	10 752	29 184	20 480	3240	132
4/6-[1/2]	8192	17 664	7680	760	0
4/6-[1/3]	8192	17 664	7680	760	0
4/6-[2/2]	6656	9600	4800	960	0
4/6-[2/3]	6656	9600	2880	0	0
4/6-[3/3]	6656	11 520	7360	1640	120
3/7-[1/1]	12 288	29 568	22 400	3360	0
3/7-[1/2]	9216	17 280	8960	480	0
3/7-[1/3]	9216	17 280	8960	480	0
3/7-[2/2]	8192	9600	4160	1120	60
3/7-[2/3]	8192	9600	3200	160	0
3/7-[3/3]	8192	11 136	8320	1600	0
2/8-[1/1]	14 848	34 048	22 400	4760	140
2/8-[1/2]	11 264	18 816	8960	1120	0
2/8-[1/3]	11 264	18 816	8960	1120	0
2/8-[2/2]	10 752	13 440	2240	0	0
2/8-[2/3]	10 752	13 440	2240	0	0
2/8-[3/3]	10 752	14 336	6720	2520	112

Таблица 4. Характеристика необнаруживаемых асимметричных ошибок

Код	Распределение необнаруживаемых асимметричных ошибок по кратностям d							
	3	4	5	6	7	8	9	10
5/5-[1/1]	0	0	0	6400	0	2400	0	0
5/5-[1/2]	1536	0	15 872	2560	9760	480	1280	0
5/5-[1/3]	0	12 288	0	17 280	0	5600	0	0
5/5-[2/2]	3072	0	19 456	6528	5952	2400	512	192
5/5-[2/3]	1536	8192	14 336	7808	10 144	1120	1280	0
5/5-[3/3]	0	16 384	0	18 944	0	4192	0	0
4/6-[1/1]	0	0	0	6912	0	2016	0	124
4/6-[1/2]	2560	0	17 920	2560	10 080	480	1280	0
4/6-[1/3]	0	12 800	0	19 520	0	4576	0	254
4/6-[2/2]	3328	0	17 920	5760	7440	2880	0	0
4/6-[2/3]	768	8960	10 560	9120	11 280	768	756	0
4/6-[3/3]	0	17 152	0	19 520	0	3712	0	136
3/7-[1/1]	0	0	0	8064	0	2016	0	0
3/7-[1/2]	3840	0	19 200	3072	12 016	288	768	0
3/7-[1/3]	0	14 848	0	21 312	0	4896	0	0
3/7-[2/2]	4096	0	15 360	3552	7936	2976	512	194
3/7-[2/3]	256	11 776	4992	9152	8720	1632	1768	0
3/7-[3/3]	0	19 456	0	20 992	0	3680	0	0
2/8-[1/1]	0	0	0	9856	0	2912	0	116
2/8-[1/2]	5376	0	23 296	3584	12 432	672	1792	0
2/8-[1/3]	0	19 712	0	22 624	0	6560	0	256
2/8-[2/2]	5376	0	17 920	1344	3472	0	0	0
2/8-[2/3]	0	17 920	0	11 424	0	512	0	0
2/8-[3/3]	0	23 296	0	23 744	0	4992	0	144

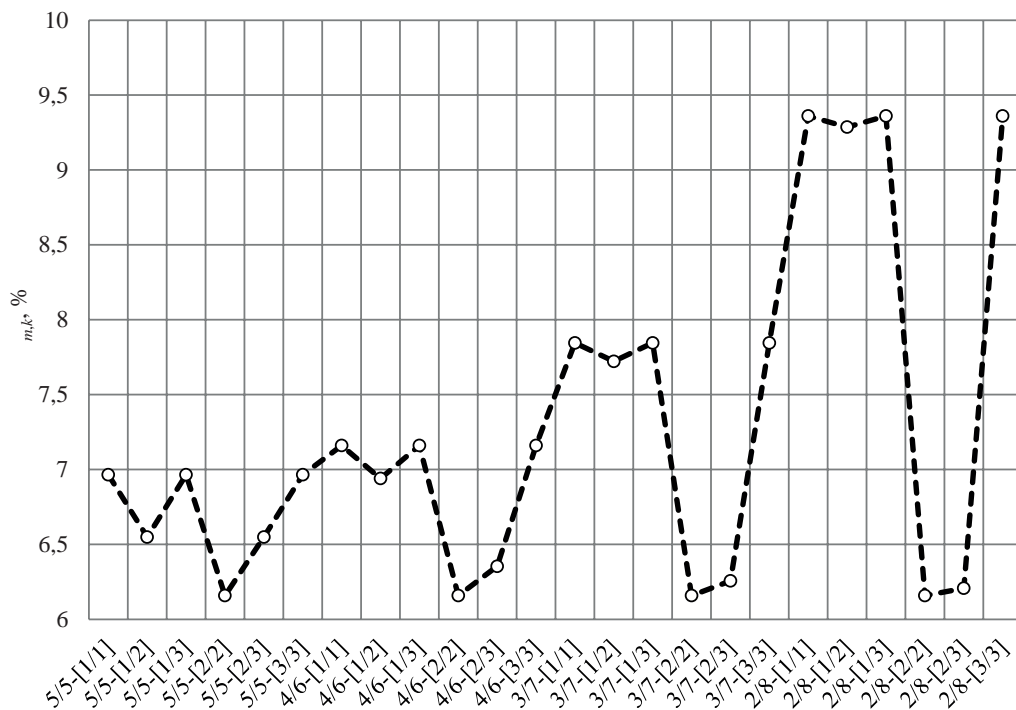


Рис. 1. Значения показателя $\gamma_{m,k} \%$

Таблица 5. Относительные показатели обнаружения ошибок $TMW(m, k)$ -кодами

Код	$U_{m,k}$ %	$\sigma_{m,k}$ %	$\alpha_{m,k}$ %	$\gamma_{m,k}$ %	$\xi_{m,k}$ %	$\beta_{m,2}$ %	$\beta_{m,3}$ %	$\beta_{m,4}$ %
5/5-[1/1]	2,029	85,91	12,061	6,965	88,421	22,222	0	14,286
5/5-[1/2]	4,116	49,988	45,896	6,549	94,03	17,778	2,5	8,571
5/5-[1/3]	4,792	47,006	48,202	6,965	88,421	22,222	0	14,286
5/5-[2/2]	7,254	33,668	59,078	6,158	100	13,333	5	4,762
5/5-[2/3]	8,174	27,087	64,739	6,549	94,03	17,778	2,5	8,571
5/5-[3/3]	9,134	36,699	54,167	6,965	88,421	22,222	0	14,286
4/6-[1/1]	2,89	85,042	12,068	7,16	86,007	23,333	0	14,524
4/6-[1/2]	4,853	47,172	47,975	6,94	88,732	17,778	4,167	8,571
4/6-[1/3]	4,749	45,723	49,528	7,16	86,007	23,333	0	14,524
4/6-[2/2]	8,011	34,127	57,862	6,158	100	14,444	5,417	4,762
4/6-[2/3]	7,831	28,75	63,419	6,354	96,923	20	1,25	8,929
4/6-[3/3]	9,588	36,391	54,021	7,16	86,007	23,333	0	14,524
3/7-[1/1]	5,452	82,282	12,266	7,845	78,505	26,667	0	15,833
3/7-[1/2]	7,14	44,422	48,438	7,722	79,747	20	6,25	8,929
3/7-[1/3]	6,308	43,731	49,961	7,845	78,505	26,667	0	15,833
3/7-[2/2]	10,469	35,857	53,674	6,158	100	17,778	6,667	5,357
3/7-[2/3]	9,29	32,275	58,435	6,256	98,438	24,444	0,417	10,833
3/7-[3/3]	10,709	35,592	53,699	7,845	78,505	26,667	0	15,833
2/8-[1/1]	9,146	77,713	13,141	9,36	65,796	32,222	0	20
2/8-[1/2]	10,247	41,283	48,47	9,286	66,316	24,444	8,75	10,833
2/8-[1/3]	8,91	40,959	50,131	9,36	65,796	32,222	0	20
2/8-[2/2]	15,451	40,972	43,577	6,158	100	23,333	8,75	8,333
2/8-[2/3]	13,435	40,65	45,915	6,207	99,213	31,111	0	16,667
2/8-[3/3]	11,659	35,126	53,215	9,36	65,796	32,222	0	20

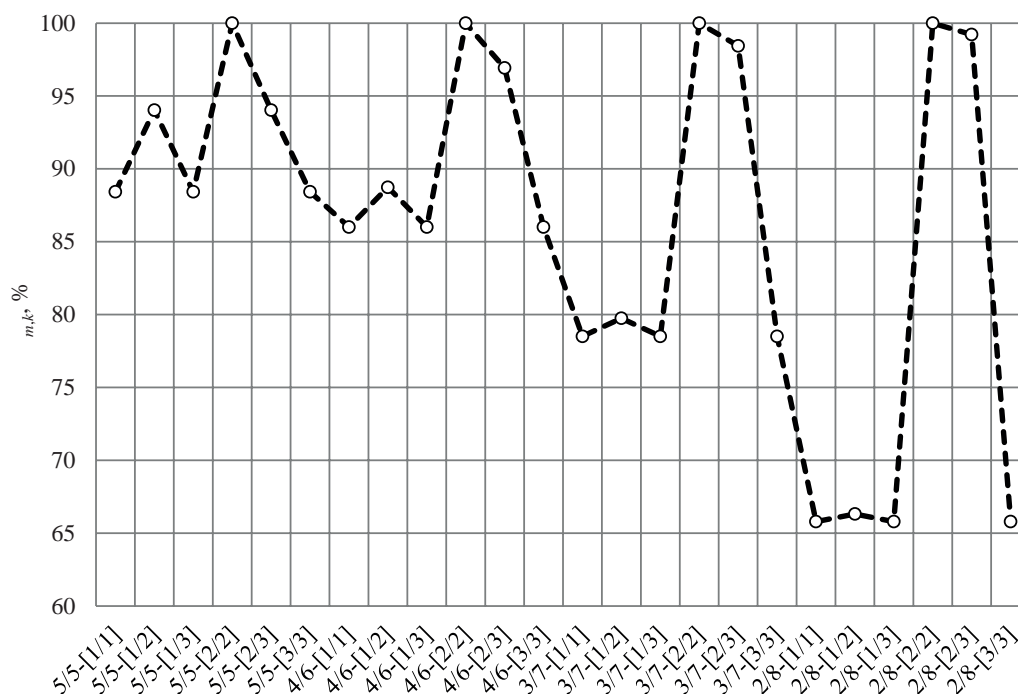


Рис. 2. Значения показателя $\xi_{m,k}$ %

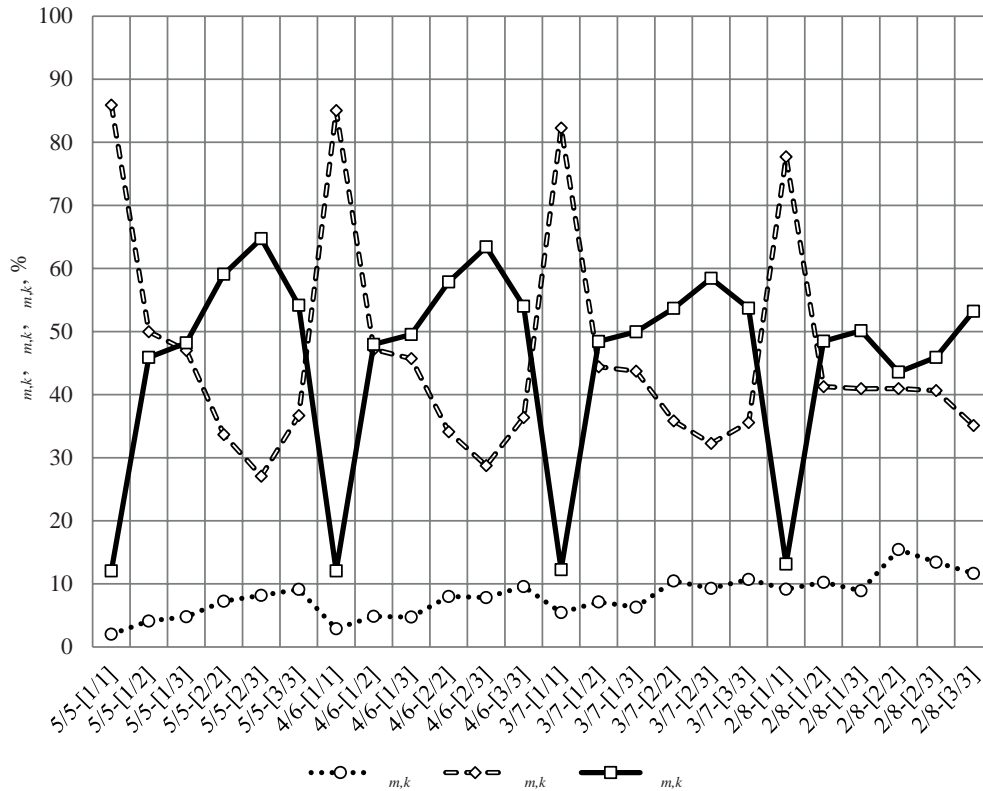


Рис. 3. Значения показателей $v_{m,k}$, $\sigma_{m,k}$, $\alpha_{m,k}$, %

трехкратные монотонные ошибки, также они обнаруживают любые асимметричные ошибки с кратностями $d < 6$;

- коды с суммированием со значениями весовых коэффициентов $[w^1/w^2] = 1/2$ и $[w^1/w^2] = 2/2$ вне зависимости от выбранного разбиения m_1/m_2 и длины t информационного вектора обнаруживают любые двукратные монотонные ошибки;
- коды с суммированием со значениями весовых коэффициентов взвешиваемых символов в каждом из подвекторов $\langle D_1 \rangle$ и $\langle D_2 \rangle$, равными 2, обнаруживают наибольшее количество ошибок при установленных значениях t и k (имеют значение коэффициента эффективности $\xi_{m,k} = 100\%$);
- коды с суммированием со значениями весовых коэффициентов взвешиваемых символов в каждом из подвекторов $\langle D_1 \rangle$ и $\langle D_2 \rangle$, равными 2, наиболее эффективно обнаруживают двукратные ошибки среди остальных кодов для данного разбиения m_1/m_2 ;
- вне зависимости от разбиения и числа t коды с суммированием с нечетными весовыми коэффициентами обнаруживают любые ошибки с нечетными кратностями.

Заключение

Двухмодульные взвешенные коды могут строиться при произвольном разбиении информационных символов на два подмножества. При этом должно обязательно выполняться условие построения помехозащищенного кода, указанное в формуле (1). Рассмотренные в статье двухмодульные коды строились также без пересечений подмножеств информационных символов D_1 и D_2 , что позволило построить семейства кодов с постоянными значениями m_1/m_2 без повторного учета символов в разных информационных подвекторах. Взвешивание даже одного из символов каждого подвектора числом $w_i > 1, i \in \mathbb{N}$ приводит к изменению распределения необнаруживаемых ошибок по видам и кратностям. При этом вне зависимости от числа t и вида разбиения m_1/m_2 всем двухмодульным взвешенным кодам присущи общие закономерности. Их учет целесообразен при синтезе цифровых вычислительных устройств и систем, обладающих контролепригодными и самопроверяемыми структурами.

В качестве развития рассматриваемых в статье $TMW(m, k)$ -кодов можно указать возможности исследования кодов с произвольными

весовыми коэффициентами для каждого из подмножеств D_1 и D_2 , а также построения кодов с произвольными значениями модулей для каждого из подмножеств. Кроме того, следует обратить внимание на направление исследования характеристик двухмодульных кодов при технической диагностике цифровых устройств с различными моделями неисправностей и возможностей их применения при реализации блоков и подсистем критического применения [35, 36].

Следует также отметить, что в данной статье обойден стороной вопрос синтеза кодеров $TMW(m, k)$ -кодов, так как для решения этой задачи эффективно используются методы, описанные в [21, 22]. Настоящее же исследование затрагивает общие свойства кодов, поэтому не характеризует никак элементную базу, на которой реализуются их кодеры. Это позволяет считать полученные результаты универсальными и применимыми достаточно широко на практике в настоящее время и в будущем при совершенствовании элементной базы вычислительных систем. ▲

Библиографический список

- Lala P. K. Self-Checking and Fault-Tolerant Digital Design / P. K. Lala. — San Francisco: Morgan Kaufmann Publishers, 2001. — 216 p.
- Berger J. M. A Note on Error Detection Codes for Asymmetric Channels / J. M. Berger // Information and Control. — 1961. — Vol. 4. — Iss. 1. — Pp. 68–73. — DOI: 10.1016/S0019-9958(61)80037-5.
- Ryan W. E. Channel Codes: Classical and Modern / W. E. Ryan, S. Lin. — Cambridge University Press, 2009, 708 p.
- Fujiwara E. Code Design for Dependable Systems: Theory and Practical Applications / E. Fujiwara // John Wiley & Sons. — 2006. — 720 p.
- Berger J. M. A Note on Burst Detection Sum Codes / J. M. Berger // Information and Control. — 1961. — Vol. 4. — Iss. 2-3. — Pp. 297–299. — DOI: 10.1016/S0019-9958(61)80024-7.
- Das D. Weight-Based Codes and Their Application to Concurrent Error Detection of Multilevel Circuits / D. Das, N. A. Touba // Proceedings of 17th IEEE Test Symposium, California. — USA, 1999. — Pp. 370–376. — DOI: 10.1109/VTEST.1999.766691.
- Дмитриев В. В. О двух способах взвешивания и их влиянии на свойства кодов с суммированием взвешенных переходов в системах функционального контроля логических схем / В. В. Дмитриев // Известия Петербургского университета путей сообщения. — 2015. — № 3. — С. 119–129.
- Сапожников В. В. Взвешенные коды с суммированием для организации контроля логических устройств / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Электронное моделирование. — 2014. — Т. 36. — № 1. — С. 59–80.
- Efanov D. V. Using Codes with Summation of Weighted Bits to Organize Checking of Combinational Logical Devices / D. V. Efanov, V. V. Sapozhnikov, Vl. V. Sapozhnikov // Automatic Control and Computer Sciences. — 2019. — Vol. 53. — Iss. 1. — Pp. 1–11. — DOI: 10.3103/S0146411619010061.
- Das D. Low Cost Concurrent Error Detection Based on Modulo Weight-Based Codes / D. Das, N. A. Touba, M. Seuring et al. // Proceedings of the IEEE 6th International On-Line Testing Workshop (IOLTW), Spain, Palma de Mallorca, July 3–5, 2000. — Pp. 171–176. — DOI: 10.1109/OLT.2000.856633.
- Сапожников В. В. Универсальные структуры двоичных счетчиков единиц по произвольному модулю счета / В. В. Сапожников, Вл. В. Сапожников, Д. И. Ургансков // Электронное моделирование. — 2002. — Т. 24. — № 4. — С. 65–81.
- Сапожников В. В. Блочная структура двоичного счетчика единиц по произвольному модулю счета / В. В. Сапожников, Вл. В. Сапожников, Д. И. Ургансков // Электронное моделирование. — 2005. — Т. 27. — № 4. — С. 65–81.
- Saposhnikov V. V. Composite Structure of Binary Counter of Ones Arbitrary Modulo / V. V. Saposhnikov, Vl. V. Saposhnikov, D. I. Urganskov // Proceedings of East-West Design & Test Workshop (EWDTW'05), 15–19 September 2005, Odessa, Ukraine. — Pp. 102–106.
- Saposhnikov V. V. Multistage Regular Structure of Binary Counter of Ones Arbitrary Modulo / V. V. Saposhnikov, Vl. V. Saposhnikov, D. I. Urganskov // Proceedings of East-West Design & Test Workshop (EWDTW'06), 15–19 September 2006, Sochi, Russia. — Pp. 287–290.
- Lin S.-H. VLSI Design of Diminished-One Modulo $2^n + 1$ Adder Using Circular Carry Selection / S.-H. Lin, M.-H. Sheu // IEEE Transactions on Circuits and Systems II: Express Briefs. — 2008. — Vol. 55. — Iss. 9. — Pp. 897–901. — DOI: 10.1109/TCSII.2008.923413.
- Bibilo P. N. Automated Design of Modular Arithmetic Devices: Might CAD Replace an Engineer / P. N. Bibilo, D. A. Gorodetskii // Automatic Control and Computer Sciences. — 2009. — Vol. 43. — Iss. 2. — Pp. 63–73. — DOI: 10.3103/S0146411609020023.
- Suprun V. P. Single-Level Schematic Realization of Basic Operations of Modular Arithmetic in Unitary Codes / V. P. Suprun // Automatic Control and Computer Sciences. — 2011. — Vol. 45. — Iss. 2. — Pp. 70–79. — DOI: 10.3103/S0146411611020088.
- Тельпухов Д. В. Особенности проектирования модулярных умножителей с помощью современных САПР / Д. В. Тельпухов, Р. А. Соловьев, Е. С. Балака и др. // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). — 2016. — № 1. — С. 249–254.
- Соловьев Р. А. Применение методов модулярной арифметики при разработке аппаратных реализаций нейронных сетей / Р. А. Соловьев, Д. В. Тельпухов, А. Г. Кустов и др. // Информационные технологии. — 2019. — Т. 25. — № 12. — С. 747–756.
- Telpukhov D. V. Hardware Implementation of Scaling in Residue Number System in Application to Convolutional

- Neural Networks / D.V.Telpukhov, R.A. Solovyev, I. A. Mkrtchan // Materials of the International Scientific-Practical Conference "Information Innovative Technologies", Prague, 20–24 April 2020. — Pp. 165–169.
21. Сапожников В. В. Коды с суммированием для систем технического диагностирования / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов. — Т. 1: Классические коды Бергера и их модификации. — М.: Наука, 2020. — 383 с.
 22. Сапожников В. В. Коды с суммированием для систем технического диагностирования / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов. — Т. 2: Взвешенные коды с суммированием. — М.: Наука, 2021. — 455 с.
 23. Сапожников В. В. Модульно-взвешенные коды с суммированием с наименьшим общим числом необнаруживаемых ошибок в информационных векторах / В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Электронное моделирование. — 2017. — Т. 39. — № 4. — С. 69–88.
 24. Ефанов Д. В. Теория и методы функционального диагностирования логических устройств железнодорожной автоматики и телемеханики на основе использования помехоустойчивых кодов с суммированием: дисс. ... д-ра техн. наук / Д. В. Ефанов. — СПб., 2017. — В двух томах: Т. 1: Основное содержание работы. — 316 с. — Т. 2: Приложения. — 112 с.
 25. Sogomonyan E. S. Design of Self-Testing and On-Line Fault Detection Combinational Circuits with Weakly Independent Outputs / E. S. Sogomonyan, M. Gössel // Journal of Electronic Testing: Theory and Applications. — 1993. — Vol. 4. — Iss. 4. — Pp. 267–281. — DOI: 10.1007/BF00971975.
 26. Busaba F. Y. Self-Checking Combinational Circuit Design for Single and Unidirectional Multibit Errors / F. Y. Busaba, P. K. Lala // Journal of Electronic Testing: Theory and Applications. — 1994. — Vol. 5. — Iss. 5. — Pp. 19–28. — DOI: 10.1007/BF00971960.
 27. Morosow A. Self-Checking Combinational Circuits with Unidirectionally Independent Outputs / A. Morosow, V. V. Sapozhnikov, V. V. Sapozhnikov et al. // VLSI Design. — 1998. — Vol. 5. — Iss. 4. — Pp. 333–345. — DOI: 10.1155/1998/20389.
 28. Göessel M. New Methods of Concurrent Checking: Edition 1 / M. Göessel, V. Ocheretny, E. Sogomonyan et al. — Dordrecht: Springer Science + Business Media B. V., 2008. — 184 p.
 29. Matrosova A. Yu. Self-Checking Synchronous FSM Network Design with Low Overhead / A. Yu. Matrosova, I. Levin, S. A. Ostanin // VLSI Design. — 2000. — Vol. 11. — Iss. 1. — Pp. 47–58. — DOI: 10.1155/2000/46578.
 30. Mehov V. Concurrent Error Detection Based on New Code with Modulo Weighted Transitions between Information Bits / V. Mehov, V. Sapozhnikov, V. Sapozhnikov et al. // Proceedings of 7th IEEE East-West Design & Test Workshop (EWDTW'2007), Erevan, Armenia, September 25–30, 2007. — Pp. 21–26.
 31. Мехов В. Б. Контроль комбинационных схем на основе модифицированных кодов с суммированием / В. Б. Мехов, В. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. — 2008. — № 8. — С. 153–165.
 32. Efanov D. Generalized Algorithm of Building Summation Codes for the Tasks of Technical Diagnostics of Discrete Systems / D. Efanov, V. Sapozhnikov, V. Sapozhnikov // Proceedings of 15th IEEE East-West Design & Test Symposium (EWDTs'2017), Novi Sad, Serbia, September 29 — October 2, 2017. — Pp. 365–371. — DOI: 10.1109/EWDTs.2017.8110126.
 33. Ефанов Д. В. Двухмодульные взвешенные коды с суммированием в кольце вычетов по модулю $M=4$ / Д. В. Ефанов, В. В. Сапожников, Вл. В. Сапожников // Труды СПИИРАН. — 2020. — Т. 19. — № 3. — С. 674–713. — DOI: 10.15622/sp.2020.19.3.8.
 34. Efanov D. V. Two-Modulus Codes with Summation of One-Data Bits for Technical Diagnostics of Discrete Systems / D. V. Efanov, V. V. Sapozhnikov, V. V. Sapozhnikov // Automatic Control and Computer Sciences. — 2018. — Vol. 52. — Iss. 1. — Pp. 1–12. — DOI: 10.3103/S0146411618010029.
 35. Drozd A. Checkability of the Digital Components in Safety-Critical Systems: Problems and Solutions / A. Drozd, V. Kharchenko, S. Antoshchuk et al. // Proceedings of 9th IEEE East-West Design & Test Symposium (EWDTs'2011), Sevastopol, Ukraine, 2011. — Pp. 411–416. — DOI: 10.1109/EWDTs.2011.6116606.
 36. Drozd O. Resilient Development of Models and Methods in Computing Space / O. Drozd, A. Rucinski, K. Zashcholkin et al. // Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTs'2021), Batumi, Georgia, September 10–13, 2021. — Pp. 70–75. — DOI: 10.1109/EWDTs52692.2021.9581002.

TRANSPORT AUTOMATION RESEARCH, 2023, Vol. 9, No. 4, pp. 377–389
DOI: 10.20295/2412-9186-2023-9-04-377-389

Research of Two-Modulus Weighted Codes with Summation Involving Arbitrary Partitions of Several Data Symbols

Information about authors

Efanov D. V., Doctor in Engineering, Associate Professor, IEEE Member, Full-member of International Transport Academy, General Director Deputy on Scientific Research Work¹, Professor^{2,3,4}. E-mail: TrES-4b@yandex.ru

Timoshenko M. V., Master's Degree Student². E-mail: timych180@gmail.com

Sivachenko L. A., Doctor in Engineering, Professor, Academician of the Belarusian Engineering Academy, Professor⁵. E-mail: 228011@mail.ru

Leskovets I. V., PhD in Engineering, Associate Professor, Head of the Department⁵. E-mail: le@br.u.by

¹Scientific Research and Design Institute "Transport and Construction Safety" LLC, Saint Petersburg

²Peter the Great Saint Petersburg Polytechnic University, Higher School of Transport, Mechanical Engineering, Material and Transport Institute, Saint Petersburg

³Russian University of Transport (MIIT), Department of Automation, Remote Control and Communication on Railway Transport, Moscow

⁴Tashkent State Transport University, Department of Automation and Remote Control, Tashkent

⁵Belarusian-Russian University, Department of Transport and Technological Machines, Mogilev

Abstract: A method has been proposed for constructing two-modulus sum codes that are suitable for solving the synthesis problems of self-checking digital computing devices and systems, as well as the technical means of their diagnostics. In the process of constructing a code, a set of data symbols is divided into two subsets, forming separate vectors for which the total weight is calculated according to a predetermined modulus.

Beforehand, in each of the selected vectors, one of the data symbols is weighted with a coefficient from a natural series. Codes obtained with different values of weight coefficients and modulus for determining the total weight form a separate family of uniform binary codes with a fixed number of check symbols. The article provides an example of constructing a sum codes in the ring of residues modulus $M = 4$. Using this modulus enables the construction of a two-modulus code with $k = 4$ check symbols for any value of the m number of data symbols. As the value of m increases, the relationship between the number of data symbols and check symbols will change significantly, and the resulting code will have low redundancy. This is important when using the considered class of codes in the construction of digital devices. Previously unknown properties of the discussed class of sum codes have been identified, and taking these into account is beneficial when addressing problems related to the synthesis and technical diagnostics of digital devices.

Keywords: controllable systems; self-checking systems; sum codes; Berger code; weight-based sum codes; errors detection in data vectors; undetectable error; detection of unidirectional errors; code properties.

References

- Lala P. K. Self-Checking and Fault-Tolerant Digital Design. San Francisco: Morgan Kaufmann Publishers, 2001, 216 p.
- Berger J. M. A Note on Error Detection Codes for Asymmetric Channels. *Information and Control*, 1961, vol. 4, Iss. 1, pp. 68–73. DOI: 10.1016/S0019-9958(61)80037-5.
- Ryan W. E., Lin S. Channel Codes: Classical and Modern. Cambridge University Press, 2009, 708 p.
- Fujiwara E. Code Design for Dependable Systems: Theory and Practical Applications. John Wiley & Sons, 2006, 720 p.
- Berger J. M. A Note on Burst Detection Sum Codes. *Information and Control*, 1961, vol. 4, Iss. 2-3, pp. 297–299. DOI: 10.1016/S0019-9958(61)80024-7.
- Das D., Touban N. A. Weight-Based Codes and Their Application to Concurrent Error Detection of Multilevel Circuits. *Proceedings of 17th IEEE Test Symposium, California, USA, 1999*, pp. 370–376. DOI: 10.1109/VTEST.1999.766691.
- Dmitriev V. V. O dvukh sposobakh vzyvsheniya i ikh vliyaniy na svoystva kodov s summirovaniem vzyvshennykh perekhodov v sistemakh funktsional'nogo kontrolya logicheskikh skhem [About two methods of weighing and their influence on the properties of codes with weighted transitions summation in functional control systems of logical circuits]. *Izvestiya Peterburgskogo universiteta putey soobshcheniya* [Proceedings of Petersburg Transport University]. 2015, Iss. 3, pp. 119–129. (In Russian)
- Sapozhnikov V. V., Sapozhnikov V. I., Efanov D. V. Vzvshennyye kody s summirovaniem dlya organizatsii kontrolya logicheskikh ustroystv [Weighted codes with summation for the organization of control of logical devices]. *Elektronnoe modelirovaniye* [Electronic modeling]. 2014, vol. 36, Iss. 1, pp. 59–80. (In Russian)
- Efanov D. V., Sapozhnikov V. V., Sapozhnikov V. I. Using Codes with Summation of Weighted Bits to Organize Checking of Combinational Logical Devices. *Automatic Control and Computer Sciences*, 2019, vol. 53, Iss. 1, pp. 1–11. DOI: 10.3103/S0146411619010061.
- Das D., Touban N. A., Seuring M. et al. Low Cost Concurrent Error Detection Based on Modulo Weight-Based Codes. *Proceedings of the IEEE 6th International On-Line Testing Workshop (IOLTW)*, Spain, Palma de Mallorca, July 3–5, 2000, pp. 171–176. DOI: 10.1109/OLT.2000.856633.
- Sapozhnikov V. V., Sapozhnikov V. I., Urganskov D. I. Universal'nyye struktury dvoichnykh schetchikov yedinit po proizvol'nomu modulyu scheta [Universal structures of binary unit counters for arbitrary counting modules]. *Elektronnoe modelirovaniye* [Electronic Modeling]. 2002, vol. 24, Iss. 4, pp. 65–81. (In Russian)
- Sapozhnikov V. V., Sapozhnikov V. I., Urganskov D. I. Blochnaya struktura dvoichnogo schetchika yedinit po proizvol'nomu modulyu scheta [Block structure of binary unit counters for arbitrary counting modules]. *Elektronnoe modelirovaniye* [Electronic Modeling]. 2005, vol. 27, Iss. 4, pp. 65–81. (In Russian)
- Sapozhnikov V. V., Sapozhnikov V. I., Urganskov D. I. Composite Structure of Binary Counter of Ones Arbitrary Modulo. *Proceedings of East-West Design & Test Workshop (EWDTW'05)*, 15–19 September 2005, Odessa, Ukraine, pp. 102–106.
- Sapozhnikov V. V., Sapozhnikov V. I., Urganskov D. I. Multistage Regular Structure of Binary Counter of Ones Arbitrary Modulo. *Proceedings of East-West Design & Test Workshop (EWDTW'06)*, 15–19 September 2006, Sochi, Russia, pp. 287–290.
- Lin S.-H., Sheu M.-H. VLSI Design of Diminished-One Modulo $2^n + 1$ Adder Using Circular Carry Selection. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 2008, vol. 55, Iss. 9, pp. 897–901. DOI: 10.1109/TCSII.2008.923413.
- Bibilo P. N., Gorodetskii D. A. Automated Design of Modular Arithmetic Devices: Might CAD Replace an Engineer. *Automatic Control and Computer Sciences*, 2009, vol. 43, Iss. 2, pp. 63–73. DOI: 10.3103/S0146411609020023.
- Suprun V. P. Single-Level Schematic Realization of Basic Operations of Modular Arithmetic in Unitary Codes. *Automatic Control and Computer Sciences*, 2011, vol. 45, Iss. 2, pp. 70–79. DOI: 10.3103/S0146411611020088.
- Tel'pukhov D. V. Osobennosti proektirovaniya modularnykh umnozhitel'ei s pomoshch'yu sovremennykh SAPR [Features of designing modular multipliers using modern CAD systems]. *Problemy razrabotki perspektivnykh mikro- i nanoelektronnykh sistem* (MES) [Problems of developing advanced micro- and nanoelectronic systems (MES)]. 2016, Iss. 1, pp. 249–254. (In Russian)
- Solov'ev R. A. Primeneniye metodov modular'noi arifmetiki pri razrabotke apparatnykh realizatsii neironnykh setei [Application of modular arithmetic methods in the development of hardware implementations of neural networks]. *Informatsionnyye tekhnologii* [Information technologies]. 2019, vol. 25, Iss. 12, pp. 747–756. (In Russian)
- Telpukhov D. V., Solovyev R. A., Mkrtchan I. A. Hardware Implementation of Scaling in Residue Number System in Application to Convolutional Neural Networks. *Materials of the International Scientific-Practical Conference "Information Innovative Technologies"*, Prague, 20–24 April 2020, pp. 165–169.
- Sapozhnikov V. V., Sapozhnikov V. I., Efanov D. V. *Kody s summirovaniem dlya sistem tekhnicheskogo diagnostirovaniya. T. 1: Klassicheskie kody Bergera i ikh modifikatsii* [Codes with summation for technical diagnostic systems. Vol. 1: Classical Berger codes and their modifications]. Moscow: Nauka Publ., 2020, 383 p. (In Russian)
- Sapozhnikov V. V., Sapozhnikov V. I., Efanov D. V. *Kody s summirovaniem dlya sistem tekhnicheskogo diagnostirovaniya. T. 1: Klassicheskie kody Bergera i ikh modifikatsii* [Codes with summation for technical diagnostic systems. Vol. 2: Weighted codes with summation]. Moscow: Nauka Publ., 2021, 455 p. (In Russian)
- Sapozhnikov V. V., Sapozhnikov V. I., Efanov D. V. Modul'no-vzvshennyye kody s summirovaniem s naimen'shim obshchim chislom neobnaruzhivaemykh oshibok v informatsionnykh vektorakh [Module-weighted codes with summation with the least common number of undetectable errors in information vectors]. *Elektronnoe modelirovaniye* [Electronic Modeling]. 2017, vol. 39, Iss. 4, pp. 69–88. (In Russian)
- Efanov D. V. *Teoriya i metody funktsional'nogo diagnostirovaniya logicheskikh ustroystv zheleznodorozhnoy avtomatiki i telemekhaniki na osnove ispol'zovaniya pomekhoustoychivyykh kodov s summirovaniem: disc. ... d-ra tekhn. nauk* [Theory and methods of functional diagnostics of logical devices of railway automation and telemechanics based on the use of error-correcting codes with summation: Dr. Eng. Sci. thesis]. St. Petersburg, 2017, in two volumes: vol. 1: Main content of the work, 316 p. vol. 2: Applications, 112 p. (In Russian)
- Sogomonyan E. S., Gössel M. Design of Self-Testing and On-Line Fault Detection Combinational Circuits with Weakly Independent Outputs. *Journal of Electronic Testing: Theory and Applications*, 1993, vol. 4, Iss. 4, pp. 267–281. DOI: 10.1007/BF00971975.
- Busaba F. Y., Lala P. K. Self-Checking Combinational Circuit Design for Single and Unidirectional Multibit Errors. *Journal of Electronic Testing: Theory and Applications*, 1994, vol. 5, Iss. 5, pp. 19–28. DOI: 10.1007/BF00971960.
- Morosov A., Sapozhnikov V. V., Sapozhnikov V. I. et al. Self-Checking Combinational Circuits with Unidirectionally Independent Outputs. *VLSI Design*, 1998, vol. 5, Iss. 4, pp. 333–345. DOI: 10.1155/1998/20389.

28. Gössel M., Ocheretny V., Sogomonyan E. et al. *New Methods of Concurrent Checking: Edition 1*. Dordrecht: Springer Science + Business Media B. V., 2008, 184 p.
29. Matrosova A. Yu., Levin I., Ostanin S. A. Self-Checking Synchronous FSM Network Design with Low Overhead. *VLSI Design*, 2000, vol. 11, Iss. 1, pp. 47–58. DOI: 10.1155/2000/46578.
30. Mehov V., Sapozhnikov V., Sapozhnikov VI. et al. Concurrent Error Detection Based on New Code with Modulo Weighted Transitions between Information Bits. *Proceedings of 7th IEEE East-West Design & Test Workshop (EWDWTW '2007)*, Erevan, Armenia, September 25–30, 2007, pp. 21–26.
31. Mexov V. B. Model' vzaimodeystviya zheleznodorozhnogo i morskogo transporta dlya povysheniya effektivnosti mul'timodal'nykh perevozok [Model of interaction between railway and sea transport to improve the efficiency of multimodal transportation]. *Izvestiya Peterburgskogo universiteta putey soobshcheniya* [Proceedings of Petersburg Transport University]. St. Petersburg: PGUPS Publ., 2008, Iss. 3(40), pp. 9–15. (In Russian)
32. Efanov D., Sapozhnikov V., Sapozhnikov VI. Generalized Algorithm of Building Summation Codes for the Tasks of Technical Diagnostics of Discrete Systems. *Proceedings of 15th IEEE East-West Design & Test Symposium (EWDTS'2017)*, Novi Sad, Serbia, September 29 — October 2, 2017, pp. 365–371. DOI: 10.1109/EWDTS.2017.8110126.
33. Efanov D., Sapozhnikov V., Sapozhnikov VI. Dvukhmodul'nye vzveshennye kody s summirovaniem v kol'tse vychetov po modulyu $M = 4$ [Two-module weighted codes with summation in the residue ring modulo $M = 4$]. *Trudy SPIIRAN* [Proceedings of SPIIRAN]. 2020, vol. 19, Iss. 3, pp. 674–713. DOI: 10.15622/sp.2020.19.3.8. (In Russian)
34. Efanov D. V., Sapozhnikov V. V., Sapozhnikov VI. V. Two-Modulus Codes with Summation of One-Data Bits for Technical Diagnostics of Discrete Systems. *Automatic Control and Computer Sciences*, 2018, vol. 52, Iss. 1, pp. 1–12. DOI: 10.3103/S0146411618010029.
35. Drozd A., Kharchenko V., Antoshchuk S. et al. Checkability of the Digital Components in Safety-Critical Systems: Problems and Solutions. *Proceedings of 9th IEEE East-West Design & Test Symposium (EWDTS'2011)*, Sevastopol, Ukraine, 2011, pp. 411–416. DOI: 10.1109/EWDTS.2011.6116606.
36. Drozd O., Rucinski A., Zashcholkin K. et al. Resilient Development of Models and Methods in Computing Space. *Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTS'2021)*, Batumi, Georgia, September 10–13, 2021, pp. 70–75. DOI: 10.1109/EWDTS52692.2021.9581002.