

УДК 681.518.5:004.052.32

Вал. В. Сапожников, д-р техн. наук,

Вл. В. Сапожников, д-р техн. наук,

Д. В. Ефанов, канд. техн. наук

Кафедра «Автоматика и телемеханика на железных дорогах»,
Петербургский государственный университет путей сообщения
Императора Александра I

КОДЫ С СУММИРОВАНИЕМ ЕДИНИЧНЫХ ИНФОРМАЦИОННЫХ РАЗЯДОВ С ПРОИЗВОЛЬНЫМИ МОДУЛЯМИ СЧЕТА

Фундаментальным вопросом построения дискретных систем автоматического и автоматизированного управления является выбор архитектуры и диагностического обеспечения. Зачастую этот выбор связан с учетом характеристик помехоустойчивых кодов с суммированием. В данной статье анализируется множество кодов с суммированием единичных информационных разрядов, включая классические коды паритета, Бергера, Боуза – Лина и другие модульные коды, а также модифицированные коды с суммированием, строящиеся путем подсчета наименьших неотрицательных вычетов веса информационного вектора и специальных поправочных коэффициентов. Предложена классификация кодов с суммированием единичных информационных разрядов, указаны основные свойства известных кодов с суммированием. Подробно исследованы свойства модифицированных кодов с суммированием единичных информационных разрядов с произвольными модулями счета. Отмечены основные ограничения на множество обнаруживаемых модифицированными кодами с суммированием ошибок различных видов (монотонных, симметричных и асимметричных) и кратностей. Определены основные закономерности в распределениях ошибок по видам и кратностям в рассматриваемом классе кодов с суммированием. Установлена мощность множества помехоустойчивых модифицированных кодов с суммированием единичных информационных разрядов с произвольными модулями счета.

дискретная система; техническая диагностика; код с суммированием; код Бергера; модульный код с суммированием; модифицированный код с суммированием; наименьший неотрицательный вычет; характеристики обнаружения ошибок

Введение

При построении систем автоматического и автоматизированного управления на транспорте и в промышленности повсеместно используются методы помехоустойчивого кодирования информации – как при передаче данных между узлами систем и обработке информации, так и при выборе архитектур систем с обнаружением отказов и диагностического обеспечения [1–12]. Выбор кода при решении той или иной задачи базируется на достижении

определенных надежностных характеристик для конечного устройства. При этом важным является и вопрос целесообразности усложнения устройства: от выбранного на этапе построения системы кода зависят такие показатели, как структурная избыточность, быстродействие, энергопотребление, возможность оперативного тестирования компонентов и т. д. Все это в конечном итоге влияет на стоимость разработки и эксплуатации получаемой системы.

Широкое применение в системах автоматики и телемеханики получили помехоустойчивые коды с суммированием [13–20]. Начало исследований кодов с суммированием положено фундаментальной работой «A Note on Error Detection Codes for Asymmetric Channels», опубликованной Дж. М. Бергером в 1961 г. [21]. За более чем полувековую историю развития методов построения кодов с суммированием и их использования при построении систем автоматического управления были обозначены основные пути совершенствования классических кодов Бергера: построение кодов с такой же и меньшей избыточностью с улучшенными характеристиками обнаружения ошибок. Сегодня известно большое количество таких кодов [14].

Представленная работа обобщает целый класс модифицированных кодов с суммированием единичных информационных разрядов и позволяет восполнить пробел в изучении их обнаруживающих характеристик.

1 Многообразие способов построения кодов с суммированием единичных разрядов

Классический код с суммированием, или код Бергера [21], строится следующим образом: подсчитывается количество единичных информационных разрядов (определяется вес r информационного вектора) и записывается в двоичном виде в разряды контрольного вектора¹. Обозначим код Бергера как $S(m,k)$ -код, где m и k – длины информационных и контрольных векторов соответственно. Число контрольных разрядов в $S(m,k)$ -коде $k = \lceil \log_2(m+1) \rceil$.

$S(m,k)$ -коды часто используют при создании устройств автоматики и вычислительной техники, а также при решении задач технической диагностики [2, 3, 11, 14, 22]. Прежде всего, в указанных приложениях используется свойство обнаружения $S(m,k)$ -кодами любых монотонных ошибок в информационных векторах (при таких ошибках возникают искажения только нулевых или только единичных информационных разрядов) [23–25]. В [26, 27] показано,

¹ Следует отметить, что в оригинальной работе Дж. М. Бергера осуществляется подсчет нулевых, а не единичных разрядов. Однако в большинстве источников отмечается, что операция суммирования единиц является более простой с точки зрения схемотехнических особенностей, более того, ввиду использования двоичной логики это никак не изменяет характеристик обнаружения ошибок кодами с суммированием.

что может быть эффективно использовано и свойство идентификации $S(m,k)$ -кодами любых асимметричных ошибок в информационных векторах (при таких ошибках искажается некоторое неравное количество нулевых и единичных разрядов) [28]. Достаточно полно характеристики обнаружения ошибок в информационных векторах кодов Бергера исследованы авторами данной статьи в работах [29–31].

Для уменьшения структурной избыточности дискретных устройств применяют так называемые модульные коды с суммированием, или $SM(m,k)$ -коды [32–35], которые строятся следующим образом. Подсчитывается наименьший неотрицательный вычет веса информационного вектора по модулю M – определяется число $r(\text{mod } M)$, которое затем записывается в разряды контрольного вектора. Их число $k = \lceil \log_2 M \rceil$.

В качестве модуля при построении $SM(m,k)$ -кода может быть выбрано любое число из множества $M \in \{2; 3; \dots; m+1\}$, но наиболее широкого пространства достигли $SM(m,k)$ -коды со значениями модулей $M \in \{2; 4; 8; \dots; 2^{\lceil \log_2(m+1) \rceil - 1}\}$. Такие $SM(m,k)$ -коды имеют более простые логические выражения, описывающие функции контрольных разрядов и соответственно более простые технические реализации контрольного оборудования [14]. Тем не менее, как показано в [36], модульные коды с произвольными значениями M в некоторых случаях могут давать менее сложные дискретные системы, чем модульные коды со значениями M – степенями числа 2. Коды с суммированием по модулю $M=2$, называемые кодами паритета [37–39], имеют всего один контрольный разряд. Это единственные коды с суммированием, имеющие один контрольный разряд. Коды с модулями $M=4$ и $M=8$, в основном с двумя и тремя контрольными разрядами соответственно, которые в литературе, как правило, называются кодами Боуза – Лина, также часто применяются при построении дискретных устройств взамен кодов Бергера (осуществляется «контроль остатка» при вычислениях) [14].

Характеристики обнаружения ошибок $SM(m,k)$ -кодами в информационных векторах детально исследованы в работах [40–43]. Показано, что $SM(m,k)$ -коды не обнаруживают 100% симметричных ошибок, 100% монотонных ошибок кратностями $d = jM$, $j = 1, 2, \dots, p$, $p \leq \left\lfloor \frac{m}{M} \right\rfloor$, а также некоторую

долю асимметричных ошибок кратностями $d = M + 2j$, $j = 1, 2, \dots, p$, $d \leq m$. Установлено, что доля необнаруживаемых ошибок кратностью d от общего количества ошибок данной кратностью в $SM(m,k)$ -кодах является постоянной величиной, не зависящей от длины информационного вектора. Для данного значения m с увеличением значения модуля от величины $M=2$ к величине $M=m+1$ происходит уменьшение общего количества необнаруживаемых ошибок, что также связано с увеличением количества контрольных разрядов от величины $k=1$ к величине $k = \lceil \log_2(m+1) \rceil$.

Для улучшения характеристик обнаружения ошибок в информационных векторах кодов с суммированием в [44] представлен способ построения $RS(m,k)$ -кода на основе подсчета модифицированного веса информационного вектора по формуле

$$W = r(\text{mod } M) + \alpha M, \quad (1)$$

где $r(\text{mod } M)$ – значение наименьшего неотрицательного вычета веса информационного вектора по модулю M ; α – специальный поправочный коэффициент, вычисляемый как сумма по модулю два заранее установленных разрядов информационного вектора.

Подсчет веса по формуле (1) позволяет строить модифицированный код Бергера с числом контрольных разрядов $k = \lceil \log_2(m+1) \rceil$. При этом количество обнаруживаемых кодом ошибок увеличивается.

В [44] предлагается в качестве модуля выбирать значение $M = 2^{\lceil \log_2(m+1) \rceil - 1}$, а поправочный коэффициент вычислять по формуле $\alpha = f_m \oplus f_{m-1} \oplus \dots \oplus f_{m-k+1} \oplus f_{m-k}$, суммируя тем самым значения старших $m-k$ разрядов информационного вектора. Однако, как показано в [45], это лишь один из способов построения $RS(m,k)$ -кода, а сам поправочный коэффициент может включать в себя произвольное количество разрядов от 1 до $m-1$. Таким образом, число модифицированных кодов Бергера для данного значения m равно $\sum_{i=1}^{m-1} C_m^i = 2^m -$

– 2. Тем не менее $RS(m,k)$ -коды с одинаковым числом информационных разрядов в формуле поправочного коэффициента обладают одинаковыми характеристиками обнаружения ошибок в информационных векторах.

Базовым кодом при построении $RS(m,k)$ -кода является $SM(m,k)$ -код с модулем $M = 2^{\lceil \log_2(m+1) \rceil - 1}$. Уменьшая значение модуля и выбирая его из множества $M \in \{2; 4; 8; \dots; 2^{\lceil \log_2(m+1) \rceil - 2}\}$, можно строить семейства модульно модифицированных кодов с суммированием, или $RSM(m,k)$ -кодов [46–48]. Являющиеся модификациями $SM(m,k)$ -кодов $RSM(m,k)$ -коды обладают похожими свойствами обнаружения ошибок. При этом количество ошибок по каждому виду и кратности может быть меньшим по сравнению с базовым модульным кодом с суммированием [49]. В ряде работ, например в [50, 51], исследованы особенности влияния правил модификации кодов с суммированием на структурную избыточность систем диагностирования.

В [52] описано множество «расширенных» $RS(m,k)$ -кодов, обозначенных как $RS^{EXP}(m,k)$ -коды. Суть «расширения» состоит в следующем. Подсчет модифицированного веса по формуле (1) подразумевает использование на первом этапе формирования кода наименьшего неотрицательного вычета веса полного информационного вектора (содержащего все информационные разряды). Значение первого слагаемого в формуле (1) может быть получено не по всем разрядам информационного вектора, а по их части. При этом для

придания свойства помехоустойчивости коду с суммированием следует в формулу поправочного коэффициента обязательно включать неиспользованные при определении вычета разряды информационного вектора. Число модифицированных кодов в этом случае существенно возрастает.

Отметим, что в работах, посвященных вопросам построения модифицированных кодов с суммированием единичных информационных разрядов, до сих пор не исследованы свойства $RSM(m,k)$ -кодов с произвольными модулями счета. Данная статья восполняет этот пробел, обобщая свойства модифицированных и модульно модифицированных кодов с суммированием единичных информационных разрядов, и позволяет сформировать полную классификацию кодов с суммированием единичных разрядов (рис. 1).

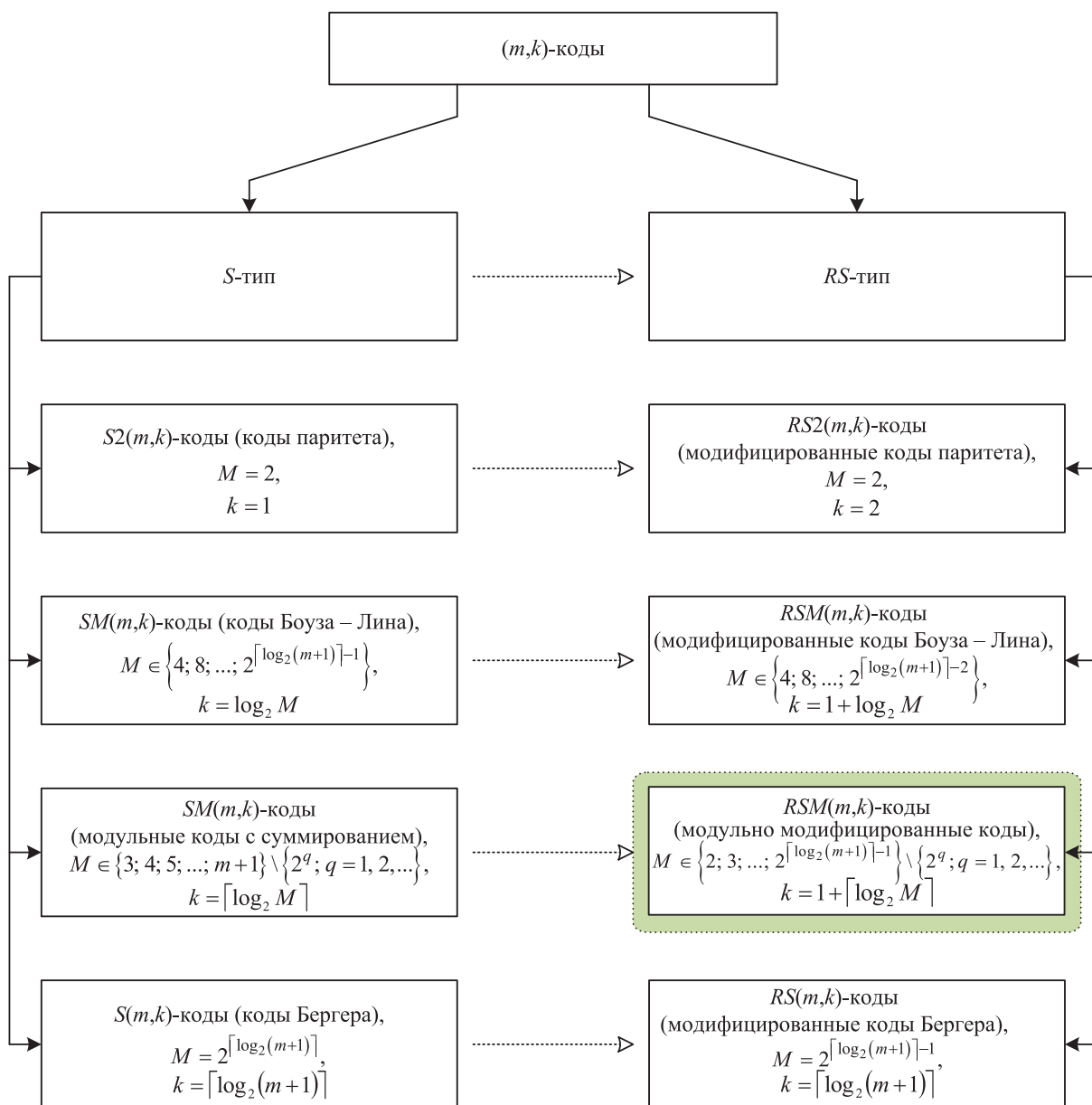


Рис. 1. Классификация кодов с суммированием единичных разрядов

2 Коды с суммированием с произвольными модулями счета

$RS(m,k)$ -коды представляют собой класс помехоустойчивых кодов с суммированием с простыми устройствами кодирования и декодирования, а также с приемлемой сложностью технической реализации контрольного оборудования, что может эффективно использоваться при синтезе дискретных систем и решении задач их технической диагностики. При построении $RS(m,k)$ -кодов, как и при построении $SM(m,k)$ -кодов, могут быть использованы не только модули, представляющие собой степени числа 2: $M \in \{2; 4; 8; \dots; 2^{\lceil \log_2(m+1) \rceil - 1}\}$. Для построения кода могут быть выбраны произвольные модули, представляющие собой натуральные числа из множества $M \in \{2; 3; \dots; 2^{\lceil \log_2(m+1) \rceil - 1}\}$. Это дает возможность построения целых семейств модульно модифицированных кодов с суммированием единичных информационных разрядов.

Определим, какими основными особенностями в обнаружении ошибок в информационных векторах обладают $RSM(m,k)$ -коды с произвольными модулями счета. Для этого рассмотрим подробнее процедуру построения $RS3(5,3)$ -кода с поправочным коэффициентом, вычисляемым по формуле $\alpha = f_5 \oplus f_4$.

$RSM(m,k)$ -код строится в два этапа и представляет собой модификацию классического кода с суммированием (кода Бергера), обладающего свойством идентификации любых монотонных и асимметричных ошибок в информационных векторах (при этом данный код не обнаруживает любые симметричные ошибки в информационных векторах). Процедура модификации позволяет уменьшить общее количество необнаруживаемых кодом ошибок и изменить соотношение между их видами. На рис. 2 и 3 иллюстрируются этапы модификации $S(5,3)$ -кода в $RS3(5,3)$ -код. Изначально все информационные векторы распределены между контрольными векторами (они образуют так называемые контрольные группы) таким образом, что всем информационным векторам с одинаковым весом r соответствует один и тот же контрольный вектор.

Процедура определения наименьшего неотрицательного вычета веса информационного вектора по модулю M фактически «сжимает» таблицу задания кода, оставляя в ней только столбцы с номерами $0 \div (M - 1)$. Информационные векторы с весами $r + jM$, $j = 0, 1, 2, \dots, r + jM \leq m$, помещаются в одну контрольную группу (см. рис. 2). Это действие при образовании кода приводит к тому, что в одной контрольной группе оказываются информационные векторы с расстоянием Хэмминга $d = jM$, – это обуславливает наличие монотонных ошибок обозначенной кратностью, а также асимметричных ошибок кратностью $d \geq jM + 2$. При этом количество симметричных ошибок в классе необнаруживаемых не меняется, так как они характерны только для векторов с одинаковым «истинным» весом. Фактически на данном этапе построения $RSM(m,k)$ -кода происходит ухудшение свойств обнаружения ошибок по сравнению с классическим кодом Бергера.

Контрольные группы							
0	1	2	3	4	5	6	7
00000	00001	00011	00111				
	00010	00101	01011				
	00100	00110	01101				
	01000	01001	01110				
	10000	01010	10011				
		01110	10101	01111			
		10001	10110	10111			
		10010	11001	11011			
		10100	11010	11101			
		11000	11100	11110			
						11111	

Рис. 2. Процесс перераспределения информационных векторов при вычислении наименьшего неотрицательного вычета веса векторов по модулю $M = 3$

Контрольные группы							
0	1	2	3	4	5	6	7
00000	00001	00011					
00111	00010	00101					
01011	00100	00110					
01101		01001					
01110		01010					
10011		01110					
10101		10001					
10110		10010					
11001	01000	10100					
11010	10000	11000					
11100	01111	11111					
	10111						
	11011						
	11101						
	11110						

Рис. 3. Процесс перераспределения информационных векторов при модификации путем вычисления поправочного коэффициента $\alpha = f_5 \oplus f_4$

На втором этапе (см. рис. 3) часть информационных векторов, для которых значение поправочного коэффициента $\alpha = 1$, смещается в контрольные группы, расположенные в таблице справа. При этом смещение осуществляется строго на величину M . Таким образом, информационные векторы из контрольных групп, соответствующих значениям наименьших неотрицательных вычетов веса информационного вектора $0 \div (M - 1)$, перемещаются в «пустые» контрольные группы с номерами $(0 + M) \div (2M - 1)$. Эта процедура позволяет уменьшить количество необнаруживаемых ошибок, в том числе по каждому виду (монотонные, симметричные и асимметричные).

Например, на первом этапе модификации получен $S3(5,2)$ -код. Данный код не обнаруживает 310 ошибок в информационных векторах (80 трехкратных монотонных ошибок, 160 двукратных и 60 четырехкратных симметричных ошибок, 10 пятикратных асимметричных ошибок). Кодом $S(5,3)$ не обнаруживается 220 ошибок (тех же 160 двукратных и 60 четырехкратных симметричных ошибок). Другими словами, ухудшение обнаруживающих характеристик при вычислении наименьшего неотрицательного вычета веса информационного вектора по модулю M связано с появлением монотонных и асимметричных ошибок. На втором этапе модификации получен $RS3(5,3)$ -код. Им не обнаруживаются 142 ошибки (32 трехкратных монотонных, 64 двукратных и 36 четырехкратных симметричных, а также 10 пятикратных асимметричных ошибок). В данном случае эффект сокращения количества необнаруживаемых ошибок достигнут за счет сокращения числа симметричных необнаруживаемых ошибок. Для других $RSM(m,k)$ -кодов сокращение числа необнаруживаемых ошибок связано с уменьшением их количества по каждому виду.

Таким образом, можно отметить весьма *важные особенности обнаружения ошибок в информационных векторах $RSM(m,k)$ -кодов с произвольными значениями модулей счета*:

1. Кодами не обнаруживается некоторая доля симметричных ошибок в информационных векторах, меньшая, чем у классических и модульных кодов с суммированием (менее 100 %).

2. Кодами не обнаруживаются некоторые монотонные ошибки кратностью

$$d = jM, \quad j = 1, 2, \dots, p, \quad p \leq \left\lfloor \frac{m}{M} \right\rfloor. \quad (2)$$

3. Кодами не обнаруживаются некоторые асимметричные ошибки кратностью

$$d = M + 2j, \quad j = 1, 2, \dots, p, \quad d \leq m. \quad (3)$$

Отмеченные ключевые характеристики $RSM(m,k)$ -кодов можно учитывать при выборе кода для задач технического диагностирования.

Отметим основные преимущества $RSM(m,k)$ -кодов с модулями $M \in \{2; 4; 8; \dots; 2^{\lceil \log_2(m+1) \rceil - 1}\}$ по сравнению с другими модульно модифицированными кодами.

Прежде всего, для таких кодов число контрольных разрядов определяется величиной $k = 1 + \log_2 M$. Другими словами, для большинства $RSM(m,k)$ -кодов в каждой контрольной группе присутствует как минимум один информационный вектор. Для $RSM(m,k)$ -кодов с модулями $M \in \{2; 3; \dots; 2^{\lceil \log_2(m+1) \rceil - 1}\} \setminus \{2^q; q = 1, 2, \dots\}$ число контрольных разрядов $k = 1 + \lceil \log_2 M \rceil$, а часть контрольных групп при этом никогда не заполняется. Это обстоятельство усложняет задачу построения контролепригодного самопроверяемого оборудования для $RSM(m,k)$ -кодов.

Еще одной особенностью $RSM(m,k)$ -кодов с модулями $M \in \{2; 4; 8; \dots; 2^{\lceil \log_2(m+1) \rceil - 1}\}$ является то, что их генераторы имеют более простые реализации, чем для модульно модифицированных кодов с иными модулями. Однако, как показывают результаты анализа структурной избыточности систем функционального контроля на основе $SM(m,k)$ -кодов с произвольными модулями счета для тестовых комбинационных схем [33], в некоторых случаях системы диагностирования, построенные при использовании кода с модулем из множества $M \in \{2; 3; \dots; 2^{\lceil \log_2(m+1) \rceil - 1}\} \setminus \{2^q; q = 1, 2, \dots\}$, могут оказаться даже более простыми, чем при иных вариантах.

Таким образом, множество $RSM(m,k)$ -кодов гораздо шире представленного в [48] множества модульно модифицированных кодов. Более того, все модульно модифицированные коды с суммированием единичных информационных разрядов обладают одинаковыми общими характеристиками обнаружения ошибок. На рис. 4 приведена классификация $RSM(m,k)$ -кодов, учитывающая введенные в данной статье коды с суммированием.

Мощность множества $RSM(m,k)$ -кодов для данной длины информационного вектора определяется величиной

$$P_{RS(m,k)} = (2^m - 2)(2^{\lceil \log_2(m+1) \rceil} - 2). \quad (4)$$

Иллюстрации расчетов по формуле (4) содержатся в табл. 1. Из таблицы видно, как с увеличением длины информационного вектора стремительно увеличивается количество $RSM(m,k)$ -кодов.

Исследования показали, что для данных значений m и M существует гораздо меньше $RSM(m,k)$ -кодов, обладающих различными характеристиками обнаружения ошибок в информационных векторах. Например, в табл. 2 даются распределения необнаруживаемых ошибок по видам и кратностям для множества $RS3(5,3)$ -кодов, при этом указаны все возможные варианты подсчета поправочного коэффициента α . Для поправочного коэффициента введено обозначение – десятичный эквивалент расчетной формулы – это число,

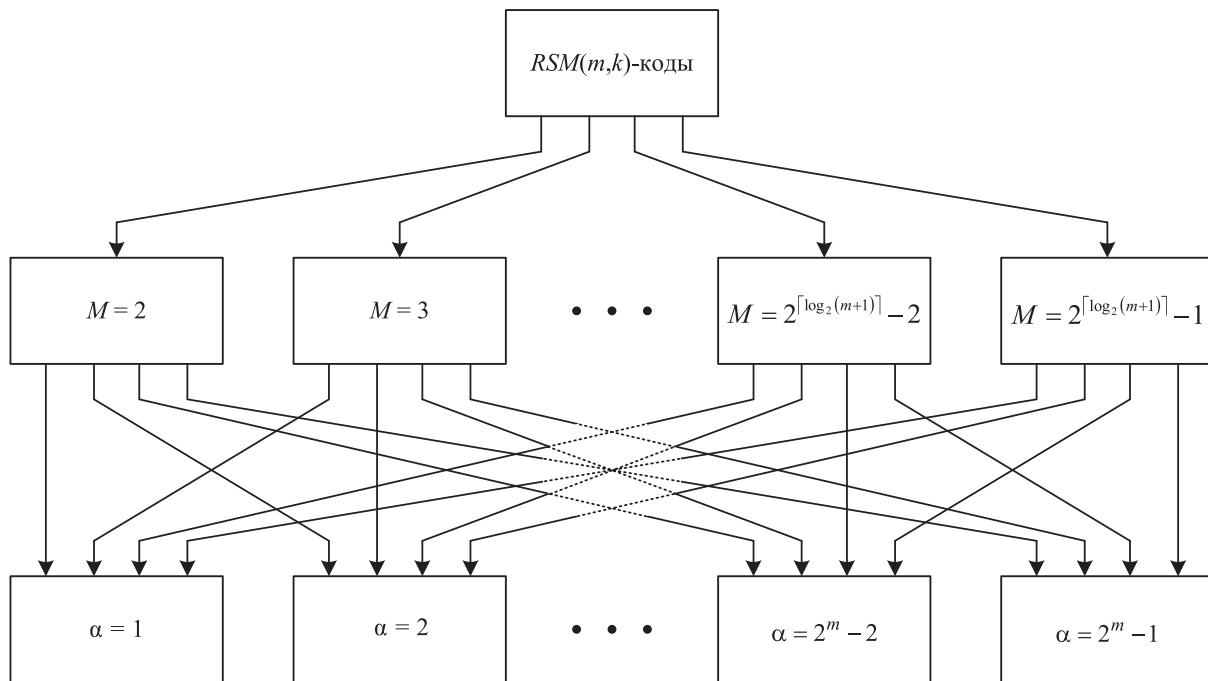


Рис. 4. Способы построения $RSM(m,k)$ -кодов

которое, будучи представленным в двоичном виде единичными разрядами, указывает на суммируемые в поправочном коэффициенте разряды информационного вектора. Так, число 19 представляется в двоичном виде как $\langle f_5, f_4, f_3, f_2, f_1 \rangle = \langle 10011 \rangle$, что означает использование при вычислении поправочного коэффициента формулы $\alpha = f_5 \oplus f_2 \oplus f_1$.

Из характеристической таблицы следует, что свойства $RSM(m,k)$ -кодов напрямую определяются способом подсчета поправочного коэффициента α . При этом имеет место следующая закономерность. Характеристики обнаружения ошибок в информационных векторах $RSM(m,k)$ -кодами не зависят от того, какие именно разряды использованы в сумме поправочного коэффициента, а определяются только их количеством $t(\alpha)$.

На рис. 5 приводятся графики зависимостей количества необнаруживаемых ошибок (в общем и по видам) для семейства $RS3(5,3)$ -кодов с различным значением $t(\alpha)$. Кодом Бергера, например, с такой же длиной информационного вектора не обнаруживается 220 симметричных ошибок. Для всех $RSM(m,k)$ -кодов со значениями $t(\alpha) \in \{1; 2; \dots; m-1\}$ общее количество необнаруживаемых ошибок меньше, чем в $S(m,k)$ -коде.

Количество $RSM(m,k)$ -кодов с различными распределениями по видам и кратностям равно $m-2$.

Из [48] известно, что $RSM(m,k)$ -коды с модулями из множества $M \in \{2; 4; 8; \dots; 2^{\lceil \log_2(m+1) \rceil - 1}\}$ имеют идентичные распределения необнаруживаемых ошибок по видам и кратностями при значениях $t(\alpha)$ и $m-t(\alpha)$. Данное

Таблица 1. Мощность множества $RS(m,k)$ -кодов

m	Количество способов вычисления поправочного коэффициента α	Число модулей M	Число способов построения модифицированных кодов с суммированием
3	6	2	12
4	14	6	84
5	30	6	180
6	62	6	372
7	126	6	756
8	254	14	3556
9	510	14	7140
10	1022	14	14308
11	2046	14	28644
12	4094	14	57316
13	8190	14	114660
14	16382	14	229348
15	32766	14	458724
16	65534	30	1966020
17	131070	30	3932100
18	262142	30	7864260
19	524286	30	15728580
20	1048574	30	31457220
30	1073741822	30	32212254660
40	$1,09951 \cdot 10^{12}$	62	$6,81697 \cdot 10^{13}$
50	$1,1259 \cdot 10^{15}$	62	$6,98058 \cdot 10^{16}$
100	$1,26765 \cdot 10^{30}$	126	$1,59724 \cdot 10^{32}$
1000	$1,0715 \cdot 10^{301}$	1022	$1,0951 \cdot 10^{304}$

свойство характерно для $RSM(m,k)$ -кодов с четными значениями M , для нечетных значений M указанная закономерность нарушается.

С увеличением значения модуля M при постоянном значении $k = 1 + \lceil \log_2 M \rceil$ происходит уменьшение общего количества необнаруживаемых

Таблица 2. Характеристики множества $RS3(5,3)$ -кодов

Десятичный эквивалент поправочного коэффициента α	Все-го	Распределение необнаруживаемых ошибок по видам			Распределение необнаруживаемых ошибок по кратностям и видам			
		моно-тон-ных	сим-ме-трич-ных	асим-ме-трич-ных	2	3	4	5
0	310	80	220	10	160	80	60	10
					0/160/0	80/0/0	0/60/0	0/0/10
1, 2, 4, 8, 16	140	32	108	0	96	32	12	0
					0/96/0	32/0/0	0/12/0	0/0/0
3, 5, 6, 9, 10, 12, 17, 18, 20, 24	142	32	100	10	64	32	36	10
					0/64/0	32/0/0	0/36/0	0/0/10
7, 11, 13, 14, 19, 21, 22, 25, 26, 28	148	48	100	0	64	48	36	0
					0/64/0	48/0/0	0/36/0	0/0/0
15, 23, 27, 29, 30	166	48	108	10	96	48	12	10
					0/96/0	48/0/0	0/12/0	0/0/10
31	220	0	220	0	160	0	60	0
					0/160/0	0/0/0	0/60/0	0/0/0

Примечание. Для необнаруживаемых ошибок различных кратностей также указано распределение их по типам в виде трех чисел, записанных через косую черту: первое число соответствует количеству монотонных, второе – симметричных и третье – асимметричных необнаруживаемых ошибок.

ошибок для каждого значения $t(\alpha)$. Другими словами, по своим характеристикам $RSM(m,k)$ -код со значением модуля, не равным степени числа 2, «приближается» к таковому. Рисунок 6 иллюстрирует это свойство на примере $RSM(8,4)$ -кодов с модулями $M \in \{5; 8\}$. Подобная закономерность характерна и для $RSM(m,k)$ -кодов при большей длине информационного вектора.

В табл. 3–6 приводятся более детальные данные по характеристикам $RSM(8,4)$ -кодов с модулями $M \in \{5; 8\}$. Из анализа таблиц следует, что с увеличением значения модуля от величины $M = 2^{\lceil \log_2(m+1) \rceil - 2} + 1$ до величины $M = 2^{\lceil \log_2(m+1) \rceil - 1}$ происходит постепенное уменьшение количества необнаруживаемых монотонных ошибок для заданного значения $t(\alpha)$ (кроме того, увеличивается и их кратность). Количество же симметричных необнаруживаемых ошибок при данном значении $t(\alpha)$ в информационных векторах $RSM(8,4)$ -кодов остается постоянным вне зависимости от значения M .

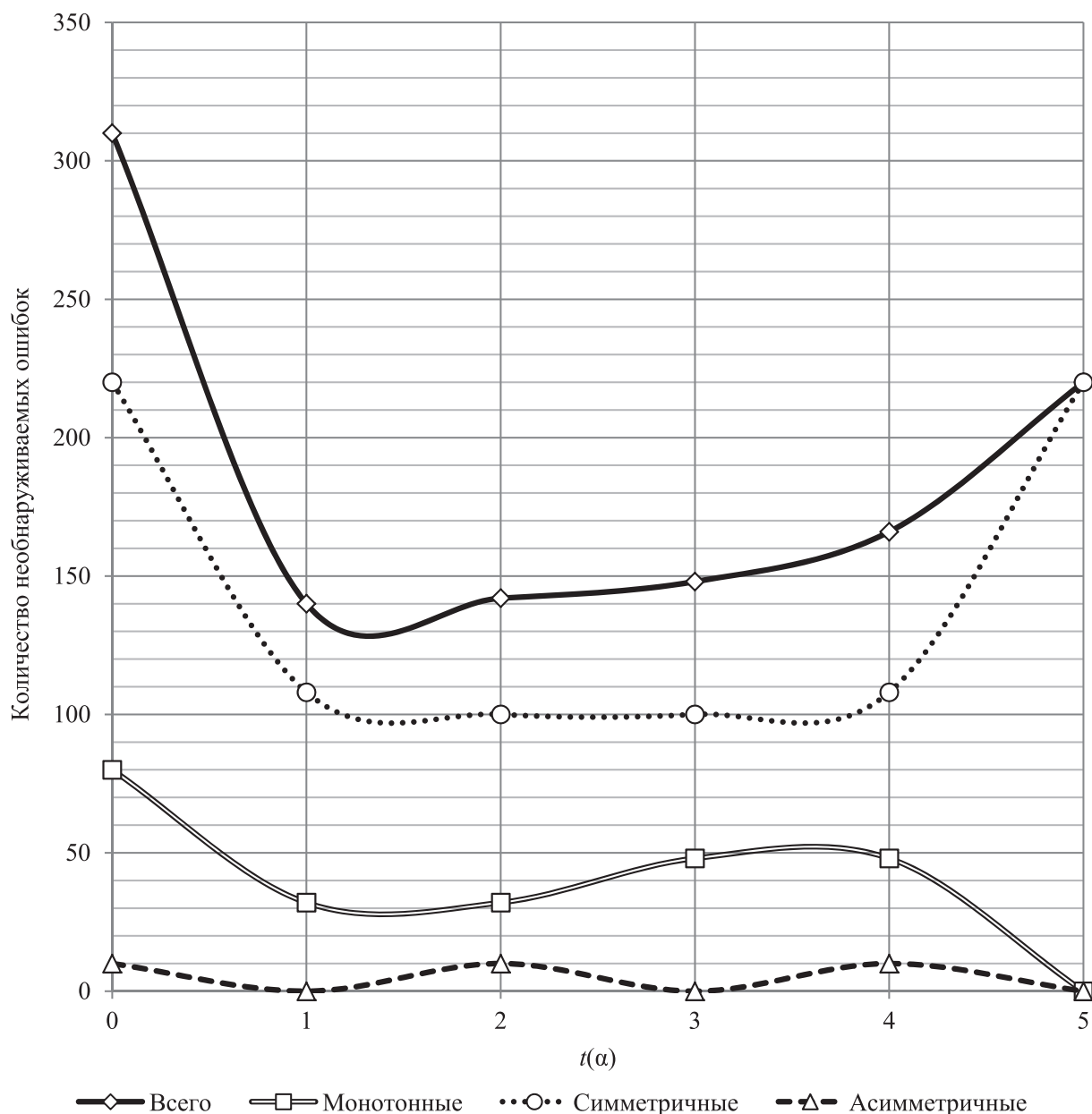


Рис. 5. Количество необнаруживаемых ошибок RS3(5,3)-кодами по видам и в общем

Заключение

Описанный в данной статье класс модифицированных кодов с суммированием единичных информационных разрядов с произвольными модулями счета существенно расширяет множество кодов с суммированием и позволяет завершить классификацию кодов с суммированием единичных разрядов, обозначив в ней два основных типа кодов: *S*- и *RS*-. Первые коды достаточно хорошо изучены и повсеместно применяются при построении дискретных систем автоматического управления, а вторые являются новыми, альтернативными

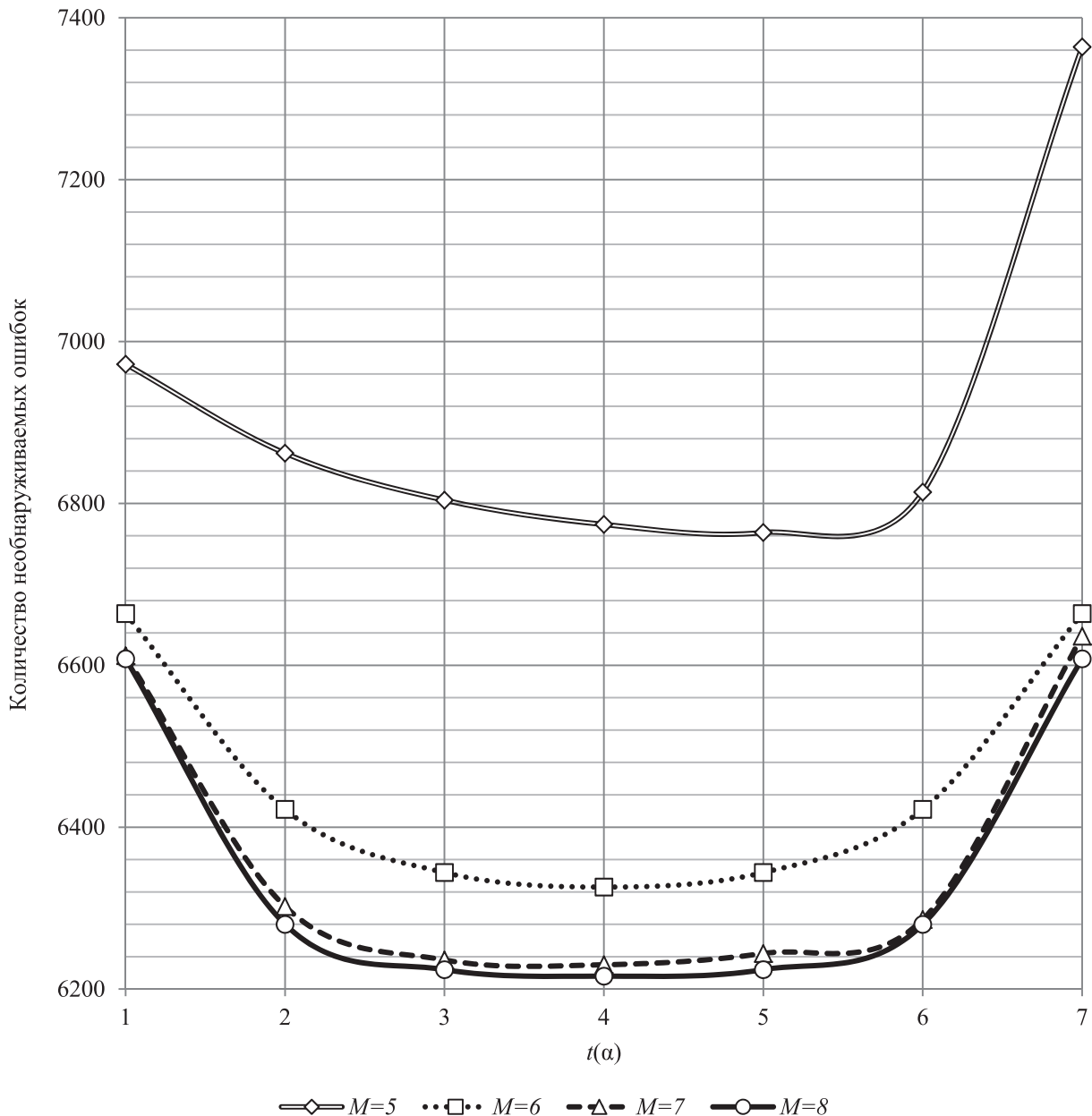


Рис. 6. Общее количество необнаруживаемых ошибок $RSM(8,4)$ -кодами в зависимости от значения M

вариантами кодирования, обладающими улучшенными характеристиками обнаружения ошибок в информационных векторах.

Класс $RS(m,k)$ и $RSM(m,k)$ кодов значительно шире класса $S(m,k)$ и $SM(m,k)$ кодов: для данного значения m может быть построен только один модульный или классический код Бергера, тогда как модифицированных кодов может быть построено $\sum_{i=1}^{m-1} C_m^i = 2^m - 2$ вариантов. Это обстоятельство существенно расширяет поле выбора кода при разработке архитектуры и диагностического обеспечения дискретных систем автоматического и автоматизированного управления.

Таблица 3. Характеристики множества $RS5(8,4)$ -кодов

$t(\alpha)$	Количество необнаруживаемых ошибок			
	всего	монотонных	симметричных	асимметричных
0	13 734	896	12 614	224
1	6972	336	6608	28
2	6862	416	6278	168
3	6804	496	6224	84
4	6774	448	6214	112
5	6764	400	6224	140
6	6814	480	6278	56
7	7364	560	6608	196
8	12 614	0	12 614	0

Таблица 4. Характеристики множества $RS6(8,4)$ -кодов

$t(\alpha)$	Количество необнаруживаемых ошибок			
	всего	монотонных	симметричных	асимметричных
0	12 854	224	12 614	16
1	6664	56	6608	0
2	6422	128	6278	16
3	6344	120	6224	0
4	6326	96	6214	16
5	6344	120	6224	0
6	6422	128	6278	16
7	6664	56	6608	0
8	12 854	224	12 614	16

Таблица 5. Характеристики множества $RS7(8,4)$ -кодов

$t(\alpha)$	Количество необнаруживаемых ошибок			
	всего	монотонных	симметричных	асимметричных
0	12 646	32	12 614	0
1	6612	4	6608	0
2	6302	24	6278	0
3	6236	12	6224	0
4	6230	16	6214	0
5	6244	20	6224	0
6	6286	8	6278	0
7	6636	28	6608	0
8	12 614	0	12 614	0

Таблица 6. Характеристики множества RS8(8,4)-кодов

$t(\alpha)$	Количество необнаруживаемых ошибок			
	всего	монотонных	симметричных	асимметричных
0	12 616	2	12 614	0
1	6608	0	6608	0
2	6280	2	6278	0
3	6224	0	6224	0
4	6216	2	6214	0
5	6224	0	6224	0
6	6280	2	6278	0
7	6608	0	6608	0
8	12 616	2	12 614	0

Библиографический список

1. Hamming R. W. Coding and Information Theory : 2 Sub Edition / R. W. Hamming. – New Jersey : Prentice-Hall, 1986. – 272 p.
2. McCluskey E. J. Logic Design Principles (with Emphasis on Testable Semicustom Circuits) / E. J. McCluskey. – New Jersey : Prentice-Hall, 1986. – 549 p.
3. Согомоян Е. С. Самопроверяемые устройства и отказоустойчивые системы / Е. С. Согомоян, Е. В. Слабаков. – М. : Радио и связь, 1989. – 208 с.
4. Goessel M. Error Detection Circuits / M. Goessel, S. Graf. – L. : McGraw-Hill, 1994. – 261 p.
5. Abramovici M. Digital System Testing and Testable Design / M. Abramovici, M.A. Breuer, A. D. Friedman. – New Jersey : IEEE Press, 1998. – 652 p.
6. Fujiwara E. Code Design for Dependable Systems : Theory and Practical Applications / E. Fujiwara. – John Wiley & Sons, 2006. – 720 p.
7. Микропроцессорная централизация стрелок и сигналов EBI Lock 950 / Г. А. Казимов, В. Н. Алешин, А. Е. Деревянко, С. В. Золотарева, Г. Ф. Лекута, С. Б. Платунов, А. В. Сураев, С. А. Хохлов, К. Д. Хромушкин ; под. ред. Г. Д. Казиева. – М. : Трансиздат, 2008. – 368 с.
8. Lala P. K. Principles of Modern Digital Design / P. K. Lala. – New Jersey : John Wiley & Sons, 2007. – 419 p.
9. Микропроцессорные системы централизации : учебник для техникумов и колледжей железнодорожного транспорта / Вл. В. Сапожников, В. А. Кононов, С. А. Куренков, А. А. Лыков, О. А. Наседкин, А. Б. Никитин, А. А. Прокофьев, М. С. Трясов ; под ред. Вл. В. Сапожникова. – М. : ГОУ «Учебно-методический центр по образованию на железнодорожном транспорте, 2008. – 398 с.
10. Ryan W. E. Channel Codes : Classical and Modern / W. E. Ryan, S. Lin. – Cambridge University Press, 2009. – 708 p.

11. Ubar R. Design and Test Technology for Dependable Systems-on-Chip (Premier Reference Source) / R. Ubar, J. Raik, H.-T. Vierhaus. – Information Science Reference, Hershey – N. Y., IGI Global, 2011. – 578 p.
12. Рабочее диагностирование безопасных информационно-управляющих систем / А. В. Дрозд, В. С. Харченко, С. Г. Антошук, Ю. В. Дрозд, М. А. Дрозд, Ю. Ю. Сулима ; под ред. А. В. Дрозда и В. С. Харченко. – Харьков : Национальный аэрокосмический университет им. Н. Е. Жуковского (ХАИ), 2012. – 614 с.
13. Пархоменко П. П. Основы технической диагностики (оптимизация алгоритмов диагностирования, аппаратурные средства) / П. П. Пархоменко, Е. С. Согомоян. – М. : Энергоатомиздат, 1981. – 320 с.
14. Piestrak S. J. Design of Self-Testing Checkers for Unidirectional Error Detecting Codes / S. J. Piestrak. – Wrocław : Oficyna Wydawnicza Politechniki Wrocławskiej, 1995. – 111 p.
15. Touba N. A. Logic Synthesis of Multilevel Circuits with Concurrent Error Detection / N. A. Touba, E. J. McCluskey // IEEE Transaction on Computer-Aided Design of Integrated Circuits and System. – 1997. – Vol. 16, Jul. – Pp. 783–789.
16. Nicolaidis M. On-Line Testing for VLSI – A Compendium of Approaches / M. Nicolaidis, Y. Zorian // Journal of Electronic Testing : Theory and Applications. – 1998. – N 12. – Pp. 7–20.
17. Das D. Weight-Based Codes and Their Application to Concurrent Error Detection of Multilevel Circuits / D. Das, N. A. Touba // Proceedings of the 17th IEEE VLSI Test Symposium, USA, CA, Dana Point, April 25–29, 1999. – Pp. 370–376.
18. Matrosova A. Self-Checking Synchronous FSM Network Design with Low Overhead / A. Matrosova, I. Levin, S. A. Ostanin // VLSI Design. – 2000. – Vol. 11. – Issue 1. – Pp. 47–58.
19. Das D. Low Cost Concurrent Error Detection Based on Modulo Weight-Based Codes / D. Das, N. A. Touba, M. Seuring, M. Gossel // Proceedings of IEEE 6th International On-Line Testing Workshop (IOLTW), Spain, Palma de Mallorca, July 3–5, 2000. – Pp. 171–176.
20. Matrosova A. Survivable Self-Checking Sequential Circuits / A. Matrosova, I. Levin, S. Ostanin // Proceedings of 2001 IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems (DFT 2001), Oct. 24–26, San Francisco, CA, 2001. – Pp. 395–402.
21. Berger J. M. A Note on Error Detection Codes for Asymmetric Channels / J. M. Berger // Information and Control. – 1961. – Vol. 4. – Issue 1. – Pp. 68–73.
22. Mitra S., McCluskey E. J. Which Concurrent Error Detection Scheme to Choose? / S. Mitra, E. J. McCluskey // Proceedings of International Test Conference, 2000, USA, Atlantic City, NJ, 3–5 October 2000. – Pp. 985–994.
23. Гессель М. Построение самотестируемых и самопроверяемых комбинационных устройств со слабозависимыми выходами / М. Гессель, Е. С. Согомоян // Автоматика и телемеханика. – 1992. – № 8. – С. 150–160.
24. Busaba F. Y. Self-Checking Combinational Circuit Design for Single and Unidirectional Multibit Errors / F. Y. Busaba, P. K. Lala // Journal of Electronic Testing : Theory and Applications. – 1994. – Issue 5. – Pp. 19–28.

25. Göessel M. *New Methods of Concurrent Checking : Edition 1* / M. Göessel, V. Oche-retny, E. Sogomonyan, D. Marienfeld. – Dordrecht : Springer Science + Business Media B. V., 2008. – 184 p.
26. Ефанов Д. В. Условия обнаружения неисправности логического элемента в комбинационном устройстве при функциональном контроле на основе кода Бергера / Д. В. Ефанов, Вал. В. Сапожников, Вл. В. Сапожников // *Автоматика и телемеханика*. – 2017. – № 5. – С. 152–165.
27. Sapozhnikov Val. Search Algorithm for Fully Tested Elements in Combinational Circuits, Controlled on the Basis of Berger Codes / Val. Sapozhnikov, Vl. Sapozhnikov, D. Efanov // *Proceedings of 15th IEEE East-West Design & Test Symposium (EWDTS'2017)*, Novi Sad, Serbia, 29 September – 2 October, 2017. – Pp. 99–108.
28. Сапожников Вал. В. Классификация ошибок в информационных векторах систематических кодов / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // *Известия вузов. Приборостроение*. – 2015. – Т. 58. – № 5. – С. 333–343.
29. Ефанов Д. В. О свойствах кода с суммированием в схемах функционального контроля / Д. В. Ефанов, Вал. В. Сапожников, Вл. В. Сапожников // *Автоматика и телемеханика*. – 2010. – № 6. – С. 155–162.
30. Сапожников Вал. В. Предельные свойства кода с суммированием / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // *Известия Петербургского университета путей сообщения*. – 2010. – № 3. – С. 290–299.
31. Ефанов Д. В. Три теоремы о кодах Бергера в схемах встроенного контроля / Д. В. Ефанов // *Информатика и системы управления*. – 2013. – № 1. – С. 77–86.
32. Слабаков Е. В. Построение полностью самопроверяемых комбинационных устройств с использованием остаточных кодов / Е. В. Слабаков // *Автоматика и телемеханика*. – 1979. – № 10. – С. 133–141.
33. Bose V. Systematic Unidirectional Error-Detection Codes / V. Bose, D. J. Lin // *IEEE Transaction on Computers*. – 1985. – Vol. C-34, Nov. – Pp. 1026–1032.
34. Kavousianos X. Novel TSC Checkers for Bose-Lin and Bose Codes / X. Kavousianos, D. Nikolos // *Proceedings of the 3ed IEEE International On-Line Testing Workshop*, July 6–8, 1998, Capri, Italy. – Pp. 172–176.
35. Das D. Synthesis of Circuits with Low-Cost Concurrent Error Detection Based on Bose-Lin Codes / Das D., N.A. Touba // *Journal of Electronic Testing : Theory and Applications*. – 1999. – Vol. 15. – Issue 1–2. – Pp. 145–155.
36. Сапожников Вал. В. Модульные коды с суммированием в системах функционального контроля. II. Уменьшение структурной избыточности систем функционального контроля / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов, М. Р. Черепанова // *Электронное моделирование*. – 2016. – Т. 38. – № 3. – С. 47–61.
37. Аксёнова Г. П. Необходимые и достаточные условия построения полностью проверяемых схем свертки по модулю два / Г. П. Аксёнова // *Автоматика и телемеханика*. – 1979. – № 9. – С. 126–135.
38. Аксёнова Г. П. О функциональном диагностировании дискретных устройств в условиях работы с неточными данными / Г. П. Аксёнова // *Проблемы управления*. – 2008. – № 5. – С. 62–66.

39. Ghosh S. Synthesis of Low Power CED Circuits Based on Parity Codes / S. Ghosh, S. Basu, N. A. Touba // Proceedings of 23rd IEEE VLSI Test Symposium (VTS'05). – 2005. – Pp. 315–320.
40. Blyudov A. Properties of Code with Summation for Logical Circuit Test Organization / A. Blyudov, D. Efanov, Val. Sapozhnikov, Vl. Sapozhnikov // Proceedings of 10th IEEE East-West Design & Test Symposium (EWDTS'2012), Kharkov, Ukraine, 14–17 September, 2012. – Pp. 114–117.
41. Sapozhnikov Val. Modular Sum Code in Building Testable Discrete Systems / Val. Sapozhnikov, Vl. Sapozhnikov, D. Efanov // Proceedings of 13th IEEE East-West Design & Test Symposium (EWDTS'2015), Batumi, Georgia, 26–29 September, 2015. – Pp. 181–187.
42. Ефанов Д. В. Применение модульных кодов с суммированием для построения систем функционального контроля комбинационных логических схем / Д. В. Ефанов, Вал. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. – 2015. – № 10. – С. 152–169.
43. Сапожников Вал. В. Модульные коды с суммированием в системах функционального контроля. I. Свойства обнаружения ошибок кодами в информационных векторах / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов, М. Р. Черепанова // Электронное моделирование. – 2016. – Т. 38. – № 2. – С. 27–48.
44. Блюдов А. А. Модифицированный код с суммированием для организации контроля комбинационных схем / А. А. Блюдов, Вал. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. – 2012. – № 1. – С. 169–177.
45. Блюдов А. А. Построение модифицированного кода Бергера с минимальным числом необнаруживаемых ошибок информационных разрядов / А. А. Блюдов, Д. В. Ефанов, Вал. В. Сапожников, Вл. В. Сапожников // Электронное моделирование. – 2012. – Т. 34. – № 6. – С. 17–29.
46. Efanov D. On the Problem of Selection of Code with Summation for Combinational Circuit Test Organization / D. Efanov, Val. Sapozhnikov, Vl. Sapozhnikov, A. Blyudov // Proceedings of 11th IEEE East-West Design & Test Symposium (EWDTS'2013), Rostov-on-Don, Russia, 27–30 September, 2013. – Pp. 261–266.
47. Блюдов А. А. Коды с суммированием для организации контроля комбинационных схем / А. А. Блюдов, Д. В. Ефанов, Вал. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. – 2013. – № 6. – С. 153–164.
48. Блюдов А. А. О кодах с суммированием единичных разрядов в системах функционального контроля / А. А. Блюдов, Д. В. Ефанов, Вал. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. – 2014. – № 8. – С. 131–145.
49. Сапожников Вал. В. Применение кодов с суммированием при синтезе систем железнодорожной автоматики и телемеханики на программируемых логических интегральных схемах / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Автоматика на транспорте. – 2015. – Т. 1. – № 1. – С. 84–107.
50. Efanov D. On the Problem of Selection of Modified Code with Summation of On-Bits for Logical Devices Test / D. Efanov, Val. Sapozhnikov, Vl. Sapozhnikov, A. Blyudov // Radioelectronics & Informatics. – 2016. – Issue 4. – Pp. 23–29.
51. Сапожников Вал. В. Выбор модифицированного кода с суммированием единичных информационных разрядов для логических устройств с известной то-

- пологией / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Автоматика на транспорте. – 2017. – Т. 3. – № 4. – С. 578–604.
52. Сапожников Вал. В. Эффективный способ модификации кодов с суммированием единичных информационных разрядов / Вал. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов // Известия вузов. Приборостроение. – 2017. – Т. 60. – № 11. – С. 1020–1032.

Valery V. Sapozhnikov,
Vladimir V. Sapozhnikov,
Dmitry V. Efanov

*«Automation and remote control on railways» department
Emperor Alexander I St. Petersburg State Transport University*

Codes with summation of one-bits with random modules of calculation

The fundamental issue in the problem of digital systems of automatic and automated control formation is the choice of architecture and diagnostic support. Often this choice is associated with tracking of the characteristics of sum fault-tolerant codes. In this article the set of codes with summation of one-bits, including classical parity codes, Berger codes, Bose-Lin codes and other modular codes, as well as modified sum codes, constructed using the calculation of the least non-negative residue of data vector's weight and special correction coefficients, are analyzed. The classification of codes with summation of one-bits is offered, basic characteristics of known sum codes are indicated. The characteristics of modified codes with summation of one-bits with random modules of calculation are investigated in detail. Basic limitations on the set of errors of various types (unidirectionally, symmetrical and asymmetrical) and multiplicities, detected by modified sum codes, are noted. Basic patterns of error's distribution by types and multiplicities are indicated in considered class of sum codes. The capacity of the set of modified fault-tolerant codes with summation of one-bits with random modules of calculation is determined.

digital system; technical diagnostics; sum code; Berger code; modular sum code; modified sum code; least nonnegative residue; characteristics of error detection

References

1. Hamming R. W. (1986). Coding and Information Theory: 2 Sub Edition. New Jersey, Prentice-Hall. – 272 p.

2. McCluskey E. J. (1986). *Logic Design Principles (with Emphasis on Testable Semicustom Circuits)*. New Jersey, Prentice-Hall. – 549 p.
3. Sogomonyan E. S., Slabakov E. V. (1989). *Self-checking devices and fault-tolerant systems [Samoproveryaemye ustrojstva i otkazoustojchivye sistemy]*. Moscow, Radio & Communication [Radio i svyaz']. – 208 p.
4. Goessel M., Graf S. (1994). *Error Detection Circuits*. London, McGraw-Hill. – 261 p.
5. Abramovici M., Breuer M. A., Friedman A. D. (1998). *Digital System Testing and Testable Design*. New Jersey, IEEE Press. – 652 p.
6. Fujiwara E. (2006). *Code Design for Dependable Systems: Theory and Practical Applications*. John Wiley & Sons. – 720 p.
7. Kazimov G. A., Aleshin V. N., Derevyanko A. E., Zolotareva S. V., Lekuta G. F., Platunov S. B., Suraev A. V., Hohlov S. A., Hromushkin K. D. (2008), ed. G. D. Kaziev. *Microprocessor Interlocking EBILock 950 [Mikroprotsessornaya tsentralizatsiya strelok i signalov EBILock 950]*. Moscow, Transizdat. – 368 p.
8. Lala P. K. (2007). *Principles of Modern Digital Design*. New Jersey, John Wiley & Sons. – 419 p.
9. Sapozhnikov V. V., Kononov V. A., Kurenkov S. A., Lykov A. A., Nasedkin O. A., Nikitin A. B., Prokof'ev A. A., Tryasov M. S. (2008), ed. V. V. Sapozhnikov. *Microprocessor Interlocking Mikroprotsessornye sistemy tsentralizatsii, uchebnik dlya tekhnikumov i kolledzhej zheleznodorozhnogo transporta. Educational and methodological center for railway transport [GOU «Uchebno-metodicheskij tsentr po obrazovaniyu na zheleznodorozhnom transporte]*. – 398 p.
10. Ryan W. E., Lin S. (2009). *Channel Codes: Classical and Modern*. Cambridge University Press. – 708 p.
11. Ubar R., Raik J., Vierhaus H.-T. (2011). *Design and Test Technology for Dependable Systems-on-Chip (Premier Reference Source)*. Information Science Reference, Hershey – New York, IGI Global. – 578 p.
12. Drozd A. V., Kharchenko V. S., Antoshchuk S. G., Drozd Yu. V., Drozd M. A., Sulima Yu. Yu. (2012), eds. A. V. Drozd and V. S. Kharchenko. *Objects and Methods of On-Line Testing for Safe Instrumentation and Control Systems [Rabochee diagnostirovanie bezopasnyh informatsionno-upravlyayushchih sistem]*. Kharkov National Aerospace University (KhAI) [Khar'kov, Natsional'nyj aerokosmicheskij universitet im. N. E. Zhukovskogo (KhAI)]. – 614 p.
13. Parhomenko P. P., Sogomonyan E. S. (1981). *Basics of technical diagnostics (optimization of diagnostic algorithms and equipment) [Osnovy tekhnicheskoy diagnostiki (optimizatsiya algoritmov diagnostirovaniya, apparaturnye sredstva)]*. Moscow, Energoatomizdat [Ehnergoatomizdat]. – 320 p.
14. Piestrak S. J. (1995). *Design of Self-Testing Checkers for Unidirectional Error Detecting Codes*. Wroclaw, Oficyna Wydawnicza Politechniki Wroclawskiej. – 111 p.
15. Toubia N. A., McCluskey E. J. (1997). *Logic Synthesis of Multilevel Circuits with Concurrent Error Detection*. *IEEE Transaction on Computer-Aided Design of Integrated Circuits and System*, vol. 16, Jul. – Pp. 783–789.
16. Nicolaidis M., Zorian Y. (1998). *On-Line Testing for VLSI – A Compendium of Approaches*. *Journal of Electronic Testing: Theory and Applications*, vol. 12. – Pp. 7–20.

17. Das D., Touba N.A. (1999). Weight-Based Codes and Their Application to Concurrent Error Detection of Multilevel Circuits. Proceedings of the 17th IEEE VLSI Test Symposium, USA, CA, Dana Point, April 25–29. – Pp. 370–376.
18. Matrosova A., Levin I., Ostanin S.A. (2000). Self-Checking Synchronous FSM Network Design with Low Overhead. VLSI Design, vol. 11, issue 1. – Pp. 47–58.
19. Das D., Touba N.A., Seuring M., Gossel M. (2000). Low Cost Concurrent Error Detection Based on Modulo Weight-Based Codes. Proceedings of IEEE 6th International On-Line Testing Workshop (IOLTW), Spain, Palma de Mallorca, July 3–5. – Pp. 171–176.
20. Matrosova A., Levin I., Ostanin S. (2001). Survivable Self-Checking Sequential Circuits. Proceedings of 2001 IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems (DFT 2001), Oct. 24–26, San Francisco, CA. – Pp. 395–402.
21. Berger J.M. (1961). A Note on Error Detection Codes for Asymmetric Channels. Information and Control, vol. 4, issue 1. – Pp. 68–73.
22. Mitra S., McCluskey E.J. (2000). Which Concurrent Error Detection Scheme to Choose? Proceedings of International Test Conference, USA, Atlantic City, NJ, 3–5 October. – Pp. 985–994.
23. Goessel M., Sogomonyan E.S. (1992). Design of Self-Testing and Self-Checking Combinational Circuits with Weakly Independent Outputs [Postroenie samotestiruemyykh i samoproverkaemykh kombinatsionnykh ustrojstv so slabonezavisimymi vykhodami]. Automation and Remote Control [Avtomatika i telemekhanika], issue 8. – Pp. 150–160.
24. Busaba F.Y., Lala P.K. (1994). Self-Checking Combinational Circuit Design for Single and Unidirectional Multibit Errors. Journal of Electronic Testing: Theory and Applications, issue 5. – Pp. 19–28.
25. Goessel M., Ocheretny V., Sogomonyan E., Marienfeld D. (2008). New Methods of Concurrent Checking: Edition 1. Dordrecht, Springer Science+Business Media B.V. – 184 p.
26. Efanov D.V., Sapozhnikov Val.V., Sapozhnikov Vl.V. (2017). Conditions for Detecting a Logical Element Fault in a Combination Device under Concurrent Checking Based on Berger's Code [Usloviya obnaruzheniya neispravnosti logicheskogo elementa v kombinatsionnom ustrojstve pri funktsional'nom kontrole na osnove koda Bergera]. Automation and Remote Control [Avtomatika i telemekhanika], issue 5. – Pp. 152–165.
27. Sapozhnikov Val., Sapozhnikov Vl., Efanov D. (2017). Search Algorithm for Fully Tested Elements in Combinational Circuits, Controlled on the Basis of Berger Codes. Proceedings of 15th IEEE East-West Design & Test Symposium (EWDTS'2017), Novi Sad, Serbia, September 29 – October 2. – Pp. 99–108.
28. Sapozhnikov Val.V., Sapozhnikov Vl.V., Efanov D.V. (2015). Errors classification in information vectors of systematic codes [Klassifikatsiya oshibok v informatsionnykh vektorah sistematsicheskikh kodov]. Journal of Instrument Engineering [Izvestiya vuzov. Priborostroenie], vol. 58, issue 5. – Pp. 333–343.
29. Efanov D.V., Sapozhnikov Val.V., Sapozhnikov Vl.V. (2010). On Summation Code Properties in Functional Control Circuits [O svoystvah koda s summirovaniem

- v skhemah funktsional'nogo kontrolya]. Automation and Remote Control [Avtomatika i telemekhanika], issue 6. – Pp. 155–162.
30. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2010). Berger Code Limit Properties [Predel'nye svoystva koda s summirovaniem]. Proceedings of Petersburg Transport University [Izvestiya Peterburgskogo universiteta putej soobshcheniya], issue 3. – Pp. 290–299.
 31. Efanov D. V. (2013). Three Theorems about Berger Codes in Built-In Control Circuits [Tri teoremy o kodah Bergera v skhemah vstroennogo kontrolya]. Information Sciences and Control Systems [Informatika i sistemy upravleniya], issue 1. – Pp. 77–86.
 32. Slabakov E. V. (1979). Design of Completely Self Checking Combinational Devices with the Use of Residual Codes [Postroenie polnost'yu samoproveryaemykh kombi-natsionnykh ustrojstv s ispol'zovaniem ostatochnykh kodov]. Automation and Remote Control [Avtomatika i telemekhanika], issue 10. – Pp. 133–141.
 33. Bose B., Lin D. J. (1985). Systematic Unidirectional Error-Detection Codes. IEEE Transaction on Computers, vol. C-34, Nov. – Pp. 1026–1032.
 34. Kavousianos X., Nikolos D. (1998). Novel TSC Checkers for Bose-Lin and Bose Codes. Proceedings of the 3rd IEEE International On-Line Testing Workshop, July 6–8, Capri, Italy. – Pp. 172–176.
 35. Das D., Toubia N. A. (1999). Synthesis of Circuits with Low-Cost Concurrent Error Detection Based on Bose-Lin Codes. Journal of Electronic Testing: Theory and Applications, vol. 15, issue 1–2. – Pp. 145–155.
 36. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V., Cherepanova M. R. (2016). Modulo Codes with Summation in Concurrent Error Detection Systems. II. Decrease of Hardware Redundancy of Concurrent Error Detection Systems [Modul'nye kody s summirovaniem v sistemah funktsional'nogo kontrolya. II. Umen'shenie strukturnoj izbytochnosti sistem funktsional'nogo kontrolya]. Electronic Modeling [Elektronnoe modelirovanie], vol. 38, issue 3. – Pp. 47–61.
 37. Aksyonova G. P. (1979). Necessary and sufficient conditions for the design of totally checking circuits of compression by modulo 2 [Neobhodimye i dostatochnye usloviya postroeniya polnost'yu proveryaemykh skhem svertki po modulyu dva]. Automation and Remote Control [Avtomatika i telemekhanika], issue 9. – Pp. 126–135.
 38. Aksyonova G. P. (2008). On Functional Diagnosis of Discrete Devices under Imperfect Data Processing Condition [O funktsional'nom diagnostirovanii diskretnykh ustrojstv v usloviyah raboty s netochnymi dannymi]. Control Sciences [Problemy upravleniya], issue 5. – Pp. 62–66.
 39. Ghosh S., Basu S., Toubia N. A. (2005). Synthesis of Low Power CED Circuits Based on Parity Codes. Proceedings of 23rd IEEE VLSI Test Symposium (VTS'05). – Pp. 315–320.
 40. Blyudov A., Efanov D., Sapozhnikov Val., Sapozhnikov Vl. (2012). Properties of Code with Summation for Logical Circuit Test Organization. Proceedings of 10th IEEE East-West Design & Test Symposium (EWDTS'2012), Kharkov, Ukraine, September 14–17. – Pp. 114–117.
 41. Sapozhnikov Val., Sapozhnikov Vl., Efanov D. (2015). Modular Sum Code in Building Testable Discrete Systems. Proceedings of 13th IEEE East-West Design & Test Symposium (EWDTS'2015), Batumi, Georgia, September 26–29. – Pp. 181–187.

42. Efanov D. V., Sapozhnikov Val. V., Sapozhnikov Vl. V. (2015). Applications of Modular Summation Codes to Concurrent Error Detection Systems for Combinational Boolean Circuits [Primenenie modul'nyh kodov s summirovaniem dlya postroeniya sistem funktsional'nogo kontrolya kombinatsionnyh logicheskikh skhem]. Automation and Remote Control [Avtomatika i telemekhanika], issue 10. – Pp. 152–169.
43. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V., Cherepanova M. R. (2016). Modulo Codes with Summation in Concurrent Error Detection Systems. I. Ability to Detect Errors by Modulo Codes in Data Vectors [Modul'nye kody s summirovaniem v sistemah funktsional'nogo kontrolya. I. Svoystva obnaruzheniya oshibok kodami v informatsionnyh vektorah]. Electronic Modeling [Elektronnoe modelirovanie], vol. 38, issue 2. – Pp. 27–48.
44. Blyudov A. A., Sapozhnikov Val. V., Sapozhnikov Vl. V. (2012). A Modified Summation Code for Organizing Control of Combinatorial Circuits [Modifitsirovannyj kod s summirovaniem dlya organizatsii kontrolya kombinatsionnyh skhem]. Automation and Remote Control [Avtomatika i telemekhanika], issue 1. – Pp. 169–177.
45. Blyudov A. A., Efanov D. V., Sapozhnikov Val. V., Sapozhnikov Vl. V. (2012). Formation Berger modified code with minimum total number of undetectable errors in data bits [Postroenie modifitsirovannogo koda Bergera s minimal'nym chislom neobnaruzhivaemyh oshibok informatsionnyh razryadov]. Electronic Modeling [Elektronnoe modelirovanie], vol. 34, issue 6. – Pp. 17–29.
46. Efanov D., Sapozhnikov Val., Sapozhnikov Vl., Blyudov A. (2013). On the Problem of Selection of Code with Summation for Combinational Circuit Test Organization. Proceedings of 11th IEEE East-West Design & Test Symposium (EWDTS'2013), Rostov-on-Don, Russia, September 27–30. – Pp. 261–266.
47. Blyudov A. A., Efanov D. V., Sapozhnikov Val. V., Sapozhnikov Vl. V. (2013). Summation Codes for Organization of Control of Combinational Circuits [Kody s summirovaniem dlya organizatsii kontrolya kombinatsionnyh skhem]. Automation and Remote Control [Avtomatika i telemekhanika], issue 6. – Pp. 153–164.
48. Blyudov A. A., Efanov D. V., Sapozhnikov Val. V., Sapozhnikov Vl. V. (2014). On Codes With Summation of Data Bits in Concurrent Error Detection Systems [O kodah s summirovaniem edinichnyh razryadov v sistemah funktsional'nogo kontrolya]. Automation and Remote Control [Avtomatika i telemekhanika], issue 8. – Pp. 131–145.
49. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2015). Application of Sum Codes for Synthesis of Railway Automation and Remote Control at Programmable Logic Integrated Circuits [Primenenie kodov s summirovaniem pri sinteze sistem zheleznodorozhnoj avtomatiki i telemekhaniki na programmiruemyh logicheskikh integral'nyh skhemah]. Automation on Transport [Avtomatika na transporte], vol. 1, issue 1. – Pp. 84–107.
50. Efanov D., Sapozhnikov Val., Sapozhnikov Vl., Blyudov A. (2016). On the Problem of Selection of Modified Code with Summation of On-Bits for Logical Devices Test. Radioelectronics & Informatics, issue 4. – Pp. 23–29.
51. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2017). The selection of a modified code with summation of unit data bits for logical units with a given topology [Vybor modifitsirovannogo koda s summirovaniem edinichnyh informatsionnyh

- razryadov dlya logicheskikh ustrojstv s izvestnoj topologiej]. Automation on Transport [Avtomatika na transporte], vol. 3, issue 4. – Pp. 578–604.
52. Sapozhnikov Val. V., Sapozhnikov Vl. V., Efanov D. V. (2017). Effective Method of Modification Code with On-Bits Summation [Effectivnij sposob modifikatsii kodov s summirovaniem edinichnyh informatsionnyh razryadov]. Journal of Instrument Engineering [Izvestiya vuzov. Priborostroenie], vol. 60, issue 11. – Pp. 1020–1032.

*Статья представлена к публикации членом редколлегии Р. Убаром
Поступила в редакцию 28.09.2017, принята к публикации 01.12.2017*

САПОЖНИКОВ Валерий Владимирович – доктор технических наук, профессор кафедры «Автоматика и телемеханика на железных дорогах» Петербургского государственного университета путей сообщения Императора Александра I.
e-mail: port.at.pgups1@gmail.com

САПОЖНИКОВ Владимир Владимирович – доктор технических наук, профессор кафедры «Автоматика и телемеханика на железных дорогах» Петербургского государственного университета путей сообщения Императора Александра I.
e-mail: sapozhnikov-at@yandex.ru

ЕФАНОВ Дмитрий Викторович – кандидат технических наук, доцент кафедры «Автоматика и телемеханика на железных дорогах» Петербургского государственного университета путей сообщения Императора Александра I.
e-mail: TrES-4b@yandex.ru

© Сапожников Вал. В., Сапожников Вл. В., Ефанов Д. В., 2018